

Minimalizacja parametrów kondensatora bilansującego w jednofazowym przekształtniku AC-DC

Streszczenie. Występujące w jednofazowych systemach AC–DC zjawisko niezbilansowania mocy chwilowych wymaga stosowania tymczasowych magazynów energii. W spotykanych topologiach oprócz rozwiązań tradycyjnych (pasywnych) coraz częściej pojawiają się rozwiązania polegające na aktywnym magazynowaniu energii, co pozwala na minimalizację pojemności kondensatorów pośredniczących (ang. DC-link). W artykule zaproponowano jedno z takich rozwiązań. Opisano topologię i działanie układu sterowania oraz zaprezentowano wyniki badań laboratoryjnych.

Abstract. The phenomenon of instantaneous power imbalance occurring in single phase AC–DC systems requires the use of temporary energy storage. Lately, in addition to the traditional solutions, active energy storage techniques (active power decoupling) which allows to minimize the DC-link capacitance are becoming more popular. The article proposes one of such solutions. Describes the operation principle, control system and presents the results of laboratory tests. *(Minimizing the energy parameters of the decoupling capacitor in a single phase AC–DC converter)*

Słowa kluczowe: jednofazowy przekształtnik AC–DC, aktywne magazynowanie energii bilansującej, PFC, jednostkowy współczynnik mocy, kondensator pośredniczący

Keywords: single phase AC–DC converter, active power decoupling, PFC, unity power factor, DC-link capacitor

doi:10.12915/pe.2014.10.47

Wstęp

W topologiach jednofazowych przekształtników AC–DC dąży się do zapewnienia sinusoidalnego prądu wejściowego i stałego napięcia oraz prądu na wyjściu układu. W związku z tym występuje zjawisko niezbilansowania mocy chwilowych systemów AC oraz DC. W klasycznie stosowanych topologiach przekształtników o jednostkowym współczynniku mocy (ang. PFC – Power Factor Correction), jako magazyny energii bilansującej wykorzystuje się elementy pasywne (kondensatory, dławiki) [1–3], które gromadzą w sobie energię wielokrotnie większą od ilości energii potrzebnej do zbilansowania mocy chwilowych obu systemów. Rozwiązania klasyczne prowadzą do konieczności doboru elementów pasywnych o potencjalnie dużej zdolności do gromadzenia energii, czego następstwem są duże wymiary fizyczne. W takich topologiach pojawia się również problem występowania składowej podwójnej częstotliwości po stronie DC. Składowa ta, mimo iż minimalizowana wraz ze wzrostem energii gromadzonej w elementach pasywnych, nie może zostać całkowicie wyeliminowana.

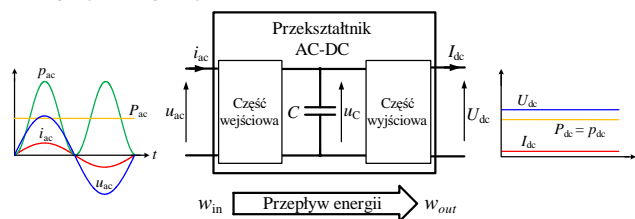
W ostatnim czasie zagadnienie związane z Aktywnym Magazynowaniem Energii Bilansującej – AMEB (ang. APD – Active Power Decoupling) w jednofazowych przekształtnikach AC–DC jest szeroko opisywane w literaturze światowej [4–13].

Aktywne magazynowanie energii bilansującej zwiększa niezawodność [4] poprzez zastąpienie kondensatorów elektrolitycznych (najbardziej zawodnych elementów wchodzących w skład przekształtników energoelektronicznych [2]), dużo bardziej niezawodnymi kondensatorami polipropylenowymi oraz prowadzi do redukcji kosztów materiałowych poprzez stosowanie elementów pasywnych zaprojektowanych do gromadzenia mniejszych energii.

W artykule przybliżono zagadnienie niezbilansowania mocy chwilowych systemów AC oraz DC. Zaprezentowano topologię układu umożliwiającą minimalizację energii maksymalnej oraz pojemności kondensatora pośredniczącego (ang. DC-link) w jednofazowym przekształtniku AC–DC małej mocy. Wyprowadzono zależności matematyczne pozwalające na odpowiedni dobór parametrów kondensatora pośredniczącego. Zaprezentowano i opisano zasadę działania prezentowanego przekształtnika wraz ze szczegółowym opisem układu sterowania. Zamieszczone również zostały wyniki badań laboratoryjnych zbudowanego urządzenia.

Magazyn energii bilansującej w jednofazowym przekształtniku AC–DC

W celu zapewnienia wymaganych przez odbiór poziomów mocy chwilowych, istnieje konieczność zastosowania w układzie przekształtnikowym realizującym sprzęg między systemami AC oraz DC, magazynu energii przechowującego energię bilansującą. W zdecydowanej większości stosowanych topologii, ze względu na prostotę realizacji praktycznej, w tym celu wykorzystywane są kondensatory magazynujące wymaganą energię bilansującą w swoim polu elektrycznym. Na rysunku 1 przedstawiono ogólny schemat blokowy jednofazowego przekształtnika AC–DC o jednokierunkowym przepływie energii, z wyszczególnieniem kondensatora bilansującego C. Rozważania dotyczące mocy bilansujących, energii i napięcia kondensatora C są słuszne niezależnie od topologii, z zastrzeżeniem, że wykorzystywany jest tylko jeden element jako magazyn energii niezbędnej do dopasowania energetycznego systemów AC i DC.



Rys. 1. Blokowa koncepcja jednofazowego przekształtnika AC–DC

Chwilowe wartości napięcia i prądu w jednofazowym systemie prądu przemiennego, przy założeniu jednostkowego współczynnika mocy, można opisać następująco:

$$(1) \quad u_{ac}(t) = \sqrt{2}U_{ac} \sin(\omega t) = U_m \sin(\omega t)$$

$$(2) \quad i_{ac}(t) = \sqrt{2}I_{ac} \sin(\omega t) = I_m \sin(\omega t)$$

Chwilowa moc jednofazowego systemu prądu przemiennego jest zatem równa:

$$(3) \quad p_{ac}(t) = u_{ac}(t) \cdot i_{ac}(t) = 2U_{ac}I_{ac} \sin^2(\omega t) = P_{ac}(1 - \cos(2\omega t))$$

Na tej podstawie energia pobierana z systemu AC może

zostać wyrażona jako:

$$(4) \quad w_{in}(t) = \int (P_{ac}(1 - \cos(2\omega t)) \cdot dt = P_{ac} \cdot t - \frac{P_{ac}}{2\omega} \cdot \sin(2\omega t)$$

natomiast energia odbierana przez obciążenie DC:

$$(5) \quad w_{out}(t) = \int P_{ac} \cdot dt = P_{ac} \cdot t$$

Energia przepływa z systemu AC do przekształtnika jednokierunkowo, ale nierównomiernie. Energia równa różnicy pomiędzy pobieraną, a odbieraną jest magazynowana w układzie przekształtnikowym, a ściślej w polu elektrycznym kondensatora C i może zostać opisana jako:

$$(6) \quad \Delta w(t) = w_{in}(t) - w_{out}(t) = -\frac{P_{ac}}{2\omega} \cdot \sin(2\omega t)$$

Wartość średnia (za okres) energii bilansującej (6) jest równa zero. Kondensator C pełniący funkcję magazynu energii bilansującej, przez połowę okresu pracy systemu AC zwiększa swoją energię (jego napięcie rośnie), natomiast przez drugą połowę zmniejsza swoją energię przekazując ją do obciążenia (jego napięcie maleje). Na podstawie zależności (3), można wyznaczyć energię jaka musi zostać przekazana z kondensatora C do obciążenia, w czasie połowy okresu systemu AC ($T/2$), w celu zapewnienia poprawnej pracy przekształtnika:

$$(7) \quad \Delta W_c = - \int_{\frac{\pi}{4\omega}}^{\frac{3\pi}{4\omega}} P_{ac} \cdot \cos(2\omega t) = -\frac{P_{ac}}{2\omega} \cdot \sin(2\omega t) \Bigg|_{\frac{\pi}{4\omega}}^{\frac{3\pi}{4\omega}} = \frac{P_{ac}}{\omega}$$

Energia niezbędna do zbilansowania mocy chwilowych – $\Delta w(t)$ (określona zależnością (7)), stanowi jedynie część energii magazynowanej w polu elektrycznym kondensatora C. Zakładając, że kondensator posiada pewną składową stałą napięcia U_0 , jego całkowita energia może zostać określona zależnością:

$$(8) \quad w_c(t) = \frac{1}{2} C \cdot u_c^2(t) = \frac{1}{2} C (U_0 + \Delta u_c(t))^2 = \\ = \frac{1}{2} C \cdot U_0^2 + \Delta w(t) = \frac{1}{2} C \cdot U_0^2 - \frac{P_{ac}}{2\omega} \sin(2\omega t)$$

Przekształcając zależność (8) otrzymuje się formułę opisującą wartość chwilową napięcia kondensatora bilansującego C w systemie AC–DC:

$$(9) \quad u_c(t) = \sqrt{U_0^2 - \frac{P_{ac}}{C \cdot \omega} \cdot \sin(2\omega t)}$$

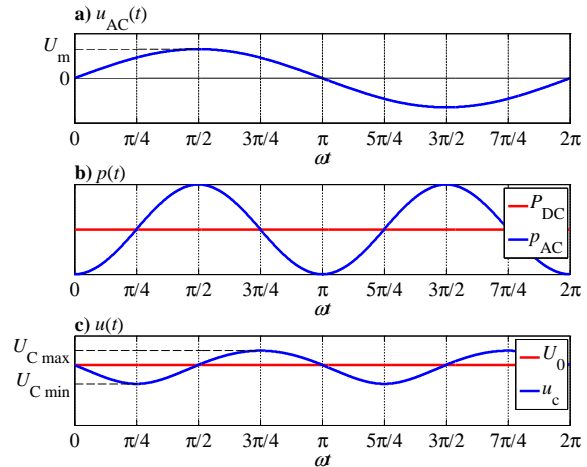
Możliwe jest zatem określenie minimalnego oraz maksymalnego napięcia występującego na kondensatorze C w czasie pracy układu:

$$(10) \quad U_{c_{max}} = \sqrt{U_0^2 + \frac{P_{ac}}{C \cdot \omega}}$$

$$(11) \quad U_{c_{min}} = \sqrt{U_0^2 - \frac{P_{ac}}{C \cdot \omega}}$$

Na rysunku 2 przedstawiono teoretyczne przebiegi napięć i mocy chwilowych w przekształtniku AC–DC. Można

zauważyć, że składowa U_0 jest równa wartości napięcia $u_c(t)$ 2-razy na jego okres czyli 4-krotnie na okres napięcia sieci AC.



Rys. 2. Teoretyczne przebiegi napięć i mocy w przekształtniku AC–DC: napięcie systemu AC (a), moce chwilowe (b), napięcie kondensatora bilansującego (c)

Minimalizacja energii maksymalnej kondensatora bilansującego

Wymiary fizyczne kondensatora są proporcjonalne do maksymalnej przechowywanej energii na jaką został zaprojektowany. Stwierdzenie to jest prawdziwe niezależnie od typu kondensatora. Zatem, minimalizując energię maksymalną kondensatora możliwe jest zastosowanie mniejszych objętościowo i tańszych elementów, co stanowi przełożenie na całkowite wymiary przekształtnika, a ponadto pozytywnie wpływa na koszty produkcji.

Istnieje wiele topologii przekształtnikowych umożliwiających aktywne magazynowanie energii bilansującej [4–13]. W pracy [6] przedstawiono porównanie sprawności działania pomiędzy różnymi technikami AMEB oraz zaprezentowano przegląd topologii umożliwiających redukcję tętnień napięcia po stronie DC. Więcej topologii układów przekształtnikowych, w których AMEB może zostać skutecznie zaimplementowanych przedstawiono w [4]. Większość prezentowanych w literaturze topologii bazuje na znanej topologii typu *flyback*; i z tego powodu mogą operować jedynie w trybie nieciągnącego prądu. Jest to wada, która prowadzi do konieczności stosowania dodatkowego filtra wejściowego.

Wśród topologii nie posiadających izolacji galwanicznej (bez transformatorowe) ciekawym rozwiązaniem jest układ zaprezentowany na rysunku 3. Przy odpowiednim sposobie sterowania umożliwia uzyskanie bardzo wysokiego współczynnika mocy (zbliżonego do jedności), zapewnienie ciągłego (przy odpowiednio dobranych parametrach) prądu źródła (brak konieczności stosowania dodatkowego filtra prądu), a także eliminacji w napięciu wyjściowym składowej podwójnej częstotliwości.

Prezentowana topologia składa się z dwóch przekształtników: wejściowego przekształtnika podwyższającego napięcie (w skład którego wchodzi elementy L_1 , S_1 , D_1 oraz C_1) oraz wyjściowego przekształtnika obniżająco-podwyższającego napięcie (w skład którego wchodzi elementy C_1 , C_2 , S_2 , L_2 oraz D_2). Przekształtniki połączone są wspólnym kondensatorem C_1 , pełniącym rolę magazynu energii bilansującej. W celu minimalizacji parametrów kondensatora C_1 dopuszcza się bardzo wysoki poziom składowego

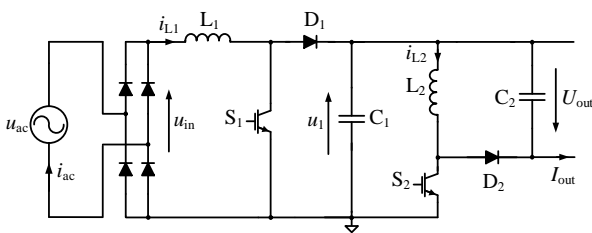
owej zmiennej podwójnej częstotliwości sieciowej (czyli dla Europy będzie to składowa 100 Hz) obecnej w jego napięciu ($u_1(t)$). W zależności od aplikacji może ona sięgać nawet ponad $200 V_{pk-pk}$ (!).

Pomimo, iż prezentowana topologia składa się z powszechnie znanych przekształtników, należy wyraźnie podkreślić, że pracują one tutaj inaczej niż w klasycznych rozwiązaniach. W przeciwieństwie do nich w prezentowanej topologii przekształtniki stanowią jedną, ściśle współpracującą całość z jednym układem sterowania i regulacji. Należy zwrócić uwagę, że napięcie na kondensatorze C_1 , inaczej niż w tradycyjnych rozwiązaniach, nie jest regulowane. Z powodu braku wzorca napięcia $u_1(t)$ utrzymywany jest jedynie wymagany poziom składowej U_0 - zostało to szczegółowo opisane przy omawianiu układu sterowania.

Część wejściowa przekształtnika odpowiada za kształtowanie sinusoidalnego prądu linii zasilającej i doładowywanie kondensatora C_1 energią stosowną do potrzeb obciążenia DC. Przy zapewnieniu odpowiedniej wartości indukcyjności dławika L_1 , układ może pracować w trybie ciągłego prądu źródła. Dzięki temu istnieje możliwość wyeliminowania dodatkowego filtra wejściowego.

Część wyjściowa odpowiada za kształtowanie stałego napięcia wyjściowego, w którym nie występuje składowa podwójnej częstotliwości (100 Hz), a jego wartość jest dopasowana do potrzeb obciążenia DC. Praca dławika L_2 w trybie nieciągłego prądu umożliwia zaimplementowanie układu sterowania kontrolującego maksymalną wartość prądu przepływającego przez ten element. Dzięki temu układ sterowania cechuje się prostotą konstrukcji i dużą niezawodnością. Dobór parametrów dławika powinien zostać przeprowadzony w taki sposób, aby układ pracował w trybie nieciągłego prądu w pełnym zakresie zmian obciążenia. Dobór wartości pojemności kondensatora C_2 jest zależny jedynie od dopuszczalnego poziomu składowej wysokiej częstotliwości (częstotliwość pracy łącznika S_2) w napięciu wyjściowym.

Wyprowadzenie zależności umożliwiających dobór parametrów dławików L_1 i L_2 oraz kondensatora C_2 jest zagadnieniem nie stwarzającym większych problemów, jednak nie wchodzącym w zakres niniejszego artykułu.



Rys. 3. Topologia badanego przekształtnika AC-DC

W wyniku zastosowania w części wejściowej przekształtnika topologii podwyższającej napięcie (*boost converter*), chwilowe wartości napięcia kondensatora C_1 muszą być zawsze wyższe od chwilowych wartości napięcia wejściowego. W związku z tym musi być spełniony warunek:

$$(12) \quad u_1(t) > |u_{ac}(t)|$$

Warunek ten jest konieczny (aczkolwiek nie wystarczający) do poprawnej pracy tego typu układów. Brak jego spełnienia (np. poprzez zbyt gwałtowne rozładowanie kondensatora C_1) będzie skutkowało niekontrolowanym przepływem prądu ze źródła AC, co spowoduje odkształcony charakter prądu linii zasilającej. Warunek ten nie uwzględnia spadków napięć na rezystancji dławika oraz diodach prostowniczych, co jednak

jest akceptowalnym przybliżeniem i nie prowadzi do błędnych wniosków z dalszych analiz.

Zakłada się również, że układ regulacji kształtuje sinusoidalny prąd linii zasilającej (i_{ac}) współfazowy z jej napięciem, a składowa impulsowa w prądzie dławika L_1 (mająca niewielki wpływ na tętnienia w napięciu kondensatora C_1) zostaje pominięta.

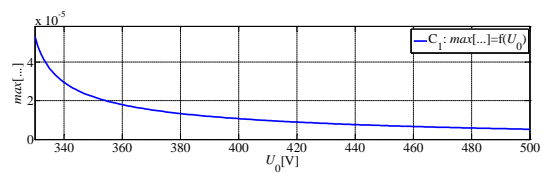
Należy również dodać, że poziom składowej U_0 w napięciu kondensatora C_1 jest utrzymywany na zadanym poziomie przez układ regulacji przekształtnika, a wyboru optymalnego poziomu referencyjnego składowej U_0 dokonuje się na etapie projektowym uwzględniając również ograniczenia techniczne.

Podstawiając do (12) zależności (1) i (9) otrzymuje się warunek na minimalną wartość pojemności kondensatora bilansującego C_1 :

$$(13) \quad C_1 > \frac{P_{ac}}{\omega} \cdot \max \left[\frac{\sin(2\omega t)}{U_0^2 - U_m^2 \sin^2(\omega t)} \right]$$

Tak określona wartość minimalnej pojemności kondensatora jest proporcjonalna do mocy obciążenia (dla której zaprojektowany układ ma pracować poprawnie) oraz odwrotnie proporcjonalnie do częstotliwości napięcia wejściowego (w systemach 60 Hz energia potrzebna do zbilansowania będzie mniejsza niż w systemach 50 Hz, przy takim samym obciążeniu DC).

Zależność wartości pojemności (13) od poziomu składowej U_0 jest niestety dużo bardziej skomplikowana w ogólnym rozwiązaniu. Przyjmując $U_m = 325 V$, $\omega = 100\pi$ na rysunku 4 zaprezentowano wartość maksimum (z równania 13) w funkcji wartości składowej U_0 .



Rys. 4. Wartość maksimum (z równania 13) w funkcji wartości składowej U_0

Analizując wykres z rysunku 4 i równanie (13) można stwierdzić, że przy ustalonej mocy obciążenia minimalna wartość pojemności kondensatora pośredniczącego C_1 maleje wraz ze wzrostem poziomu składowej U_0 w napięciu u_1 . Wzrost poziomu składowej U_0 wraz z równoczesnym obniżaniem wartości pojemności C_1 prowadzi do zwiększenia wartości maksymalnej napięcia na tym elemencie (zgodnie z równaniem (10)), a przez to również na elementach półprzewodnikowych. Jednym z argumentów przemawiającym jednak za doбором (na etapie projektowania) wysokiej wartości składowej stałej U_0 w napięciu u_1 , jest możliwość zredukowania wartości pojemności kondensatora C_1 , co umożliwia zastąpienie zawodnych kondensatorów elektrolitycznych, kondensatorami polipropylenowymi lub poliestrowymi.

W niektórych przypadkach dla konstruktora układu ważną informacją jest minimalny poziom napięcia U_0 , który należy zapewnić dysponując określoną wartością pojemności kondensatora C_1 w celu zapewnienia warunków do poprawnej pracy układu. Przekształcając zależność (13) można zapisać:

$$(14) \quad U_0 > \max \left[\sqrt{\frac{P_{ac}}{C_1 \cdot \omega} \cdot \sin(2\omega t) + U_m^2 \sin^2(\omega t)} \right]$$

Niestety zaprezentowana zależność jest silnie parametryczna i może zostać rozwiązana jedynie numerycznie.

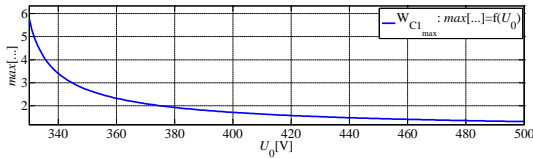
Maksymalna energia jaką gromadzi w swoim polu elektrycznym kondensator C_1 jest określona zależnością:

$$(15) \quad W_{C_{1max}} = \frac{1}{2} C_1 \cdot U_{1max}^2$$

Podstawiając do (15) zależność określającą maksymalny poziom napięcia u_1 (10) oraz warunek na minimalną, dopuszczalną wartość pojemności kondensatora C_1 (14), otrzymuje się równanie opisujące wartość maksymalnej energii gromadzonej w polu elektrycznym kondensatora C_1 :

$$(16) \quad W_{C_{1max}} = \frac{P_{ac}}{2\omega} \left(1 + \max \left[\frac{U_0^2 \cdot \sin(2\omega t)}{U_0^2 - U_m^2 \cdot \sin^2(\omega t)} \right] \right)$$

Analogicznie jak poprzednie zależności, również zależność (16) w ogólnym rozwiązaniu nie może zostać w prosty sposób uproszczona. Przyjmując $U_m = 325 \text{ V}$, $\omega = 100\pi$ na rysunku 5 zaprezentowano wartość maksimum (z równania 16) w funkcji wartości składowej U_0 .



Rys. 5. Wartość maksimum (z równania 16) w funkcji wartości składowej U_0

Na podstawie rysunku 5 oraz zależności (16) można stwierdzić, że zwiększając poziom składowej stałej U_0 w napięciu u_1 (przy równoczesnej zmianie wartości pojemności C_1 zgodnie z (13)), zmniejsza się energię maksymalną jaką przechowuje w swoim polu elektrycznym kondensator C_1 . Umożliwia to zastosowanie elementów zaprojektowanych do przechowywania mniejszych energii, posiadających mniejsze wymiary fizyczne i co za tym idzie tańszych w produkcji.

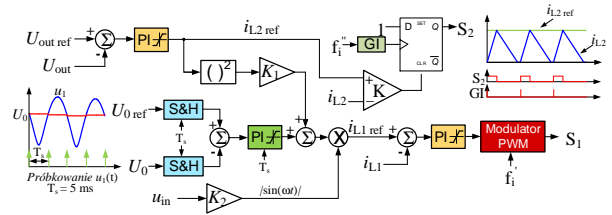
Układ sterowania

Na rysunku 6 zaprezentowano schemat blokowy układu regulacji. Do jego głównych zadań należy: stabilizacja napięcia wyjściowego na zadanym poziomie, zapewnienie odpowiedniego poziomu energii w kondensatorze bilansującym C_1 oraz kształtowanie sinusoidalnego prądu wejściowego.

W układzie regulacji porównuje się napięcie wyjściowe U_{out} z wartością zadaną U_{outref} . Sygnał wyjściowy z regulatora PI (i_{L2ref}) stanowi zadaną maksymalną wartość prądu dławika L_2 , przy przekroczeniu której łącznik S_2 ma zostać otwarty w każdym takcie pracy układu. Sygnał i_{L2ref} jest porównywany z wartością chwilową prądu i_{L2} , co umożliwia wytworzenie sygnału sterującego łącznik S_2 . Układ sterowania kontrolując maksymalną wartość prądu dławika L_2 jest bardziej niezawodny i mniej skomplikowany w realizacji sprzętowej (brak konieczności pomiaru chwilowej wartości prądu i_{L2} , a jedynie jego analogowa komparacja z zadaną wartością maksymalną).

W celu wytworzenia odpowiedniego wzorca prądu wejściowego, jednym z możliwych do zastosowania rozwiązań jest wykorzystanie przez układ regulacji sygnału i_{L2ref} pochodzącego z regulatora napięcia U_{out} . Sygnał ten zawiera w sobie informacje o mocy podłączonego obciążenia i po odpowiednim przeskalowaniu może zostać wykorzystany jako wzorzec prądu dławika L_1 , co umożliwi pobranie

odpowiedniej ilości energii ze źródła.



Rys. 6. Schemat blokowy układu sterowania badanego przekształtnika

Ze względu na duży udział wartości składowej podwójnej częstotliwości występującej w napięciu $u_1(t)$, układ regulacji nie jest w stanie regulować jego chwilowej wartości. Teoretycznie przebieg napięcia na kondensatorze C_1 jest znany (zależność (9)), jednak nie ma możliwości wykorzystania go w praktyce jako wzorca napięcia. Jedynym rozwiązaniem jest kontrola (dyskretna, co 1/4 okresu) poziomu składowej U_0 występującej w napięciu $u_1(t)$ i na jej podstawie wnioskowanie o poziomie energii dostępnej w kondensatorze bilansującym C_1 . Układ regulacji porównuje wartość składowej U_0 z poziomem referencyjnym U_{0ref} . Uchyb regulacji jest przekazywany na wejście regulatora typu PI. Sygnał wyjściowy z regulatora stanowi poprawkę do wyznaczonego wzorca prądu wejściowego. Jest to niezbędne w celu zapewnienia poprawnej pracy układu w szerokim zakresie zmian obciążenia.

Chwilowa wartość napięcia $u_1(t)$ dwa razy w trakcie swojego okresu przyjmuje wartość składowej U_0 . Dzieje się tak w momencie zmiany polaryzacji napięcia AC oraz w chwili gdy przyjmuje ono wartość maksymalną, czyli w sumie 4 razy na okres napięcia AC (rys. 2). W aplikacjach praktycznych określenie z dużą dokładnością momentu czasu, w którym napięcie AC przyjmuje wartość maksymalną jest problematyczne. Biorąc jednak pod uwagę parametry napięcia sieciowego (w stanie ustalonym) jakie musi gwarantować dostawca energii elektrycznej (zwłaszcza praktycznie stałą częstotliwość), można z niewielkim błędem założyć, że napięcie AC przyjmuje swoje ekstremum 5 ms po zmianie polaryzacji. Pierwszy pomiar wartości składowej U_0 może zatem zostać wykonany w chwili zmiany polaryzacji napięcia AC, a następny 5 ms później. Tak zmierzona wartość składowej U_0 jest wykorzystywana przez układ regulacji do czasu następnego pomiaru czyli w systemach 50 Hz przez 5 ms. Wynika z tego, że dynamika części układu regulacji związanego z utrzymaniem zadanej wartości napięcia U_0 jest bardzo niska. W związku z tym, dobór elementów magazynujących (wartość pojemności kondensatora C_1) układu przekształtnikowego musi zostać przeprowadzony w sposób zapewniający odpowiednie parametry pracy, pomimo spóźnionej (w stanach przejściowych) informacji pochodzącej z układu regulacji. Niesie to za sobą konieczność przechowywania w polu elektrycznym kondensatora bilansującego większej energii niż niezbędna do zbilansowania mocy chwilowych systemów AC i DC.

Dodatkowo w celu kształtowania sinusoidalnego prądu źródła układ sterowania musi dysponować sygnałem $|\sin(\omega t)|$, współfazowym z napięciem systemu AC. W prezentowanej strukturze regulacji zamiast wykorzystywania pętli fazowej (ang. PLL - Phase Locked Loop - szerzej opisane w [3]), zastosowano rozwiązanie polegające na pozyskaniu sygnału niezbędnego do poprawnego kształtowania przebiegu chwilowych wartości prądu źródła poprzez pomiar napięcia za mostkiem diodowym i jego przeskalowanie. W takim podejściu układ przekształt-

nikowy w przypadku odkształconego napięcia wejściowego wymusza analogicznie odkształcony prąd wejściowy.

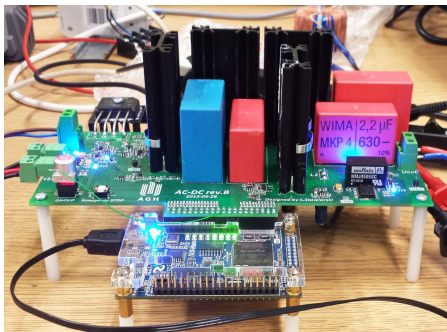
Od tak wytworzonego wzorca prądu dławika L_1 ($i_{L1,ref}$) odejmowany jest prąd zmierzony (i_{L1}). Wynikiem jest uchyb regulacji przekazywany na wejście regulatora PI. Sygnałem wyjściowym regulatora jest współczynnik wypełnienia sygnału sterującego łącznikiem S_1 .

Częstotliwość pracy łączników S_1 oraz S_2 może być różna, a w przypadku takiej samej w celu ograniczenia generowanych zakłóceń (zagadnienia EMC) sygnały sterujące nie powinny być zsynchronizowane.

W celu zapewnienia niezawodnej i bezpiecznej pracy przekształtnika, zaprezentowany układ regulacji został wyposażony w dodatkowe logiczne zabezpieczenia, pozwalające na utrzymanie napięcia na kondensatorze bilansującym w dopuszczalnym zakresie. W przypadku zbyt głębokiego rozładowania kondensatora C_1 (w drastycznym przypadku nawet do wartości zero), zastosowane zabezpieczenie blokuje impulsy sterujące łącznika S_2 , co powoduje brak przekazywania energii do obciążenia, a energia pozyskiwana ze źródła AC służy do odbudowania wymaganego poziomu napięcia kondensatora bilansującego. W celu ochrony kondensatora C_1 przed zbyt wysokim napięciem chwilowym, zastosowano zabezpieczenie polegające na blokowaniu impulsów sterujących łącznika S_1 , co prowadzi do natychmiastowej przerwy w pobieraniu energii ze źródła AC. Energia przekazywana do obciążenia jest zatem pobierana z energii pola elektrycznego kondensatora C_1 , co skutkuje obniżeniem jego napięcia do bezpiecznego poziomu. Przy tak skonstruowanych zabezpieczeniach, zaprezentowana topologia nie wymaga stosowania specjalnej sekwencji rozruchowej.

Badania eksperymentalne

W celu praktycznej weryfikacji wniosków z przeprowadzonych analiz, zaprojektowany i wykonany został układ przekształtnikowy zaprezentowany na rysunku 7.



Rys. 7. Stanowisko badawcze

Parametry zaprojektowanego przekształtnika zostały przyjęte jako:

$$U_{out,ref} = 400 \text{ V}$$

$$U_{0,ref} = 425 \text{ V}$$

$$P_{out} = 450 \text{ W}$$

$$f_i = 30 \text{ kHz}$$

$$I_{s,ac} = 553,4 \text{ mA} (20\% I_{ac,max})$$

$$\Delta U_{out} \cong 1\% U_{out,ref}$$

gdzie:

$I_{s,ac}$ oznacza amplitudę składowej zmiennej (częst. f_i) występującej w prądzie i_{ac} , a ΔU_{out} dopuszczalny poziom składowej zmiennej w napięciu wyjściowym U_{out} .

W związku z wysoką częstotliwością pracy układu ($f_i = 30 \text{ kHz}$) jako dławiki L_1 oraz L_2 zastosowano dławiki toroidalne na rdzeniu RTMSS wykonanym z materiału Su-

perMSS (materiał ze szczeliną rozproszoną [15]). Wartość indukcyjności dławików wynosiła odpowiednio 4 mH (dławik L_1 , przy prądzie znamionowym 2 A) oraz 1 mH (dławik L_2 , przy prądzie znamionowym 3 A). Taki dobór parametrów dławików umożliwia spełnienie założeń projektowych czyli amplitudę składowej zmiennej w prądzie wejściowym linii na poziomie 20% $I_{ac,max}$ oraz utrzymanie nieciągnącego trybu pracy dławika L_2 w pełnym zakresie zmian obciążenia.

W celu poprawnej pracy układu (przy zakładanych parametrach pracy) kluczowym jest zagwarantowanie wymaganej wartości pojemności kondensatora C_1 . Zależność (13) określa teoretyczną minimalną wartość wymaganej pojemności (przy założonym poziomie napięcia U_0) kondensatora bilansującego. Biorąc pod uwagę konieczność zapewnienia poprawnej pracy układu w stanach przejściowych, w praktycznej realizacji należy zapewnić pewien margines bezpieczeństwa, stosując większą wartość pojemności niż wyznaczona. W prezentowanym przykładzie teoretyczna wartość pojemności (wyznaczona na podstawie zależności (13)) została zwiększona o 30% co prowadziło do zastosowania równoległego połączenie dwóch kondensatorów polipropylenowych: EPCOS B32776G8156K (15 μF ; 800 V) oraz WIMA MKP4J044707G00KYSD (4,7 μF ; 630 V).

W celu zagwarantowania składowej zmiennej (o częstotliwości pracy łącznika S_2 czyli 30 kHz) w napięciu wyjściowym na poziomie nie wyższym niż 1% $U_{out,ref}$ czyli 4 V, wartość pojemności wyjściowej układu (kondensator C_2) została przyjęta jako 6,9 μF . Pojemność C_2 stanowiły dwa połączenie równoległe kondensatory polipropylenowe produkcji WIMA: MKP4J044707G00KYSD (4,7 μF ; 630 V) oraz MKP4J042207E00KYSD (2,2 μF ; 630 V).

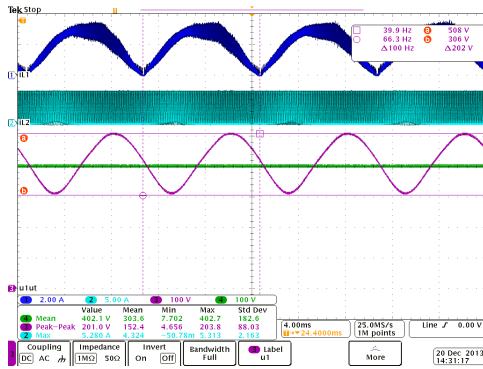
Rolę sterowanych łączników półprzewodnikowych pełnią tranzystory IGBT: S_1 - International Rectifier IRG4PF50W (900 V; 28 A), S_2 - International Rectifier IRG7PH30K10PBF (1,2 kV; 33 A). Jako diody mocy zastosowano diody z węgla krzemu (SiC): D_1 - GeneSiC Semiconductor C4D08120A (1,2 kV; 7 A), D_2 - Cree C4D08120A (1,2 kV; 11,3 A).

W charakterze jednostki obliczeniowej wykorzystany został zestaw rozwojowy Altera® DE0 - Nano Development and Education Board [16] wyposażony w układ FPGA Cyclone® IV EP4CE22F17C6N. Podłączono go do zaprojektowanego modułu integrującego w sobie część mocy oraz część pomiarową przekształtnika. Wykorzystywanie gotowych zestawów rozwojowych znacznie przyspiesza proces prototypowania, zmniejsza koszty, a zarazem jest w pełni wystarczające do budowy laboratoryjnych stanowisk badawczych.

Przekształtnik zasilono z jednofazowej linii prądu przemienne, natomiast jako obciążenie zastosowany został zestaw rezystorów o wypadkowej rezystancji równej 347 Ω (typ.).

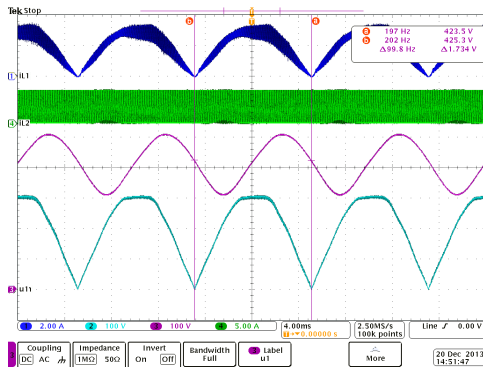
Na rysunku 8 zaprezentowano przebiegi prądu dławika L_1 (i_{L1}), prądu dławika L_2 (i_{L2}), napięcia kondensatora C_1 (u_1) oraz napięcia wyjściowego (u_{out}). Wartość międzyszczytowa składowej zmiennej obecnej w napięciu kondensatora C_1 wynosi ponad 202 V. Wartość napięcia wyjściowego utrzymywano zgodnie z założeniami na poziomie 400 V.

Na rysunku 9 zaprezentowano przebiegi prądu i_{L1} , i_{L2} , napięcia u_1 oraz napięcia występującego za mostkiem diodowym (u_{in}). Przebieg napięcia u_1 oraz u_{in} zostały zaprezentowane w tej samej skali, dzięki czemu łatwo można zauważyć duży zakres zmian napięcia na kondensatorze C_1 w trakcie pracy układu (w analizowanym przypadku ponad 200 V), czyli podstawową cechę badanej topologii. W prze-



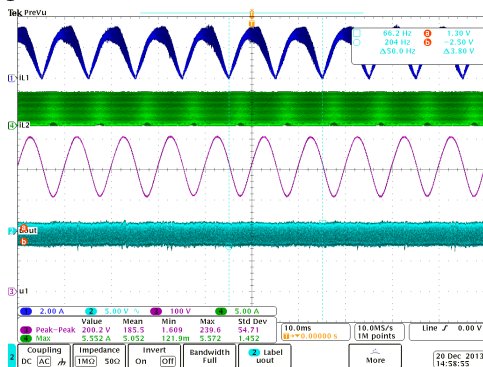
Rys. 8. Stan ustalony: i_{L1} (CH1, 2 A/div), i_{L2} (CH2, 5 A/div), u_1 (CH3, 100 V/div), u_{out} (CH4, 100 V/div)

biegu napięcia u_1 , kursorami zaznaczone zostały chwile czasu w których układ sterujący dokonuje pomiaru składowej U_0 . Zgodnie z założeniami wartość składowej U_0 jest utrzymywana na poziomie 425 V.



Rys. 9. Stan ustalony: i_{L1} (CH1, 2 A/div), u_{in} (CH2, 100 V/div), u_1 (CH3, 100 V/div), i_{L2} (CH4, 5 A/div)

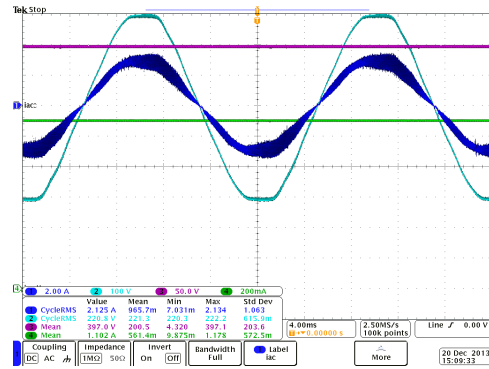
Na rysunku 10 zaprezentowano przebiegi prądu i_{L1} , i_{L2} , napięcia u_1 oraz składowej zmiennej napięcia u_{out} . Można zaobserwować praktycznie brak występowania składowej podwójnej częstotliwości (składowa 100 Hz) w napięciu wyjściowym układu. Obserwowalna jest jedynie składowa wysokiej częstotliwości (30 kHz) związana z pracą łącznika S_2 . Oznacza to, że wyjściowy kondensator C_2 nie uczestniczy w bilansowaniu mocy chwilowych systemów AC oraz DC. Zadanie to jest w całości realizowane przez kondensator C_1 .



Rys. 10. Stan ustalony: i_{L1} (CH1, 2 A/div), u_{out} (składowa ac) (CH2, 5 V/div), u_1 (CH3, 100 V/div), i_{L2} (CH4, 5 A/div)

Na rysunku 11 zaprezentowano przebiegi prądu i napięcia źródła AC (i_{ac} , u_{ac}), oraz prądu i napięcia obciążenia DC (i_{out} , u_{out}). Zgodnie z założeniami układ wymusza przepływ z systemu AC sinusoidalnego i współfazowego z napięciem prądu.

Dla układu pracującego w stanie ustalonym wyznac-



Rys. 11. Stan ustalony: i_{ac} (CH1, 5 A/div), u_{ac} (CH2, 200 V/div), u_{out} (CH3, 200 V/div), i_{out} (CH4, 1 A/div)

zone zostały parametry jakościowe takie jak sprawność (η), współczynnik mocy (PF) czy też współczynnik zawartości harmonicznego prądu i_{ac} (THD_I oraz $TTHD_I$) (na podstawie [3, 17]). Pomiar odpowiednich prądów i napięć został zrealizowany z wykorzystaniem oscyloskopu Tektronix DPO 4054, gdzie częstotliwość próbkowania była równa 5 MHz, w analizowanym przedziale czasu równym długości 10 okresów napięcia AC.

Zmierzona średnia moc systemu AC (moc wejściowa) wynosiła 469,6 W, moc systemu DC (moc wyjściowa) 437,6 W, a całkowita sprawność (η) przetwarzania energii 93,2 %. Sprawność działania przekształtnika może na pewno zostać zwiększona stosując bardziej zaawansowane rozwiązania półprzewodnikowe (np. poprzez zastosowanie specjalnych tranzystorów MOSFET). W prezentowanym rozwiązaniu nie było to sprawą priorytetową.

Współczynnik mocy (PF) był równy 0,993, współczynnik zawartości harmonicznego prądu i_{ac} (THD_I) wyniósł 2,8 %, a rzeczywisty współczynnik zawartości harmonicznego prądu i_{ac} ($TTHD_I$) 11,4 %.

Wysoka wartość współczynnika THD_I jest związana z odkształconym przebiegiem napięcia sieci na podstawie którego, układ sterowania kształtuje prąd wejściowy (brak układu PLL). THD_U napięcia sieciowego (u_{ac}) w trakcie badań laboratoryjnych wynosił ponad 2,6 %.

W tabeli 1 zaprezentowano zestawienie uzyskanych wyników.

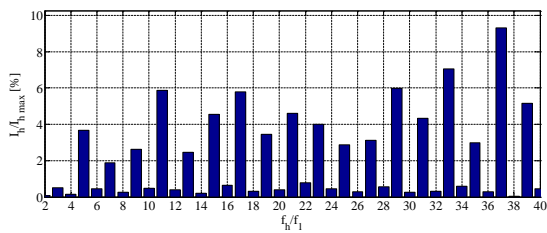
Tabela 1. Zestawienie parametrów jakościowych

P_{out}	437,6 [W]
η	93,2 [%]
THD_I	2,8 [%]
$TTHD_I$	11,4 [%]
PF	0,993

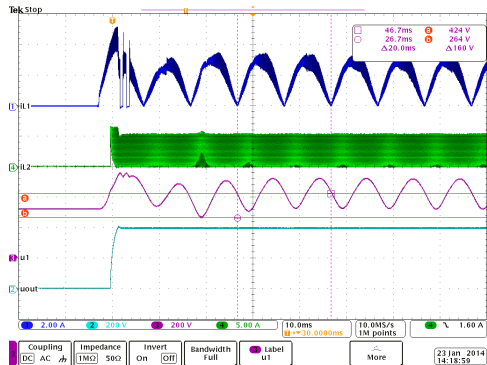
Norma PN-EN 61000-3-2:2007P [18] definiuje poziom dopuszczalnej emisji harmonicznego prądu dla odbiorników o prądzie fazowym ≤ 16 A. Poziom emisji jest określony jako maksymalna wartość skuteczna prądu dla każdej harmonicznego z osobna (do 40-tego rzędu). Na rysunku 12 przedstawiono wartość skuteczną harmonicznego prądu wejściowego układu, odniesione do poziomów dopuszczalnych [18]. W całym analizowanym przedziale częstotliwości, badany układ spełnia wymagania określone w normie PN-EN 61000-3-2:2007P.

Na rysunku 13 zaprezentowane zostały przebiegi prądów i_{L1} , i_{L2} oraz napięć u_1 i u_{out} występujących w badanym przekształtniku w czasie rozruchu przy obciążeniu znamionowym (obciążenie rezystancyjne 347 Ω).

Kursorami zaznaczono minimalną wartość napięcia u_1 uzyskiwaną podczas rozruchu (264 V) oraz poziom składowy



Rys. 12. Stan ustalony: Względny poziom harmonicznych prądu źródła



Rys. 13. Rozruch: i_{L1} (CH1, 2 A/div), u_{out} (CH2, 200 V/div), u_1 (CH3, 200 V/div), i_{L2} (CH4, 5 A/div)

owej U_0 (zgodnie z założeniami wynoszący 425 V). Założyć również można poprawne działanie układu zabezpieczającego przed zbyt wysoką wartością napięcia kondensatora C_1 . Jego zadanie polega na odłączeniu wejścia układu (przerwy widoczne w prądzie wejściowym) i pobieraniu energii jedynie z kondensatora bilansującego celem zmniejszenia jego napięcia do bezpiecznego poziomu.

Podsumowanie

W artykule przedstawiono problem niezbalansowania mocy chwilowych występujący zawsze w połączeniach jednofazowych systemów AC z systemami DC. Wyprowadzono zależności teoretyczne umożliwiające optymalny dobór parametrów kondensatora bilansującego. Zaprezentowano topologię opartą na zasadzie Aktywnego Magazynowania Energii Bilansującej przedstawiając zasadę jej działania. Szczegółowo opisano strukturę sterowania z uwzględnieniem jednego ze sposobów eliminacji typowej pętli synchronizacji fazowej, co znacząco upraszcza budowę przekształtnika. W celu weryfikacji analiz teoretycznych przeprowadzone zostały badania laboratoryjne zbudowanego przekształtnika. Zaprezentowane wyniki badań, jak również przeprowadzone pomiary parametrów jakościowych, potwierdzają spełnienie założeń projektowych.

Zaletami proponowanej topologii jest możliwość uzyskania ciągłego prądu źródła, prostota układu sterowania, eliminacja składowych podwójnej częstotliwości po stronie DC oraz możliwość wyeliminowania z przekształtnika kondensatorów elektrolitycznych.

Do wad należy średnia sprawność układu ($\approx 93\%$), która jednak może zostać zwiększona między innymi poprzez dobór bardziej zaawansowanych technologicznie łączników półprzewodnikowych.

Projekt został sfinansowany ze środków Narodowego Centrum Nauki przyznanych na podstawie decyzji numer DEC-2011/03/N/ST7/00245.

LITERATURA

- [1] Piróg S.: Energoelektronika. Negatywne oddziaływania układów energoelektronicznych na źródła energii i wybrane sposoby ich ograniczania, Uczelniane Wydawnictwa

Naukowo-Dydaktyczne AGH, Polska Akademia Nauk - Komitet Elektrotechniki, 1998.

- [2] Mohan, Ned and Undeland, Tore M. and Robbins, William P.: Power Electronics. Converters, Applications, and Design. Third Edition, John Wiley & Sons, INC., 2003.
- [3] Piróg S.: Energoelektronika. Układy o komutacji sieciowej i o komutacji twardej, Uczelniane Wydawnictwa Naukowo-Dydaktyczne AGH, 2006.
- [4] Kjaer, S.B. and Pedersen, J.K. and Blaabjerg, F.: A review of single-phase grid-connected inverters for photovoltaic modules, IEEE Transactions on Industry Applications, 41(5), pp. 1292–1306, Sept.–Oct. 2005.
- [5] Testa, A. and De Caro, S. and Consoli, A. and Cacciato, M.: An active current ripple compensation technique in grid connected fuel cell applications, Energy Conversion Congress and Exposition, 2009. ECCE 2009. IEEE, pp. 2642–2649, Sept. 2009.
- [6] Haibing Hu and Harb, S. and Kutkut, N. and Batarseh, I. and Shen, Z.J.: Power decoupling techniques for micro-inverters in PV systems-a review, Energy Conversion Congress and Exposition (ECCE), 2010 IEEE, 41(5), pp. 3235–3240, Sept. 2010.
- [7] Changrong Liu and Jih-Sheng Lai: Low Frequency Current Ripple Reduction Technique With Active Control in a Fuel Cell Power System With Inverter Load, IEEE Transactions on Power Electronics, 22(4), pp. 1429–1436, Jul. 2007.
- [8] Kuo-Hen Chao and Po-Tai Cheng and Shimizu, T.: New control methods for single phase PWM regenerative rectifier with power decoupling function, International Conference on Power Electronics and Drive Systems, PEDS 2009., pp. 1091–1096, Nov. 2009.
- [9] Shimizu, T. and Wada, K. and Nakamura, N.: Flyback-Type Single-Phase Utility Interactive Inverter With Power Pulsation Decoupling on the DC Input for an AC Photovoltaic Module System, IEEE Transactions on Power Electronics, 21(5), pp. 1264–1272, Sept. 2006.
- [10] Tan, G.H. and Wang, J.Z. and Ji, Y.C.: Soft-switching flyback inverter with enhanced power decoupling for photovoltaic applications, Electric Power Applications, IET, 1(2), pp. 264–274, Sept. 2007.
- [11] Kyritsis, A.C. and Papanicolaou, N.P. and Tatakis, E.C.: A novel Parallel Active Filter for Current Pulsation Smoothing on single stage grid-connected AC-PV modules, 2007 European Conference on Power Electronics and Applications, pp. 1–10, Sept. 2007.
- [12] Zhang Chao and He Xiangning and Zhao Dean: Design and control of a novel module integrated converter with power pulsation decoupling for photovoltaic system, ICEMS 2008 International Conference on Electrical Machines and Systems, pp. 2637–2639, Oct. 2008.
- [13] Shimizu, T. and Suzuki, S.: A single-phase grid-connected inverter with power decoupling function, 2010 International Power Electronics Conference (IPEC), pp. 2918–2923, Jun. 2010.
- [14] Matthew Wall, GAlib A C++ Library of Genetic Algorithm Components [web page] <http://lancet.mit.edu/ga/>. [Accessed on 31 Jun. 2009.].
- [15] Micrometals, [web page] www.micrometalsarnoldpowdercores.com, [Accessed on 29 Dec. 2013.].
- [16] Altera Corporation, DE0-Nano Development and Education Board, [web page] www.altera.com/education/univ/materials/boards/de0-nano/unv-de0-nano-board.html, [Accessed on 29 Dec. 2013.].
- [17] IEEE Standard Definitions for the Measurement of Electric Power Quantities Under Sinusoidal, Nonsinusoidal, Balanced, or Unbalanced Conditions, IEEE Std 1459-2010 (Revision of IEEE Std 1459-2000), pp. 1–4039, 2010.
- [18] PN-EN 61000-3-2:2007P, Kompatybilność elektromagnetyczna (EMC) – Część 3-2: Poziomy dopuszczalne – Poziomy dopuszczalne emisji harmonicznych prądu (fazowy prąd zasilający odbiornika < lub = 16 A), 2007.

Author: mgr inż. Łukasz Stawiarski, Akademia Górniczo-Hutnicza im. Stanisława Staszica, Katedra Energoelektroniki i Automatyki Systemów Przetwarzania Energii, Al.Mickiewicza 30, 30-059 Kraków, email: stawiars@agh.edu.pl