Politechnika Warszawska, Instytut Sterowania i Elektroniki Przemysłowej

Trójfazowy, dwupoziomowy falownik napięcia z tranzystorami Z-FET z węglika krzemu (SiC)

Streszczenie. W artykule przedstawiono główne zagadnienia związane z projektowaniem, budową i badaniami trójfazowego falownika napięcia przy użyciu tranzystorów Z-FET z węglika krzemu charakteryzującego się wysoką sprawnością (>98%) i wysoką częstotliwością przełączeń (do 150kHz). Omówiono dobór warunków pracy tranzystorów, pracujących bez zewnętrznych diod zwrotnych, w kontekście miniaturyzacji układu. Przedstawiono przyjętą metodykę projektowania dla układu o mocy znamionowej S = 6 kVA. Ponadto artykuł zawiera wyniki badań laboratoryjnych falownika o cechach prototypu, który na wyjściu filtru LC wytwarza napięcie przemienne 3x400V RMS.

Abstract. This paper presents the main issues related to the design, construction and tests of a three-phase voltage source inverter with Silicon Carbide MOSFETs, which is characterized by a high efficiency (>98%) and high switching frequency (up to 150kHz). The selection of the operation conditions of transistors, which are operating without external anti-parallel diodes, in the context of miniaturization of the converter was discussed and the design methodology on the example of converter with rated power S = 6 kVA was presented. Furthermore, the paper shows the results of laboratory tests of the prototype with the output voltages 3x400V RMS. (Three-phase, two-level voltage source inverter with SiC Z-FETs).

Słowa kluczowe: falownik napięcia, węglik krzemu, wysoka częstotliwość przełączeń, duża sprawność energetyczna. Keywords: voltage source inverter, Silicon Carbide, high switching frequency, high efficiency.

doi:10.12915/pe.2014.11.29

Wstęp

wytwarzania technologii elementów Rozwói półprzewodnikowych z węglika krzemu (SiC) pozwala uzyskać nieosiągalne przy zastosowaniu elementów użytkowe krzemowych układów parametry energoelektronicznych [1]-[3]. Niewielkie wartości łączeniowych strat energii tych elementów pozwalają podwyższyć częstotliwość przełączeń, co prowadzi do redukcji wymiarów, wagi, a także kosztów elementów biernych (dławików, kondensatorów), niezbędnych w takich układach. Stanowi to pewną rekompensatę finansową (obok oszczędności wynikającej z istotnego wzrostu sprawności energetycznej) w związku z zastosowaniem nadal bardziej kosztownej technologii SiC.

Zastosowanie elementów półprzewodnikowych 0 czasach przełączeń rzędu 20-30ns, przeznaczonych do wysokoczęstotliwościowych pracy w układach przekształtnikowych wymaga jednak innego niż dotychczas podejścia projektowo - konstrukcyjnego. W niniejszej pracy przedstawiono podstawowe problemy występujące podczas projektowania takiego układu oraz rozwiazania konstrukcyjne, przydatne podczas praktycznej realizacji, na przykładzie trójfazowego falownika napięcia o mocy znamionowej S=6kVA i napięciu wyjściowym 3x400V/50Hz.

Pojawienie się tranzystorów typu SiC MOSFET (Z-FET) o klasie napięciowej 1200V, od których należy oczekiwać lepszych parametrów statycznych (możliwość obniżenia wartości rezystancji kanału) w odniesieniu do tranzystorów typu JFET (n-on, n-off) oraz BJT stworzyło perspektywę budowy wysokosprawnych układów energoelektronicznych pracujących przy napięciu stałym do 800V. Spośród szerokiej oferty producentów, do budowy falownika wytypowano tranzystory SiC MOSFET o symbolu C2M0080120D, rezystancji kanału równej 80mΩ (25°C) i napięciu sterowania +25V/-10V [4]. Od dodatniej wartości napięcia sterowania zależy m.in. wartość rezystancji złącza, a tym samym poziom strat przewodzenia, natomiast wartość ujemnego napięcia sterowania w przypadku aplikacji tranzystora do układu gałęziowego jest również istotna ze względu na niski próg napięcia załączenia elementu ($V_{gs(th)}$ =2,2V). Brak napięcia ujemnego może prowadzić do niekontrolowanego załączenia górnego łącznika w wyniku zmian potencjału punktu środkowego gałęzi [5].

Sterownik bramkowy tranzystora SiC Z-FET

Układ sterowania szybko przełączającymi elementami wymaga od projektanta głębszej analizy obwodu, uwzględniającej dodatkowo występowanie w nim parametrów pasożytniczych. Ważne jest także zapewnienie odpowiednio rozmieszczonych magazynów energii (w postaci kondensatorów), które zapewniają osiągnięcie szybkich zmian napięcia i prądu sterownika, a przez to szybkiego przełączania tranzystora SiC MOSFET (Z-FET). Starając się spełnić powyższe wymagania wykonano projekt układu sterowania (rys. 1), w którego skład wchodzą dedykowany sterownik bramkowy typu ACPL-P346, scalona transformatorowa przetwornica napięcia typu TMH2412D oraz układ podziału jej napięcia wyjściowego z 24V na +19/-5V. W tym celu zdecydowano się zastosować regulator napięcia typu LDO, który stabilizuje napięcie ujemne na poziomie -5V. Reszta napięcia (+19V) wynikająca z ustawienia punktu jego podziału została wykorzystana do załączania tranzystora.



Rys.1. Schemat układu sterownika bramkowego tranzystorów typu SiC MOSFET (Z-FET)

Zgodnie z przyjętymi założeniami, projekt obwodu drukowanego (rys.2) wykonano starając się zredukować połączeń oraz umieścić wspomniane indukcviności wcześniej magazyny energii (C_2 , C_3) jak najbliżej elementu ograniczając samym sterującego, tym tworzenie niepożądanych pętli indukcyjnych, mających negatywny wpływ na pracę szybko przełączających elementów z SiC. W tym celu, na etapie projektowania układu przewidziano bezpośrednie połączenie sterownika bramkowego z tranzystorem poprzez wykonanie obwodu drukowanego na tej samej płaszczyźnie co tranzystor, tak że jest on umieszczony wewnątrz płytki sterownika bramkowego.



Rys.2. Fotografia wykonanego sterownika bramkowego tranzystora typu SiC MOSFET (Z-FET)

Obliczenia strat mocy i analiza doboru częstotliwości przełącze
ń $f_{\rm s}$

Na podstawie parametrów wejściowych do projektu falownika oraz danych katalogowych tranzystora SiC MOSFET typu C2M0080120D określono podstawowe parametry napięciowo – prądowe układu oraz oszacowano poziom spodziewanych strat mocy. Przyjmując napięcie wyjściowe falownika U_o = 3x400V_{RMS}/50Hz (napięcie fazowe U_i =230V_{RMS}) i moc wyjściową równą S_o = 6kVA otrzymuje się prąd fazowy o amplitudzie $I_{\rm M}$ = 12,3 A (co odpowiada wartości skutecznej 8,7A_{RMS}). Stąd przy założeniu najmniej korzystnych warunków pracy tranzystorów połączonych w układ mostka trójfazowego na podstawie poniższej zależności (1) można określić straty przewodzenia.

$$P_{CT} = 3 \cdot I_{RMS}^2 \cdot r_{ON}$$

gdzie: $I_{\rm RMS}$ – wartość skuteczna prądu, $r_{\rm ON}$ – rezystancja kanału przewodzenia tranzystora

Odczytana z noty katalogowej producenta tranzystora wartość rezystancji kanału kształtuje się na poziomie $r_{\rm ON}$ =80m Ω dla temperatury złącza $T_{\rm j}$ =25°C i rośnie wraz ze wzrostem tej temperatury. Wraz z nią rosną straty przewodzenia, co pokazano w Tabeli 1.

Tabela 1. Estymowane straty przewodzenia dla różnych wartości temperatury struktury tranzystora

Tj	<i>r</i> _{ON25}	100* <i>r</i> _{ON} / <i>r</i> _{ON25}	P _{CT}	P _{CT} /tranzystor
[°C]	[mΩ]	[%]	[W]	[W]
25	80	100	18,7	3,2
50	89,6	112	20,4	3,4
75	102,4	128	23,9	4
100	117,8	147	27,5	4,6
125	128,8	161	30,1	5
150	148,8	186	34,8	5,8

W dalszej kolejności przeprowadzono analizę doboru optymalnej częstotliwości elementów przełączeń pozwoliła na półprzewodnikowych, która określenie wartości łączeniowych spodziewanej strat mocv występujących przy częstotliwościach z zakresu od 10kHz do 200kHz. Obliczenia wykonano na podstawie danych zamieszczonych w nocie katalogowej producenta oraz zależności:

(2)
$$P_{SW} = \frac{6}{\pi} \cdot f_S \cdot (E_{ON} + E_{OFF} + E_{REC}) \cdot \frac{I_M}{I_N} \cdot \frac{U_{DC}}{U_N}$$

gdzie: $E_{\rm ON}$, $E_{\rm OFF}$, $E_{\rm REC}$ – wartości energii traconej na przełączanie (określone przy $I_{\rm N}$ i $U_{\rm N}$); $U_{\rm DC}$ – wartość napięcia zasilania falownika; $I_{\rm M}$ - amplituda prądu wyjściowego

Dla przyjętych parametrów układu oraz parametrów, przy których producent określił wartości energii łączeniowych ($I_{\rm N}$ =20A i $U_{\rm N}$ =800V) suma traconej energii ($E_{\rm ON}+E_{\rm OFF}+E_{\rm REC}$) osiąga poziom 550µJ, co dla przyjętego zakresu częstotliwości przełączeń pozwala oszacować łączeniowe straty mocy układu, które mieszczą się w granicy $P_{\rm SW}$ =5,3...105W.

Zależność całkowitych strat mocy w funkcji częstotliwości przełączeń $f_{\rm S}$ dla wybranych wartości temperatury złącza $T_{\rm j}$ pokazano na rysunku 3.



Rys.3. Zależność strat mocy przewodzenia $P_{\rm CT}$ oraz całkowitych, estymowanych strat mocy $P_{\rm TOT}=P_{\rm SW}+P_{\rm CT}$ w elementach falownika wyznaczone dla mocy znamionowej S = 6kVA w funkcji częstotliwości przełączeń

Kierując się przyjętymi kryteriami (minimalizacja parametrów elementów inercyjnych, ze szczególnym uwzględnieniem dławików wyjściowych oraz uzyskanie sprawności przekształtnika na poziomie 98%) przyjęto, że optymalna częstotliwość projektowanego układu powinna zawierać się w zakresie pomiędzy 100kHz a 150kHz. Sumaryczne straty mocy występujące w elementach półprzewodnikowych dla wybranego zakresu częstotliwości przy temperaturze złącza $T_j = 100^{\circ}$ C wynoszą odpowiednio $P_{\text{TOT(100)}} = 80,1W$ oraz $P_{\text{TOT(150)}} = 106,3W$.

Na podstawie otrzymanych wartości strat, przy założeniu, że ΔT =60°C (temp. otoczenia równa 40°C) obliczono wymaganą rezystancję termiczną radiatora, która nie powinna być większa niż 0,41K/W. Wykorzystano przy tym zależność

(3)
$$R_{thK} = \frac{\Delta T}{P_{TOT}} - R_{thGM}$$

gdzie: ΔT - przyrost temperatury złącza tranzystora w odniesieniu do temperatury otoczenia; P_{TOT} - sumaryczna wartość strat mocy; R_{thGM} - suma rezystancji termicznej tranzystora i użytej podkładki podzielona przez liczbę tranzystorów ($R_{\text{thG}}+R_{\text{thM}}$)/6

Dobór elementów układu chłodzenia, złożonego m.in. z radiatora o odpowiednich gabarytach, w tym geometrii i umiejscowieniu żeberek oraz rezystancji termicznej i układu wymuszonego przepływu powietrza o odpowiedniej wydajności (m³/h), był jednym z głównych zadań na wstępnym etapie projektowania układu. Na podstawie wykonanych obliczeń strat mocy w elementach półprzewodnikowych wybrano radiator typu LAM-5-100SA o wymiarach 50mm x 50mm x 100mm. Dane producenta wskazują na to, że radiator ten charakteryzuje się stosunkowo małą wartością rezystancji termicznej $R_{\rm thK}$, która jest na poziomie 0,39K/W, z tym że specyfika umiejscowienia żeberek wewnątrz radiatora wymusza zastosowanie wentylatora. Pomimo tego, dużą zaletą radiatora o takim profilu jest możliwość zamocowania źródeł emitujących ciepło (tranzystorów) na każdej z jego czterech bocznych ścianek.

Projekt modelu laboratoryjnego

Topologia trójfazowego dwupoziomowego falownika napięcia (rys. 4) posiada w swojej strukturze 6 łączników (T₁-T₆), stanowiących górną (T₁, T₃, T₅) oraz dolną (T₄, T₆, T2) grupę elementów. Na szybkozmienne procesy komutacyjne tranzystorów obu grup mogą mieć wpływ parametry pasożytnicze obwodu, takie jak pojemności między elementami umieszczonymi na wspólnym radiatorze, gdzie dren tranzystora doprowadzony do podłoża obudowy elementu stanowi jedną z okładzin umyślonego kondensatora płaskiego. Mając to na uwadze rozmieszczenia wvkonano projekt elementów półprzewodnikowych, przedstawiony w formie wizualizacji na rysunku 5, który uwzględnia zastosowanie radiatora wspomnianego typu, przedzielonego na dwie równe części, zamontowanymi elementami półprzewodnikowymi Z wspomnianych grup. Pomiędzy radiatorami zastosowano dystans o szerokości użytego wentylatora, zapewniającego przepływ powietrza (20m³/h), przy którym producent określił rezystancję termiczną.



Rys.4. Schemat trójfazowego falownika napięcia z tranzystorami SiC MOSFET

Pomimo użycia dwóch radiatorów zaprezentowana konstrukcja, w której tranzystory każdej z grup zostały umieszczone na trzech sąsiadujących ze sobą ściankach bocznych radiatorów (rys. 5), pozwala na użycie jedynie jednego wentylatora. Takie umiejscowienie i podział elementów nie tylko poprawia równomierność procesu odprowadzania ciepła, ale może się również przyczynić do eliminacji zjawisk związanych z przeładowaniem wspomnianych pojemności pasożytniczych elementów umieszczonych na wspólnym radiatorze, a co za tym idzie redukcji poziomu zakłóceń elektromagnetycznych (EMI).

Ma to znaczenie w przypadku, gdy układ pracuje z wysoką częstotliwością przełączeń, przy dużych stromościach napięć (du/dt) w zastosowanych elementach półprzewodnikowych.

Dodatkowym źródłem strat mocy w układzie, oprócz elementów półprzewodnikowych są elementy magnetyczne, w tym przypadku trzy dławiki filtru LC. Można w nich wyróżnić straty mocy związane z rezystancją uzwojeń oraz straty w rdzeniu magnetycznym. Obydwie składowe zależą przede wszystkim od wartości prądu oraz częstotliwości tętnień. Chcąc spełnić postawione cele dot. redukcji wymiarów i wagi urządzenia zdecydowano się na eliminację układów chłodzenia elementów dodatkowych magnetycznych, wykorzystując zalete zastosowanych radiatorów jaką jest możliwość zamontowania elementów (źródła ciepła) do każdej z ich 4 bocznych ścianek. Przewidziano umieszczenie dławików wyjściowych układu (3 x L_F=80µH) pod czwartą ścianką radiatora, w taki aby zapewnić konwekcję ciepła i jego sposób. odprowadzenie przy użyciu radiatorów stosowanych do chłodzenia półprzewodników (rys.6).

Zaproponowane rozwiązanie jest korzystne również pod względem minimalizacji długości połączeń między wyprowadzeniami elementów magnetycznych i poszczególnymi gałeziami układu.

Istotnym zagadnieniem jest również projekt obwodu mocy i rozmieszczenie kondensatorów przyłączonych do zacisków wejściowych falownika (C_D). Dla potrzeb tego projektu zastosowano 4 połączone równolegle kondensatory o pojemności 20µF i napięciu znamionowym 700V serii MKP 1848S o wymiarach 45mm x 15mm x 57,5mm. Dodatkowo przy każdej z gałęzi układu zastosowano po dwa kondensatory odsprzęgające: MKS4 (47nF/1000V) oraz MKP (22nF/1000V). Należy przy tym zaznaczyć, że połączenia obwodu mocy, wykonane przy użyciu dwustronnego laminatu tworzą okładziny dodatkowego, rozproszonego kondensatora, który po stronie wejściowej układu stanowi dodatkowy obwód filtrujący.



Rys.5. Trójwymiarowa wizualizacja sposobu umiejscowienia elementów półprzewodnikowych oraz wentylatora



Rys.6. Fotografia modelu falownika o mocy 6kVA

Przedstawiony na rysunku 6 prototyp falownika o mocy S=6kVA po zmontowaniu ma wymiary 115mm x 130mm x 85mm czyli 1,27 dm³ (bez układu sterowania i opcjonalnych filtrów EMI). Znaczy to, że osiągnięto gęstość mocy na poziomie około 4,7kW/dm³.

Badania eksperymentalne

W trakcie badań laboratoryjnych układ był zasilany z regulowanego źródła napięcia stałego w zakresie 0-630V i sprzęgnięty z trójfazowym obciążeniem rezystancyjnym. Falownik był sterowany w pętli otwartej z wykorzystaniem sinusoidalnej modulacji szerokości impulsów z dodatkiem trzeciej harmonicznej. Algorytm sterowania zrealizowano w procesorze sygnałowym TMS320F28335, przyjmując wartość czasu martwego równą 330ns.

Charakterystyczne przebiegi stałego napięcia i prądu wejściowego oraz sinusoidalnego napiecia i pradu wyjściowego przy mocy znamionowej 6 kVA, które zarejestrowano dla częstotliwości przełączeń równej 150kHz, pokazano na rysunku 7. Mimo niewielkich wartości indukcyjności L i pojemności C filtru wyjściowego jakość (80µH/3µF) uzyskanych przebiegów jest zadowalająca. Układ cechuje się także dosyć dużą sprawnością, co potwierdzają pomiary wykonane za pomocą precyzyjnego analizatora mocy Yokogawa 1800, pokazane na rysunku 8. Założona sprawność >98% osiągnięta jest przy f_s =100kHz (98,26%), natomiast przy częstotliwości 150kHz wzrost dodatkowych strat mocy związanych ze wzrostem częstotliwości przełączeń powoduje, że założone kryterium nie zostaje spełnione.

Na ostatnim rysunku 10 pokazano przebiegi prądów drenu tranzystorów jednej z gałęzi mostka, zmierzone przy użyciu cewek Rogowskiego. Widać, że układ działa poprawnie przy częstotliwości przełączeń równej 150kHz a tranzystor T4 bez problemu przewodzi prąd ujemny.



Rys.7. Przebiegi wartości chwilowej napięcia i prądu na wejściu (u_{DC} , i_{DC}) oraz na wyjściu jednej z faz układu (u_{A} , i_{A}) obciążonego rezystancyjnie i przenoszącego moc *S* = 6 kVA



Rys. 8. Charakterystyka strat mocy oraz sprawności energetycznej falownika w funkcji zmian mocy układu, którego elementy półprzewodnikowe pracują z częstotliwością 100kHz



Rys. 9. Pomiar mocy pobieranej przez układy sterowników bramkowych P_{DRV} oraz układ wymuszonego przepływu powietrza P_{FAN} wyznaczone w funkcji częstotliwości przełączeń f_s





Podsumowanie

W artykule omówiono projekt, budowę i badania trójfazowego falownika napięcia zbudowanego z elementów półprzewodnikowych z węglika krzemu – tranzystorów typu SiC MOSFET (Z-FET). Pokazano szczegółowe wytyczne, pomocne przy konstrukcji wysokoczęstotliwościowych których półprzewodnikowe układów. w elementy charakteryzują się dużą stromością napięć i prądów. Ponadto przeprowadzono analizę oraz omówiono dobór częstotliwości przełączeń elementów półprzewodnikowych w kontekście miniaturyzacji układu. Przeprowadzone testy modelu laboratoryjnego pokazały, że układ działa poprawnie przenosząc moc o wartości 6kVA przy częstotliwości przełączeń do 150kHz. Założona wysoka sprawność > 98% została osiągnięta z kolei dla nieco niższej częstotliwości równej 100kHz.

Projekt "Kompleksowy system energoelektroniczny z elementami z węglika krzemu (SiC) w zastosowaniu do odnawialnych źródeł energii i poprawy jej jakości" realizowany w ramach programu VENTURES Fundacji na rzecz Nauki Polskiej, współfinansowany przez Unię Europejską z Europejskiego Funduszu Rozwoju Regionalnego



LITERATURA

- [1] Liu H., Wu H., Xing Y., Sun K., A High Efficiency Inverter Based on SiC MOSFET Without Externally Anti-paralleled Diodes, *Applied Power Electronics Conference and Exposition* (APEC), 2014 Twenty-ninth Annual IEEE, 16-20 March, (2014), 163-167
- [2] Kim T., Jang M., Agelidis V.G., Current Status of Silicon Carbide Power Devices and Their Application in Photovoltaic Converters, *ECCE Asia*, Melbourne, (2013), 555-559
- [3] Ouaida R., Calvez C., Podlejski A.-S., Brosselard P., Evolution of Electrical Performance in New Generation of SiC MOSFET for High Temperature Applications, 8th International Conference on Integrated Power Electronics Systems (CIPS 2014), February, 25-27, Nuremberg, Germany, 1-5
- [4] CREE, dane katalogowe producenta (dostęp: maj 2014), dostępne w internecie pod adresem http://www.cree.com/
- [5] Wu F., Gao H., Sun L., Zhao K., Suppression of Gate Oscillation of Power MOSFET with Bridge Topology, Proceedings of the 6th World Congress on Intelligent Control and Automation, June 21-23, (2006), Dalian, China, 8196-8200

Autorzy: mgr inż. Mariusz Zdanowski, dr hab. inż. Jacek Rąbkowski, prof. dr hab. inż. Roman Barlik, Politechnika Warszawska, Instytut Sterowania i Elektroniki Przemysłowej, ul. Koszykowa 75, 00-662 Warszawa, e-mail: mariusz.zdanowski@ee.pw.edu.pl.

jacek.rabkowski@isep.pw.edu.pl, roman.barlik@ee.pw.edu.pl.