Politechnika Warszawska, Instytut Sterowania i Elektroniki Przemysłowej

Wykorzystanie modeli symulacyjnych do wyznaczania strat łączeniowych w tranzystorach podwójnego mostka aktywnego

Streszczenie. W referacie przedstawiono wyniki badań symulacyjnych oraz pomiarów laboratoryjnych mające na celu udoskonalenie metodyki wyznaczania strat łączeniowych w tranzystorach MOSFET pracujących w przekształtnikach mostkowych. Obiektem, w odniesieniu do którego prowadzono badania jest podwójny mostek aktywny, dla którego uwzględniono znamienne stany pracy charakteryzujące sie miękkim i twardym załączaniem tranzystorów oraz specyficznymi warunkami przełączania przy niewielkim obciążeniu. Podany jest sposób wykorzystania i ocena przydatności firmowych modeli w SPICE przy wyznaczeniu strat w stanach dynamicznych tranzystorów MOSFET.

Abstract. In the paper some results of simulation and real laboratory measurements in the aim of improvement of methodology of power switching loss estimation in MOSFET's are presented. The objective converter circuit respectively which the investigations are done is dual active bridge. Its specific mode of working as soft or hard switching as well as switching at low loads has been taken into account. The example of application of producer applied MOSFET SPICE models for switching power loss estimation is given. (Simulation and laboratory investigations of switching power losses in dual active bridge MOSFET's).

Słowa kluczowe: Straty łączeniowe MOSFET'ów, podwójny mostek aktywny, termowizyjne pomiary mocy **Keywords**: MOSFET switching power losses, dual active bridge, thermovision power measurement

doi:10.12915/pe.2014.02.48

Wstęp

Tranzystory MOSFET z uwagi na swoją budowę i związane z nią szczególne właściwości są często wykorzystywane w przekształtnikach zapewniających tzw. miękkie przełączanie. Dzięki temu układy zbudowane z ich zastosowaniem bardzo dobre wykazują parametry energetyczne i mogą pracować z wvsokimi częstotliwościami przy stosunkowo małych stratach energii. W warunkach pracy z miękkim przełączaniem, stosunkowo łatwo jest wyznaczyć straty mocy, które w głównym stopniu sa stratami przewodzenia. Inaczej jest w przypadku, gdy poza tranzystory przekształtnika moga pracować obszarami, których zapewnione miękkie w iest przełączanie. Wtedy w całkowitym bilansie strat konieczne jest uwzględnienie strat łaczeniowych i istotnym zadaniem z punktu widzenia projektowania jest wskazanie metod ich szacowania. Przykładem przekształtnika, w którym poza obszarami pracy z miękkim przełączaniem tranzystorów można stwierdzić niepożądane, lecz trudne do pominięcia przy projektowaniu, obszary z przełączaniem twardym jest układ podwójnego mostka aktywnego - DAB (rys.1). Specyficzną przyczyną występowania warunków twardego przełączania jest brak równowagi napięciowej pomiędzy sprzęganymi źródłami napięcia. Niekorzystne warunki przełączania charakteryzujące się zwiększoną mocą strat mogą wystąpić w tranzystorach obydwu mostków także w przypadku niewielkich prądów przepływających poprzez łączniki w interwałach przełączania.



Rys.1. Podwójny mostek aktywny, jako przykład przekształtnika, w którym obok pożądanych obszarów pracy z przełączaniem miękkim występują obszary z przełączaniem twardym

Biorąc pod uwagę szczególnie trudne warunki twardego załączania w przypadku tranzystorów wysokonapięciowych, gdy jako diody zwrotne pracują diody strukturalne o złych parametrach dynamicznych, w modelu przewidziano pracę falownika po stronie wysokiego napięcia w wersji z diodami dodatkowymi tak, jak to przedstawia schemat z rysunku 2.



Rys.2. Schemat wersji falownika mostkowego po stronie wysokiego napięcia z zastosowanymi dodatkowymi diodami zastępującymi diody strukturalne

Celem niniejszego artykułu jest sprawdzenie metody wyznaczania strat łączeniowych tranzystorów MOSFET z zastosowaniem modeli symulacyjnych SPICE. Wyniki zostały zweryfikowane pomiarami przeprowadzonymi na rzeczywistym modelu laboratoryjnym podczas pracy w różnych warunkach. Szczególna uwaga została zwrócona na ocenę przydatności modeli symulacyjnych udostępnianych przez producentów do szacowania mocy strat na etapie projektowania przekształtnika.

Specyficzne obszary pracy przekształtnika DAB charakteryzowane typem procesów łączeniowych tranzystorów MOSFET

W szerokim, uznawanym za podstawowy, obszarze pracy przekształtnika DAB - w tym w szczególności w warunkach równowagi napięć sprzęganych poprzez przekształtnik źródeł - tranzystory MOSFET mają zapewnione warunki przełączania, przy których moc strat łączeniowych jest bliska zeru. Wynika to z faktu, że otwarcie kanału tranzystora następuje w warunkach przewodzenia współtworzącej łącznik diody zwrotnej (zwykle diody strukturalnej), a zatem przy napięciu bliskim zeru. Wyłączanie tranzystora pracującego w przekształtniku DAB przy załączaniu miękkim ma cechy wyłączania twardego jednak wartość mocy strat związana z tym procesem jest niewielka, gdyż pojemności własne tranzystorów w sposób niejako naturalny powodują jego "zmiękczenie" i ograniczoną wartość strat energii.

Odróżnienia od przedstawionego powyżej wymaga obszar przełączeń nazwanych tu "półtwardymi". Aby warunki miękkiego załączania tranzystora były spełnione prąd wyjściowy z gałęzi mostka musi mieć taką wartość, że zapewni rozładowanie specyficznych pojemności wyjściowych tranzystorów w gałęzi i zmniejszenie napięcia źródłodren w czasie nie dłuższym, niż przyjęty czas martwy [1]. Oznacza to, że przy przełączaniu niewielkich prądów, występują zwiększone straty energii łączeniowej w tranzystorze oraz znaczne impulsy prądu pojemnościowego, które powodują dodatkowe straty przewodzenia w kanale tranzystora [1]. Jednocześnie takim procesom towarzyszy generowanie zakłóceń elektromagnetycznych wysokiej częstotliwości, które oprócz znacznego wpływu na inne podzespoły przekształtnika – głównie układy mikroprocesorowe – mogą prowadzić do niekontrolowanych przełączeń tranzystorów oraz ich uszkodzeń [2].



Rys.3. Przykładowe, wyznaczone dla badanego układu DAB charakterystyki sterowania z uwzględnieniem pracy przy ku<1 (a) i ku>1 (b) z zaznaczeniem granicy przełączeń miękkich

Trzeci obszar charakteryzujący się twardym załączaniem tranzystorów w mostkach przekształtnika DAB występuje w warunkach niezrównoważenia napięć na wejściach DC przekształtnika. Stan ten jest definiowany za pomocą współczynnika k_u zgodnie z wzorem:

(1)
$$k_u = \frac{U_{WN}}{n \cdot U_{NN}}$$

gdzie: U_{WN} – napięcie po stronie wysokiego napięcia DC, U_{NN} – napięcie po stronie niskiego napięcia DC, n – przekładnia napięciowa transformatora.

W zależności od wartości tego współczynnika, przy k_u <1 twarde załączanie występuje w tranzystorach mostka po stronie napięcia niskiego, a przy k_u >1 po stronie napięcia wysokiego.



Rys.4. Przykładowa zależność wartość prądu załączania od kąta wysterowania układu DAB po stronie niskiego napięcia dla k_u <1 (a) i po stronie wysokiego napięcia przy k_u >1 (b)

Korzystając z modelu symulacyjnego wyznaczono dla zakresu zmian k_u (0,8, 1, 1,2) charakterystyki sterowania (rys.3 a,b), na których naniesiono granice przełączeń określające rozgraniczenie twardych obszarów Dodatkowo specyficznych typów przełączeń. zależność wartości przy załączaniu zaprezentowano prądów tranzystorów po stronie niskiego i wysokiego napięcia jako funkcje kąta wysterowania (rys.4 a,b). Uwzględniono przy tym wartość czasu martwego, która z uwagi na dosyć wysoką częstotliwość pracy (100 kHz) odpowiadała znacznej wartości kąta (~4 el.).

Analizując warunki i zjawiska przy przełączaniu MOSFET'a, każdemu z trzech wymienionych obszarów można przyporządkować charakterystyczny przebieg procesów łączeniowych. Ilustrują to zarejestrowane w rzeczywistym modelu DAB'a przebiegi napięcia i prądu (rys.5)



Rys.5. Zarejestrowane, charakterystyczne przebiegi napięć i prądów przy przełączaniu MOSFET-a po stronie wysokiego napięcia w DAB'ie: a) miękkie załączanie; b) załączanie przy niewielkim prądzie ("półtwarde"); c) załączanie twarde, (I_D [5A/dz], U_{DS} [100V/dz], t[100ns/dz])

Wartość przełączanego prądu w powiązaniu z stromością zmian tego prądu przy przełączaniu stanowi istotne czynniki wpływające na wartości strat energii przy twardym załączaniu. Jako szczególnie ważne parametry tranzystorów wpływające na te energie należy uznać wartości pojemności wyjściowej zastosowanego tranzystora oraz wartość ładunku przejściowego diody strukturalnej.

Wobec braku uniwersalnego analitycznego opisu procesów łączeniowych, które pozwalałyby na możliwie wierne wyznaczanie strat łączeniowych tranzystorów MOSFET w różnorodnych warunkach pracy, podjęto próbę sprawdzenia metody wyznaczania takich strat z zastosowaniem modeli symulacyjnych w SPICE. Podstawowym zagadnieniem przy weryfikacji tej metody jest przeprowadzenie eksperymentów, w których na podstawie pomiarów termicznych dokona się wyznaczenia mocy strat w układzie rzeczywistym i porówna je ze stratami wyznaczonymi w modelu symulacyjnym. Porównanie takie powinno być przeprowadzone dla kilku charakterystycznych punktów pracy przekształtnika odpowiadających wskazanym specyficznym obszarom wysterowania przekształtnika. Należało przy tym uwzględnić przełączenia i odpowiadające im straty w obydwu mostkach a zatem w tranzystorach MOSFET nisko- oraz wysoko-napięciowych.

W tym celu do dalszych badań wytypowano charakterystyczne punkty pracy podwójnego mostka aktywnego, umożliwiające określenie warunków przełączania tranzystorów w każdym z nich (tabela 1). Punkty te zostały wyznaczone w układzie DAB o parametrach podanych na końcu artykułu (załącznik 1).

Tabela 1. Wybrane punkty pracy układu DAB

Rodzaj pracy	Mostek WN	Mostek NN						
Miękkie załączanie	P1 (k _u =0,8, φ=-28°el.)	P1 (k _u =0,8, φ=-28°el.)						
Twarde załączanie	P2 (k _u =1,2, φ=5°el.)	P4 (k _u =0,8, φ=-3°el.)						
Małe obciążenie	P3 (k _μ =1,2, φ=-3,6°el.)	P5 (k _u =0,8, φ=-18°el.)						

Symulacyjne badania strat łączeniowych na modelach rzeczywistych tranzystorów MOSFET

W celu sprawdzenia poprawności wyników dotyczących parametrów energetycznych uzyskiwanych w pakiecie SPICE przy zastosowaniu modeli symulacyjnych łączników udostępnianych przez producentów, testowano odmienne metody wyznaczania strat energii przełączania. Do badań zostały wybrane oryginalne modele tranzystorów będących odpowiednikami przyrządów wykorzystanych do budowy układu laboratoryjnego: dla mostka wysokonapięciowego WN - przyjęto tranzystor STW55NM60[6], natomiast dla mostka niskonapięciowego NN - IRFP4468[8]. Do wyznaczania strat energii modeli tranzystorów MOSFET posłużono się układem mostka, w którym jedną gałąź zastąpiono źródłami napięcia stałego, natomiast jako odbiornik zastosowano sterowane źródło prądu o nastawianej wartości z możliwością zmiany kierunku (rys.6).



Rys.6. Schemat układu symulacyjnego do wyznaczania strat łączeniowych tranzystora : obwód testowy (a); przebiegi napięcia i prądu przy twardym załączaniu oraz twardym wyłączaniu (b)

Tym samym można wymusić komutację prądu z tranzystora do diody zwrotnej lub odwrotnie, niezależnie od wysterowania tranzystorów, a więc zasymulować omawiane wcześniej warunki przełączania MOSFET-a. Ponieważ w obwodzie nie występują dodatkowe elementy można wyznaczyć całkowite straty mocy w dwóch łącznikach na podstawie bilansu mocy dostarczanej/odbieranej przez źródła napięcia i prądu. Jako metodę alternatywną, można w przypadku symulatora Pspice A/D zastosować blok funkcyjny Power Dissipation, który pozwala wyznaczyć moc strat na pojedynczym elemencie (wyznaczając numerycznie całkę za okres z mocy chwilowej danego elementu). Generując prostokątny przebieg prądu I_{S} możemy bardzo łatwo obliczyć straty mocy przewodzenia w łączniku, a tym samym wydzielić tylko straty łączeniowe. Zakładamy przy tym, że dynamika zmian prądu w procesie komutacji, oraz czas martwy nie wpływa znacząco na straty przewodzenia i do obliczeń można przyjąć przebieg prądu o stałym natężeniu.

Aby wyznaczyć zależność strat łączeniowych od prądu przełączanego wykonano serię symulacji przy różnych wartościach prądów w odniesieniu do firmowych modeli

łączników zastosowanych w mostkach WN i NN. Zgodnie z założeniami, wyznaczając straty dla mostka WN przyjęto obwód półmostka z dodatkowymi diodami i napięcie zasilania równe 281V (dla porównania wyznaczono także straty mocy dla mostka bez dodatkowych diod). W przypadku mostka NN wykonano badania dla trzech wartości napięć zasilania 41V, 51V i 61V co odpowiada współczynnikowi k_{μ} =0,8, 1 i 1,2. Symulacje, ze względu na wykorzystywanych modeli, ograniczenia które nie uwzględniały zależności parametrów od zmian temperatury wykonywane przy stałej temperaturze 27°C. bvłv Otrzymane wyniki w postaci charakterystyk podano na rysunku 7, natomiast moc strat łączeniowych zdefiniowanych punktach pracy w odniesieniu do całego mostka (4 łączniki) zostały zestawione w tabeli 2.



Rys.7. Charakterystyki symulacyjne zależności mocy strat załączania/wyłączania od prądu przełączanego: w mostku NN (a) i w mostku WN (b)

Tabela	2.	Wyniki	wyznaczonych	symulacyjnie	strat	mocy	W
wybrany	/ch	punktach	pracy mostków	WN i NN.			

Trub Droov	Mostek WN			Mostek nn			
TIYD FIACY	Pon	Poff	Łącz.	Pon	Poff	Łącz.	
Miękkie	P	P1 (I _w =14A)			P1 (l _w =18A,k _u =0,8)		
załączanie	0	3,27	3,27	0	3,42	3,42	
Twarde		P2 (I _z =6A)		P4 (I _z =32A,k _u =0,8)			
załączanie	36,69	0	36,69	38,88	0	38,88	
Małe	P3 (I _z =2A, I _w =0A)		P5 (I _z =0,5	5A,I _w =14A,	k _u =0,8)		
obciążenie	20,55	0	20,55	4,94	2,83	7,77	

Wyznaczanie strat energii tranzystorów MOSFET w układzie laboratoryjnym

W celu weryfikacji wyników symulacyjnych, a tym samym oceny przydatności firmowych modeli zastosowanych przyrządów do szacowania mocy strat łączeniowych, wykonano pomiary laboratoryjne strat energii tranzystorów w mostkach WN i NN. Ze względu na duży wpływ specyficznych rozwiązań konstrukcyjnych przekształtnika, a w szczególności przestrzennego usytuowania elementów, na parametry rozproszone LC a tym samym, na przebiegi procesów łączeniowych tranzystorów MOSFET, zrezygnowano z pomiarów strat energii w specjalnych, stanowiskach testowych. Wykorzystano do tego docelowy układ podwójnego mostka aktywnego według rysunku 8, o parametrach podanych w załączniku. Pomiary mocy strat w takim układzie, oznaczają możliwie dokładne pomiary mocy w obwodach źródeł napięcia stałego. Nawet przy zachowaniu odpowiedniej dokładności uzyskiwanych wyników w postaci różnicy wskazań precyzyjnych cyfrowych watomierzy, (Voltech PM1000+ o częstotliwości próbkowania 1MHz, z zastosowanymi dodatkowymi filtrami dolnoprzepustowymi w torze pomiaru napięcia) trzeba stwierdzić, że dotyczą one łącznych strat mocy we wszystkich podzespołach układu (mostki WN i NN, elementy magnetyczne i kondensatory). Dostatecznie wiarygodne rozdzielenie tych strat tak, by można było z dostateczną pewnością określić ich części wydzielane w łącznikach jednego i drugiego mostka jest zadaniem praktycznie niewykonalnym. Użyteczność tego rodzaju pomiaru jako sposobu dodatkowej kontroli pozostaje uzasadniona, jednak należy zachować ostrożność przy stosowaniu przyrządów typu elektronicznego pracujących w warunkach silnych pól zakłócających na stanowisku. W przypadku prowadzonych w tym projekcie eksperymentów stwierdzono wrażliwość pomiarów na usytuowanie przyrządów pomiarowych, co dodatkowo zmniejszyło zaufanie do wyników.



Rys.8. Schemat stanowiska badawczego do wyznaczania strat energii w układzie typu DAB



Rys.9. Schemat układu zastosowanego na stanowisku do kalibracji termicznej mostków



Rys.10. Charakterystyki kalibracyjne wiążące moc strat z temperaturą

Z uwagi na powyższe ograniczenia, zdecydowano się zastosować metodę pomiarową polegającą na wykorzystaniu kamery termowizyjnej rejestrującej obraz termiczny każdego z mostków wykonanych w postaci integralnego bloku z własnym oddzielnym radiatorem. Dotychczasowe doświadczenia autorów [4] pozwalają oczekiwać wyników o dostatecznej dokładności, przy zachowaniu specjalnych warunków obserwacji. Metoda obserwacji termicznej dodatkowych wymaga jednak pomiarów, czyli przeprowadzenia dokładnej kalibracji termicznej zarówno mostka WN jak i NN, której dokonano wykorzystując dobrze zdefiniowane straty mocy przewodzenia tranzystorów przy zasilaniu mostków prądem stałym (rys.9).

Na kolejnym rysunku przedstawiono uzyskane charakterystyki kalibracyjne podające zależność temperatury (wyznaczanej jako wartość uśredniona z dwóch pól testowych obrazu termowizyjnego) od wartości mocy strat wydzielanej w łącznikach przewodzących prąd stały. Uzyskane wyniki są odniesione do ustalonego stanu termicznego układu. Należy zaznaczyć, że ze względu na duże prądy płynące w czasie kalibracji (wielokrotnie większe od prądów płynących w układzie DAB), w celu zwiększenia dokładności metody uwzględniono oszacowane straty mocy w połączeniach (szyny DC), które nie wpływają na temperaturę radiatora, a w przypadku mostka NN stanowiły ponad 10 procent strat mierzonych na zaciskach DC.

Korzystając z tych charakterystyk, na podstawie pomiarów termicznych w warunkach normalnej pracy DAB'a łączne wyznaczone zostały straty łaczeniowe przewodzenia tranzystorów obydwu mostków. Znając całkowite straty mocy dla każdego mostka, oraz wyznaczając straty przewodzenia łączników (na podstawie zarejestrowanych przebiegów prądu w obu uzwojeniach transformatora, oraz wyznaczonych z charakterystyk katalogowych rezystancji tranzystorów MOSFET oraz rezystancji dynamicznych i spadków napięć na diodach) możemy określić energie łączeniowe tranzystorów w wybranych punktach pracy, a tym samym ocenić straty załączania i wyłączania tranzystorów oraz straty przy małych obciążeniach. Wyniki otrzymane z tych pomiarów zestawiono w tabeli 3.

Tabela	3.	Wyniki	wyznaczonych	termicznie	strat	mocy	w
wybrany	/ch	punktach	pracy dla mostkó	w WN i NN.			

	Mostek WN			Mostek NN			
TIYD FIACY	Term.	Przew.	Łącz.	Term.	Przew.	Łącz.	
Miękkie	P	P1 (I _w =14A)			P1 (I _w =18A)		
załączanie	30,41	21,8	8,61	28,19	13	15,19	
Twarde		P2 (I _z =6A)			P4 (I _z =32A)		
załączanie	80,67*	4,66	76,01*	22,51	2,1	20,41	
Małe		P3 (I _z =2A)	P	5 (I _z =0,5A	۹)	
obciążenie	75,38	8,2	67,18	21,09	3,9	17,19	
* maa akraálana przed ustalaniam się równowagi termieznej							

moc określona przed ustaleniem się równowagi termicznej

Pomiar strat w każdym punkcie tabeli 3 był wykonywany dla stanu termicznie zrównoważonego, a więc po osiągnięciu przez układ temperatury ustalonej. W punkcie P2 ze względu na bardzo duże straty mocy tranzystorów WN (temperatura na obudowie tranzystora przekraczała 120°C) i konieczność zachowania niezmiennych warunków chłodzenia dla wszystkich punktów pomiarowych, badanie przerwano i dlatego wartość mocy w tym punkcie trzeba uznać za niedoszacowaną.

Korekta modelu symulacyjnego na podstawie wyników badań laboratoryjnych

Analizując wyniki łączeniowych strat mocy uzyskanych z modeli symulacyjnych tranzystorów oraz wyniki badań laboratoryjnych widać dosyć duże rozbieżności, które są nieakceptowane z punktu widzenia potrzeb projektowania termicznego przekształtników. Podjęto próbę wyjaśnienia przyczyn tych rozbieżności, porównując przebiegi napięć i prądów tranzystora podczas komutacji. Dla mostka wysokonapięciowego i użytych w nim modeli tranzystorów ST widoczny jest nieadekwatny model pojemności wewnętrznych MOSFET-a (nie uwzględniający dużych nieliniowości i zależności od napięcia U_{DS}), które mają decydujący wpływ na kształt i zachowanie się tranzystora szczególnie przy twardym załączaniu i pracy z małym obciążeniem. W mostku niskonapięciowym zastosowane modele tranzystorów IR wykazywały znaczne różnice w czasach przełączeń, a także kształtach napięć i prądów w porównaniu z rejestracjami oscyloskopowymi. Jest to spowodowane m.in. brakiem pasożytniczych indukcyjności doprowadzeń, które z uwagi na bardzo duże prądy przełączane mają decydujące znaczenie w powiększaniu strat mocy. Drugim powodem wskazywanym w literaturze [5] jest nieadekwatny model diody wewnętrznej tranzystora odzwierciedlający pracę zwykłych szybkich diod PiN, których budowa i działanie jest inne niż w wysokoprądowych niskonapięciowych tranzystorach MOSFET. Ze względu na dosyć mały ładunek przejściowy rzeczywistych diod zintegrowanych, a tym samym ich niewielki w stosunku do tranzystorów WN wpływ na straty energii podczas komutacji, zdecydowanie ważniejsze staje się właściwe modelowanie połączeń i doprowadzeń łączników [5]. Z tego powodu podjęto próbę korekty ("dostrojenia") parametrów zewnętrznych tranzystorów NN, oraz wykorzystania innego modelu tranzystora MOSFET WN firmy Infineon [7] (o zbliżonych parametrach odpowiedników rzeczywistych) i ponowne wykonanie prób energetycznych według modelu "precyzyjnego" DAB, zwracając uwagę na lepsze odwzorowywanie procesów łączeniowych. Widok fragmentu przebiegów dla wzbogaconej topologii gałęzi umieszczono na rysunku 11, a uaktualnione wyniki strat łączeniowych z badań symulacyjnych zestawiono w tabeli 4.



Rys.11. Przebiegi napięcia i prądu w procesie twardego załączania tranzystora w mostku NN - rejestracje w modelu rzeczywistym i w symulacjach

Tabela 4. Podsumowanie strat łączeniowych w wyniku pomiarów, symulacji z modelami oryginalnymi i modelami po dostrojeniu w wybranych punktach pracy

Tryb Pracy	Mostek WN			Mostek NN		
	Lab	S_org	S_prec	Lab	S_org	S_prec
Miękkie		P1			P1	
załączanie	8,61	3,27	0,92	15,19	3,42	12,8
Twarde		P2			P4	
załączanie	76,01	36,69	72,08	20,41	38,88	18,4
Małe		P3			P5	
obciążenie	67,18	20,55	54,6	17,19	7,77	16,64

Otrzymane wyniki wskazują na dość dobre odwzorowanie procesów łączeniowych przez skorygowane modele tranzystorów MOSFET w mostku NN, a tym samym zbliżone wartości strat energii przełączania. Inaczej jest niestety w przypadku łączników mostka WN, gdzie wykorzystano bardziej precyzyjny model o podobnych parametrach, który według producenta zawiera zarówno modele nieliniowych pojemności (co jest widoczne szczególnie w lepszym odwzorowywaniu procesów twardego załączania jak i pracy z małymi obciążeniami tranzystora), jak też uwzględnienie wpływu temperatury na ważniejsze parametry (takie jak rezystancja kanału). Mimo tych usprawnień straty łączeniowe mostka WN są przynajmniej 30% niższe od uzyskanych metodą termiczną na stanowisku laboratoryjnym.

Wnioski

Wyznaczanie mocy strat łączników półprzewodnikowych w przekształtnikach o podwyższonej częstotliwości łączeń, mimo dostępnych bardzo szybkich cyfrowych przyrządów pomiarowych, nastręcza wiele trudności nawet przy pomiarach w obwodach DC, a otrzymywane wyniki często są niepewne m.in. ze względu na generowane zakłócenia. Podobnie jest w przypadku opisu analitycznego, który ze względu na nieliniowość parametrów i różne mechanizmy generowania strat nie daje uniwersalnej recepty na wyznaczanie strat łączeniowych. Również metody kalorymetryczne, w odniesieniu do układów typu DAB, nie pozwalają na rozdział strat między poszczególne podzespoły przekształtnika. Dlatego też w pracy wykorzystano metodę termowizyjną, pozwalającą na oszacowanie strat energii w mostku WN i NN. Dzięki temu sprawdzenie poprawności wyników możliwe było uzyskanych w modelach symulacyjnych tranzystorów MOSFET w różnych punktach pracy układu DAB. Okazuje się, że modele oferowane przez producentów, wykorzystywane w programach symulacyjnych (typu SPICE), nie odzwierciedlają zachowania się elementów rzeczywistych w różnych warunkach przełączania. Szczególnym problemem jest modelowanie nieliniowych właściwości struktury MOSFET-a (takich jak pojemności Millera, pojemności złącza źródło-dren), modelowanie zachowania się zintegrowanej diody zwrotnej oraz wrażliwości parametrów na zmianę temperatury. Osobnym problemem, który dotyczy głównie MOSFET-ów niskonapięciowych jest właściwe zamodelowanie pasożytniczych parametrów połączeń, zarówno w obwodzie głównym jak i w obwodzie bramki (indukcyjności, pojemności i rezystancje doprowadzeń). Tak więc, aby móc wykorzystywać modele symulacyjne do szacowania strat mocy z lepszą dokładnością, konieczna jest znajomość fizycznych parametrów obwodów. Jednym ze sposobów na poprawe sytuacji jest wykorzystanie analizatorów impedancji do oceny pasożytniczych parametrów obwodów przekształtnika, która pozwala uzyskać wyniki symulacji z dużą zbieżnością z układem laboratoryjnym. Problemem pozostaje nadal duża rozbieżność wyników uzyskanych dla tranzystorów WN. Krokiem do poprawy sytuacji może być konfrontacja modelu tranzystora WN firmy Infineon z jego rzeczywistym odpowiednikiem.

Załącznik 1.

Parametry modelu laboratoryjnego i symulacyjnego $U_{WN}=281V$, n=5,5, f=100kHz, $L_u=21\mu H$, $k_u=\{0,8, 1, 1,2\}$

Badania finansowane w ramach projektu badawczego Ministerstwa Nauki i Szkolnictwa Wyższego realizowanego w latach 2010-2013.

LITERATURA

- [1] Krismer F., Kolar J.W., Accurate Power Loss Model Derivation of a High-Current Dual Active Bridge Converter for an Automotive Application, *Industrial Electronics, IEEE Transactions on*, vol.57, no.3, March 2010, 881-891
- [2] Grzejszczak P., Nowak M., Barlik R., Procesy łączeniowe tranzystorów MOSFET w mostkach wysokonapięciowych, *Elektronika*, 53 (2012), nr 12, 27-30
- [3] Hancock J., Stueckler F., Vecino E., CoolMOS C7: Mastering the Art of Quickness, A technology description and design guide, *Application Note AN2013-04*, rev.1, (2013)
- [4] Nowak M., Grzejszczak P., Zdanowski J., Barlik R., Pomiary termiczne dla weryfikacji wartości strat łączeniowych w półprzewodnikowych przyrządach mocy, *Przegląd Elektrotechniczny*, 88 (2012), nr 4b, 163-168
- [5] Buttay C., Morel H., Allard B., Lefrance P., Brevet O., Model requirements for simulation of Low-voltage MOSFET In Automotive Aplications, *IEEE Transactions on Power Electronics*, Vol.21, No 3, May 2006, 613-623
- [6] STMicroelectronics, Nota katalogowa tranzystora MOSFET STW55NM60N, rev. 4,(2008)
- [7] Infineon, Nota katalogowa tranzystora MOSFET CoolMOS IPW60R070C6, rev. 2.1, (2010)
- [8] International Rectifier, Nota katalogowa tranzystora MOSFET IRFP4468Pbf, (2008)

Autorzy:, mgr inż. Piotr Grzejszczak, dr inż. Mieczysław Nowak, prof. dr hab. Roman Barlik, Politechnika Warszawska, Instytut Sterowania i Elektroniki Przemysłowej, ul. Koszykowa 75, 00-662 Warszawa e-mail: <u>piotr.grzejszczak@ee.pw.edu.pl</u>.