

## Trójfazowy mostkowy falownik napięcia o regulowanym napięciu obwodu pośredniczącego

**Streszczenie.** W artykule przedstawiono koncepcję budowy trójfazowego mostkowego falownika napięcia o regulowanym poziomie napięcia obwodu pośredniczącego. Zmiana wartości napięcia obwodu pośredniczącego realizowana jest przy pomocy przetwornicy DC/DC o regulowanej wartości napięcia wyjściowego. Jako obciążenie zastosowano zasilany z trójfazowego falownika napięcia symetryczny trójfazowy obwód RL z regulowanym prądem obciążenia. Przedstawiono wyniki badań symulacyjnych zaproponowanego układu dla skokowych zmian wartości napięcia oraz prądu obciążenia.

**Abstract.** In this paper concept of three-phase bridge voltage inverter with controlled DC bus voltage level is presented. The modification of the DC bus voltage value is realized with the help of the DC/DC buck converter with controlled DC voltage level. A three-phase symmetric RL circuit fed by three-phase voltage source inverter with adjustable load current was used as the load of the DC/DC buck converter. Simulation test results of the proposed system during step changes of voltage and load current values were presented. (**3-phase bridge voltage source inverter with DC voltage control**).

**Słowa kluczowe:** mostkowy falownik napięcia, przetwornica obniżająca napięcie, regulacja kaskadowa.

**Keywords:** bridge voltage inverter, step-down DC voltage converter, cascade control.

doi:10.12915/pe.2014.06.21

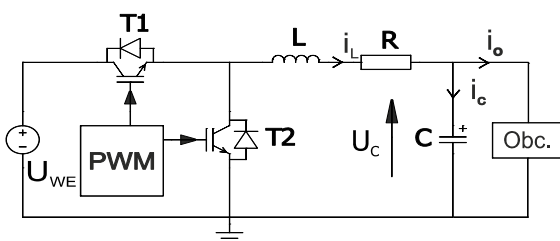
### Wstęp

W dzisiejszych czasach coraz większą rolę w procesie przetwarzania energii odgrywają energoelektroniczne układy przekształtnikowe, przetwarzające energię wykorzystując łączniki półprzewodnikowe [1,2]. Stosowanie takich rozwiązań wpływa na straty mocy w wyniku ich zastosowania [3], jednak daje możliwość wykorzystania stosunkowo prostych algorytmów sterowania tymi układami [1, 2, 4, 5, 6].

W niniejszej publikacji rozważa się działanie modelu układu falownika mostkowego z regulowanym poziomem napięcia obwodu pośredniczącego, który zrealizowano wykorzystując w miejsce tradycyjnego rozwiązania układ przekształtnika obniżającego napięcie [2,6,7]. W celu poprawy jakości sterowania i minimalizacji strat stosowane są bardziej rozbudowane topologie układów step-down [8,9,10]. Regulację poziomu napięcia DC zrealizowano poprzez wykorzystanie kaskadowej struktury regulacji z wykorzystaniem regulatorów typu PI [7]. Przedstawiono proces syntezy regulatorów. W literaturze rozważane są również inne metody regulacji: GPI, BumbleBee [7,11], jednak zdecydowano się wykorzystać tradycyjny algorytm PID ze względu na łatwość implementacji oraz sprawdzone zastosowanie.

Większość układów obniżających napięcie projektowana jest dla małych napięć i znacznych częstotliwości pracy układu [12,13]. Rozważany układ natomiast zaprojektowano do pracy z układami o większej mocy niż konwencjonalne zastosowania układów obniżających napięcie [14,15].

Planowane jest zastosowanie omawianego układu do sterowania prędkością kątową silnika PMSM. Regulacja wartości napięcia w zależności od zadanej prędkości obrotowej umożliwia poprawę jakości sterowania [16].



Rys.1. Schemat obwodu elektrycznego przetwornicy

### Topologia układu regulacji napięcia

Regulacja poziomu napięcia obwodu pośredniczącego falownika została zrealizowana przy użyciu przekształtnika obniżającego napięcie [6]. Struktura układu przedstawionego na rysunku 1 została zmodyfikowana poprzez dodanie dodatkowego tranzystora T2 [3]. Takie rozwiązanie zapewnia dwukierunkowy przepływ energii do kondensatora, przez co uzyskano pełną kontrolę nad wartością napięcia magazynu energii. Zaprojektowana przetwornica umożliwi regulację napięcia w zakresie 50-550 V.

Przyjęty model obwodu elektrycznego przetwornicy (rys.1) opisują następujące równania:

$$(1) \quad U_{WE}(t) = R i_L(t) + L \frac{d i_L(t)}{dt} + u_c(t)$$

$$(2) \quad C \frac{d u_c(t)}{dt} = i_c(t)$$

$$(3) \quad i_L(t) = i_c(t) + i_o(t)$$

gdzie:  $U_{WE}(t)$  – napięcie zasilania przetwornicy,  $i_L(t)$  – prąd płynący przez cewkę  $L$  i rezystancję  $R$ ,  $u_c(t)$  – napięcie na kondensatorze  $C$ ,  $i_c(t)$  – prąd ładujący kondensator  $C$ ,  $i_o(t)$  – prąd obwodu obciążenia.

Regulacja napięcia wyjściowego realizowana jest poprzez odpowiednie kluczowanie tranzystorów T1 oraz T2, wykorzystujące modulację szerokości impulsu (PWM). Dobór parametrów obwodu elektrycznego przekształtnika zrealizowano korzystając z następujących zależności [17]:

$$(4) \quad L = \frac{U_{WE}}{4 f_p \Delta i}$$

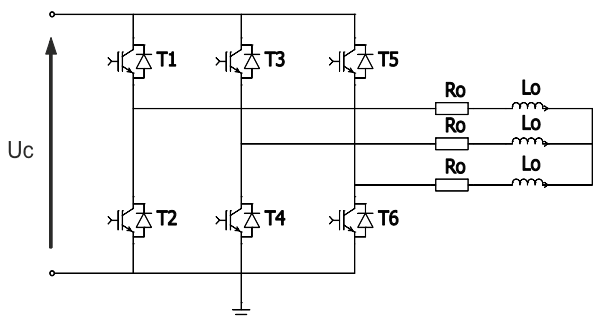
$$(5) \quad C = \frac{i_o}{4 f_p \Delta u_c}$$

gdzie:  $L$  – wartość indukcyjności cewki,  $f_p$  – częstotliwość kluczowania tranzystorów,  $\Delta i$  – maksymalna wartość tętnień prądu cewki,  $C$  – wartość pojemności kondensatora,  $\Delta u_c$  –

maksymalna wartość tętnień napięcia kondensatora,  $i_o$  – wartość średnia maksymalnego prądu obciążenia.

### Topologia obwodu obciążenia

Jako obwód obciążenia wykorzystano trójfazowy obwód RL o topologii gwiazdowej zasilany z mostkowego trójfazowego falownika napięcia (rys.2).



Rys.2. Schemat elektryczny obwodu obciążenia

Opis matematyczny obwodu obciążenia można opisać równaniami napięciowymi w prostokątnym układzie współrzędnych  $d-q$  o następującej postaci:

$$(6) \quad u_d(t) = R_o i_d(t) + \frac{3}{2} L_o \frac{di_d(t)}{dt}$$

$$(7) \quad u_q(t) = R_o i_q(t) + \frac{3}{2} L_o \frac{di_q(t)}{dt}$$

gdzie:  $u_d(t)$  – napięcie w osi  $d$ ,  $i_d(t)$  – prąd w osi  $d$ ,  $u_q(t)$  – napięcie w osi  $q$ ,  $i_q(t)$  – prąd w osi  $q$ ,  $R_o$  – rezystancja obwodu obciążenia,  $L_o$  – indukcyjność obwodu obciążenia.

### Regulacja napięcia

Przekształcając równania (1), (2) oraz (3) do postaci operatorowej uzyskano transmitancję obiektu w postaci:

$$(8) \quad \frac{I_L(s)}{U_s(s) - U_c(s)} = \frac{R^{-1}}{sT_e + 1}$$

$$(9) \quad \frac{U_c(s)}{I_c(s)} = \frac{1}{sC}$$

$$(10) \quad I_c(s) = I_L(s) - I_o(s)$$

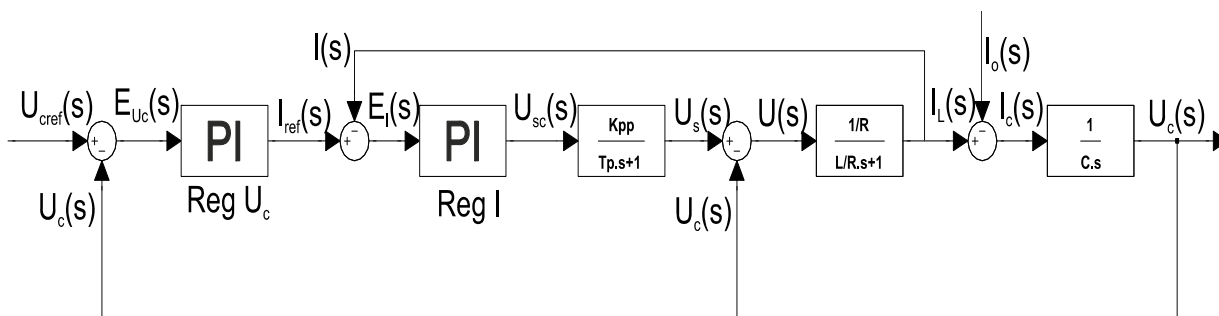
$$(11) \quad U_s(s) = K_{pp} U_{sc}(s)$$

$$(12) \quad K_{pp} = \frac{U_{WE}}{U_{sc}}$$

gdzie:  $U_s(s)$  – napięcie sterujące,  $T_e$  – stała elektryczna obwodu RL ( $T_e=L/R$ ),  $K_{pp}$  – wzmacnienie przekształtnika,  $U_{sc}(s)$  – sygnał sterujący regulatora prądu,  $U_{WE}$  – amplituda sygnału wejściowego,  $U_{sc}$  – amplituda sygnału sterującego.

Analizując otrzymane zależności łatwo zauważyć analogię opisu rozważanego modelu układu do opisu matematycznego modelu silnika prądu stałego. Z tego też powodu zastosowano kaskadowy układ regulacji prądu oraz napięcia wyjściowego, wykorzystujący tradycyjne regulatory typu PI (rys.3). W trakcie projektowania układu regulacji wykorzystano takie samo podejście jak podczas projektowania regulatorów prędkości kątowej i prądu twornika silnika DC. Takie rozwiązanie wymusza fakt, że obciążenie układu zrealizowano w postaci regulowanego wymuszenia prądowego. Z tego względu zastosowanie dodatkowego regulatora prądu w pętli regulacji pozwoli na szybszą kompensację wpływu zakłócenia na układ.

Przekształtnik zamodelowano w postaci elementu inercyjnego rzędu pierwszego (rys.3), gdzie stała czasowa  $T_p$  odpowiada czasowi kluczkowania tranzystorów T1 i T2 ( $T_p=1/f_p$ ). Przyjęto, że wartość sygnału sterującego wychodzącego z regulatora prądu, będzie zawierać się w przedziale  $U_{sc}=\{-1,1\}$ .



Rys.3. Schemat blokowy układu regulacji napięcia obwodu pośredniczącego

W omawianej strukturze wykorzystano regulatory opisane następującą transmitancją:

$$(13) \quad G_R(s) = K_p \left( \frac{1}{sT_i} + 1 \right)$$

gdzie:  $G_R(s)$  – transmitancja operatorowa regulatora,  $K_p$  – wzmacnienie członu proporcjonalnego regulatora,  $T_i$  – stała czasowa zdwojenia regulatora.

W celu wyznaczenia parametrów regulatora pętli prądowej zastosowano kryterium modułowego optimum [18]. Uzyskano następujące nastawy:

$$(14) \quad T_{ii} = T_e$$

$$(15) \quad K_{pi} = \frac{T_e R}{4 \rho^2 T_p K_{pp}}$$

gdzie:  $T_{ii}$  – stała czasowa zdwojenia regulatora prądu,  $K_{pi}$  – wzmacnienie członu proporcjonalnego regulatora prądu,  $\rho$  – współczynnik tłumienia.

Występowanie czystego całkowania w przyjętym modelu obiektu wymagało zastosowania kryterium symetrycznego optimum [18] do wyznaczenia nastaw pętli regulacji napięciowej. Przyjęto, że zastępcza stała czasowa pętli regulacji prądowej równa się  $T_x=2T_p$ . W wyniku przyjętych założeń otrzymano następujące parametry regulatora pętli napięciowej:

$$(16) \quad T_{iu} = 4T_x$$

$$(17) \quad K_{pu} = \frac{C}{2T_x}$$

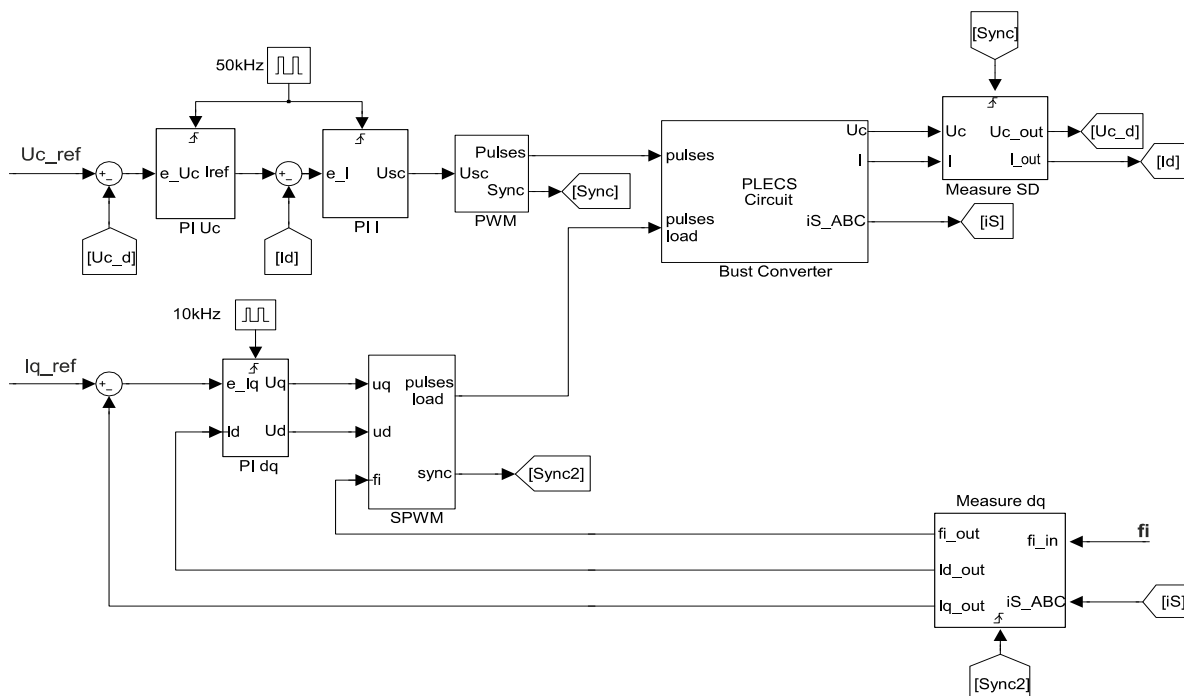
gdzie:  $T_{iu}$  – stała czasowa zdwojenia regulatora napięcia,  $K_{pu}$  – wzmacnienie członu proporcjonalnego regulatora napięcia. Ze względu na występowanie ograniczeń

sygnałów sterujących w układach rzeczywistych wprowadzono ograniczenie sygnałów wyjściowych regulatora.

### Model układu w Simulinku

Badania symulacyjne opracowanego układu przeprowadzono w środowisku Matlab/Simulink wyposażonym w oprogramowanie przeznaczone do analizy obwodów energoelektronicznych PLECS (rys.4). Modele obwodów elektrycznych (rys.1, rys.2) wykonano przy pomocy obiektu PLECS Circuit, zaś regulatory zamodelowano w Simulinku.

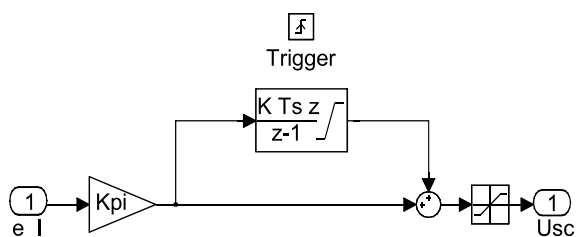
Wykorzystane środowisko modelowania układów energoelektronicznych wybrano ze względu na jego szerokie możliwości oraz rozbudowaną funkcjonalność w zakresie projektowania, analizy działania zaprojektowanego obwodu oraz przebiegu sygnałów wewnątrz niego.



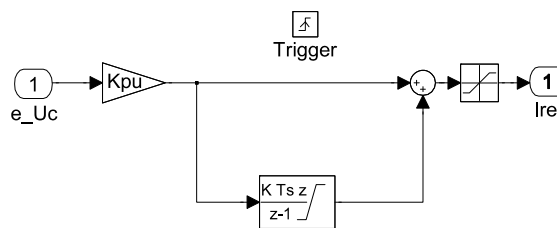
Rys.4. Model układu zrealizowany w Simulinku

Regulatory zrealizowano w postaci dyskretny (rys.5, 6, 7), w związku z tym konieczne było zsynchronizowanie toru pomiarowego mierzonych wielkości z okresem pracy modulatora. Dzięki temu próbkowane wartości chwilowe sygnałów są równe wartości średniej

w próbkowanym przebiegu. Pomiar wyzwalany jest poprzez sygnał *sync* pochodzący z modulatora, co pozwala na uniknięcie wykonywania pomiarów wielkości elektrycznych w chwilach przełączania tranzystorów [19].



Rys.5. Dyskretny regulator prądu z ograniczeniem

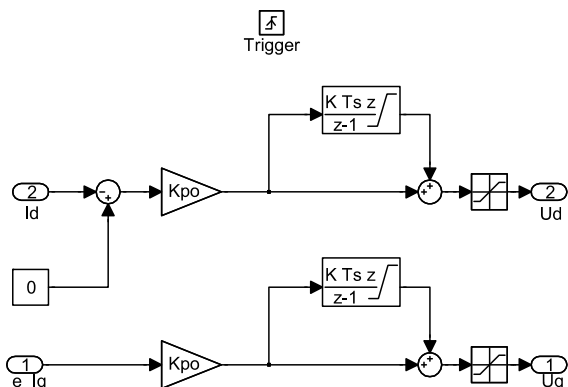


Rys.6. Dyskretny regulator napięcia z ograniczeniem

Transmitancję zaprojektowanego regulatora dyskretnego opisuje równanie:

$$(18) \quad G_R(z) = K_p \left( 1 + \frac{zT_s}{T_I(z-1)} \right)$$

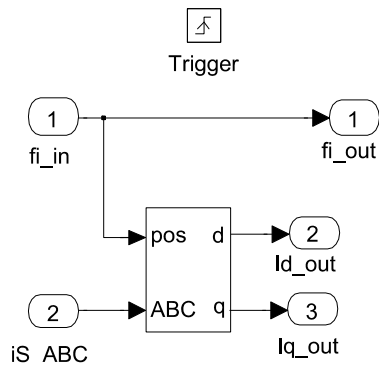
gdzie:  $K_p$  – wzmacnienie członu proporcjonalnego,  $T_s$  – okres próbkowania,  $T_I$  – czas zdwojenia regulatora.



Rys.7. Dyskretny regulator prądu w osiach d i q

Zastosowanie ograniczeń regulatorów wymuszone zostało fizycznymi właściwościami układu, jednak punkt pracy układu znajduje się w liniowym zakresie pracy regulatora, zaś nasycenie sygnału występuje rzadko.

Pomiar prądu obciążenia jest realizowany poprzez próbkowanie wartości prądów w poszczególnych gałęziach obwodu obciążenia (rys.8). W trakcie cyklu pomiarowego wartości w fazach ABC są przekształcane przy pomocy transformaty Clarka i Parka do wartości w osiach d i q wirującego układu współrzędnych.



Rys.8. Tor pomiarowy prądów fazowych

Pomiar w tym układzie jest również zsynchronizowany z okresem pracy modulatora.

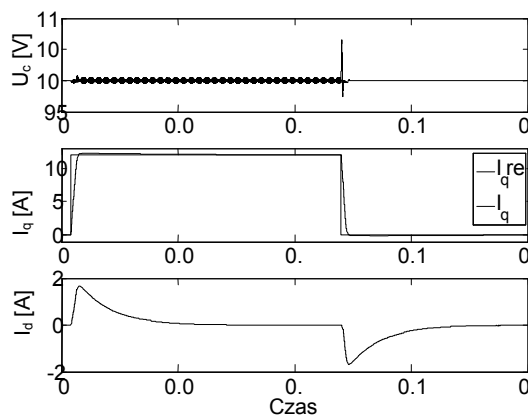
### Wyniki badań symulacyjnych

Przeprowadzono badania symulacyjne zrealizowanego modelu pod kątem zachowania się układu przy zmianie obciążenia dla stałego poziomu napięcia oraz dla zmian poziomu napięcia kondensatora przy stałej wartości prądu obciążenia.

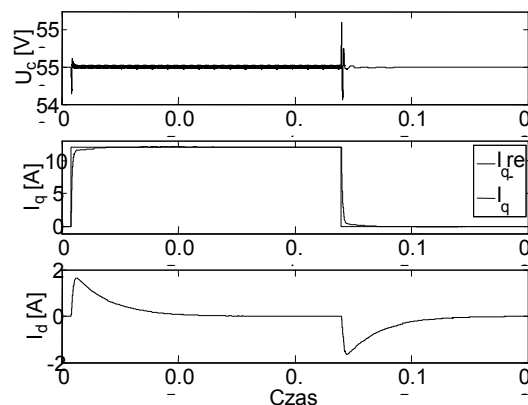
Wyniki symulacji wskazują, że przy stałym poziomie napięcia zadanego układ regulacji utrzymuje zadaną przypadkowo naładowania kondensatora do 100V maksymalna wartość przeregulowania nie przekracza 6V (rys.9), zaś przy naładowaniu do 550V nie przekracza ono

3V (rys.10). Wartość zadaną prądu w osi q zmieniano skokowo z poziomu 0 do 12 A i odwrotnie. Na przebiegach można zauważyć tętnienia napięcia, nie przekraczają one jednak poziomu odpowiednio 500mV oraz 100mV.

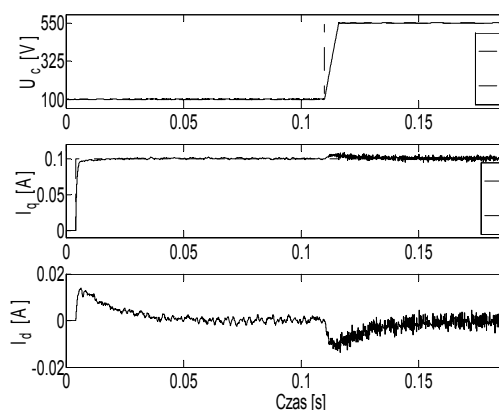
W chwili zmiany wartości prądu obciążenia w osi q, następuje zmiana poziomu napięcia, spowodowana zmianą poboru energii z kondensatora.



Rys.9. Napięcie kondensatora (100V), prąd w osiach d i q



Rys.10. Napięcie kondensatora (550V), prąd w osiach d i q



Rys.11. Napięcie kondensatora (100-550V), prąd w osiach d i q

Wyniki badań symulacyjnych otrzymane dla skokowych zmian wartości napięcia obwodu pośredniczącego ze 100V do 550V oraz od 100V przez 550V do 300V (rys.11 i 12) wskazują na poprawne działanie układu regulacji napięcia. Brak przeregulowania wielkości regulowanej charakterystycznego dla układów regulacji z regulatorami strojonymi metodą symetrycznego optimum [18] powoduje,

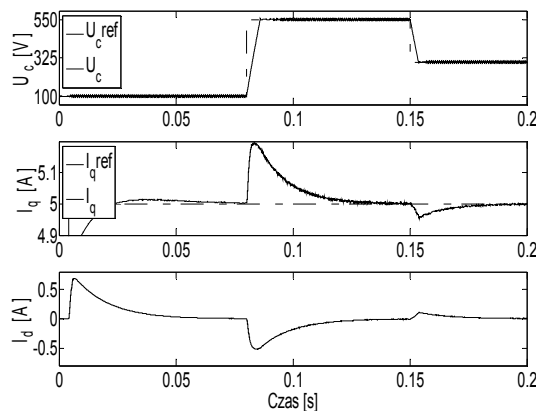
że w rozważanym przypadku stosowaniu dodatkowych filtrów wielkości zadanej nie jest konieczne.

Analizując przypadek zmiany napięcia obwodu pośredniczącego ze 100V do 550V oraz od 100V przez 550V do 300V (rys.11 i 12) w trakcie pracy układu obciążenia, w chwilach skoku zauważyć można odchyłki od wartości zadanej prądu w osi q oraz d (rys.11 i 12). Zachowanie to jest zgodne z przewidywaniami, ze względu na zastosowanie tradycyjnego regulatora PI projektowanego dla napięcia 100V. Widać tutaj, że wartość odchyłki od wartości zadanej jest zależna od wartości zmiany napięcia. Minimalizacja tego efektu mogłaby zostać uzyskana dzięki zastosowaniu przestrajanego regulatora w zależności od wartości napięcia kondensatora lub też zastosowaniu bardziej rozbudowanych algorytmów regulacji.

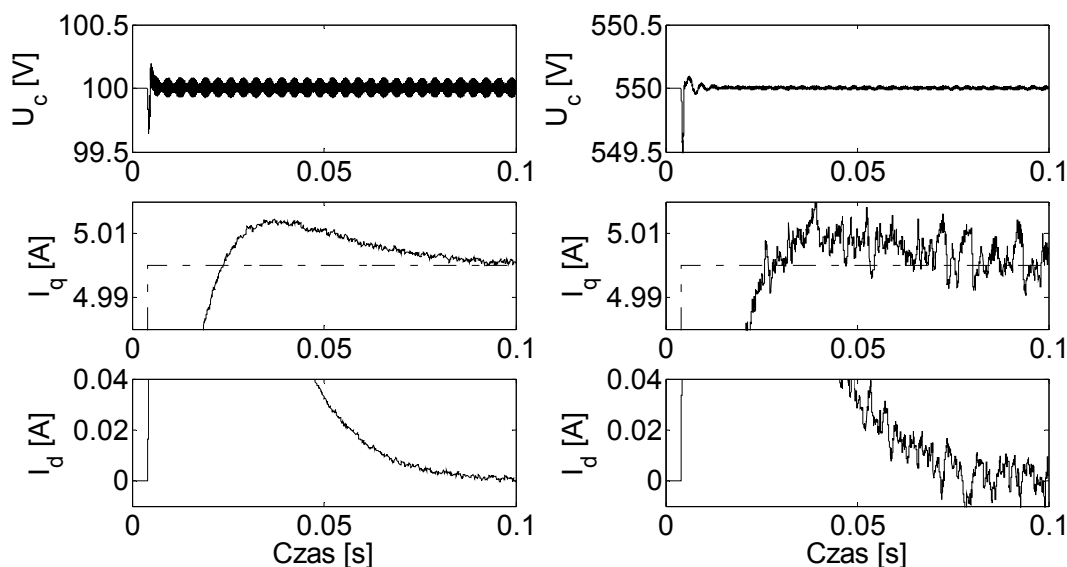
Dosyć istotną kwestią, z punktu widzenia sterowania prądem w układach przekształtnikowych są tętnienia prądu pobieranego z układu, czy też źródła zasilania. Z przebiegów prądów  $I_d$  i  $I_q$  oraz napięcia  $U_c$  kondensatora (rys.11 i 13) wynika zależność pomiędzy amplitudą tętnień, a wartością napięcia zasilania. Widać tutaj, że wraz ze wzrostem napięcia rośnie amplituda tętnień prądu. Różnice w przebiegu prądu uwidaczniają się zarówno w osi q jak i osi d. Chcąc więc minimalizować to zjawisko zastosowanie rozważanego układu wydaje się być słuszne. Kolejnym istotnym faktem jest występowanie tętnień napięcia. Ich

występowanie wynika z charakterystyki pracy układu – cykliczne ładowanie i rozładowywanie kondensatora. Amplituda tętnień napięcia nie jest jednak duża mieści się w granicy 100mV. Ważne jest, że tętnienia te w niewielkim stopniu przekładają się na przebieg prądu.

Badania symulacyjne układu przeprowadzono dla częstotliwości wyjściowej obwodu obciążenia równej 50Hz.



Rys.12. Napięcie (100-550-300V), prąd w osiach d i q



Rys.13. Przebieg prądu w osiach d i q dla zadanej wartości  $I_q=5A$  przy napięciach 100V i 550V

## Wnioski

Zaproponowany w artykule mostkowy falownik napięcia o regulowanym napięciu obwodu pośredniczącego umożliwia płynną regulację napięcia w zakresie 50-550 V. Dzięki obniżeniu napięcia następuje redukcja amplitudy tętnień prądu, przez co przebieg próbkowanej wartości średniej jest łagodniejszy.

Podczas pracy układu w momencie zmiany wartości napięcia kondensatora następuje odchyłka wartości prądu od zadanej, jednak zjawisko to może ulec redukcji przy zastosowaniu przestrajanego algorytmu PID, uwzględniającego aktualną wartość napięcia.

Planowane jest opracowanie algorytmu sterowania prądem obciążenia oraz napięciem kondensatora minimalizującego amplitudę tętnień prądu.

Druk publikacji został sfinansowany przez Uniwersytet Mikołaja Kopernika w Toruniu w ramach grantu „na dobry początek” nr 1770-F.

## LITERATURA

- [1] United States Patent, US005982160A, Zgłosz. P. 09/220,780 z 24.12.1998, Opubl. 9.11.1999, DC-TO-DC Converter with inductor current with related methods, Harris Corporation, Palm Bay, Fla. Twórcy: Michael M. Walters, Charles E.Hawkes
- [2] United States Patent, US006753723B2, Zgłosz. P. 10/407008 z 3.04.2003, Opubl. 22.06.2004, Synchronous buck converter with improved transient performance, International Rectifier Corporation, El Segundo, CA(US), Twórcza: Jason Zhang
- [3] Yao K., Ye M., Xu M., Tapped-Inductor Buck Converter for High-Step-Down DC-DC Conversion, *IEEE Transactions on Power Electronics*, 20 (2005), n.4, 775-780

- [4] Oliva A.R., Ang S.S., Bortolotto G.E., Digital Control of a Voltage-Mode Synchronous Buck Converter, *IEEE Transactions on Power Electronics*, 21 (2006), n.1, 157-163
- [5] Górecki K., Model regulatora impulsowego współpracującego z synchroniczną przetwornicą dc-dc, *Przegląd Elektrotechniczny*, 86 (2010), nr 11a, 298-302
- [6] Forsyth A.J., Mollov S.V., Modeling and control of DC-DC Converters, *Power Engineering Journal*, 12 (1998) n.5, 229-236
- [7] Zurita-Bustamante E.W., Linares-Flores J., Guzmán-Ramírez E., Sira-Ramírez H., Comparison Between the GPI and PID Controllers for the Stabilization of a DC-DC "Buck" Converter: A Field Programmable Gate Array Implementation, *IEEE Transactions on Industrial Electronics*, 58 (2011), n.11, 5251-5262
- [8] Han J., von Jouanne A., Temes G. C., New Approach to Reducing Output Ripple in Switched-Capacitor-Based Step-Down DC-DC Converters, *IEEE Transactions on Power Electronics*, 21 (2006), n.6, 1548-1555
- [9] In-Hwan Oh, A Soft-Switching Synchronous Buck Converter for Zero Voltage Switching (ZVS) in Light and Full Load Conditions, *IEEE APEC 2008*, 1460-1464
- [10] Wang W.Y., Lu H.H.C., Du W., Sreeram V., Multiphase DC-DC converter with high dynamic performance and high efficiency, *IET Power Electronics*, 4 (2011), n.1, 101-110
- [11] Kaczmarek J., Small-signal model of BumbleBee output voltage controller for DC/DC Converter. Stability analysis of BumbleBee method, *Przegląd Elektrotechniczny*, 86 (2010), nr 11a, 232-236
- [12] Rokhsat-Yazdi E., Afzali-Kushay A., Pedram M., A High-Efficiency, Auto Mode-Hop, Variable-Voltage, Ripple Control Buck Converter, *Journal of Power Electronics*, 10 (2010), n.2, 115-124
- [13] Djekic O., Brokovic M., Roy A., High Frequency Synchronous Buck Converter for Low Voltage Applications, *IEEE PESC 1998*, 1248-1254
- [14] Miftakhutdinov R., Analysis and optimization of synchronous buck converter at high slew-rate load current transients, *IEEE PESC 2000*, 714-720
- [15] Kuroda T., Suzuki K., Mita S., Fujita T., Yamane F., Sano F., Chiba A., Watanabe Y., Matsuda K., Maeda T., Sakurai T., Furuyama T., Variable Supply-Voltage Scheme for Low Power High-Speed CMOS Digital Design, *IEEE Journal of Solid-State Circuits*, 33 (1998), n.3, 454-462
- [16] Howlader A.M., Urasaki N., Senjyu T., Yona A., Saber A.Y., Optimal PAM Control for a Buck Boost DC-DC Converter with a Wide-Speed-Range of Operation for a PMSM, *Journal of Power Electronics*, 10 (2010), n.5, 477-484
- [17] Nowak M., Barlik R., Poradnik Inżyniera Energoelektronika, WNT, Warszawa 1998, 161-168
- [18] Kaźmierkowski M.P., Krishnan R., Blaabjerg F., Control in Power Electronics – Selected Problems, Academic Press 2002
- [19] Tarczewski T., Grzesiak L. M., PMSM fed by 3-level NPC sinusoidal inverter with discrete state feedback controller, *15th European Conference on Power Electronics and Applications, EPE'13 ECCE Europe*, (2013), P.1 – P.9

**Autorzy:**

mgr inż. Łukasz Niewiara, Uniwersytet Mikołaja Kopernika, Instytut Fizyki, Wydział Fizyki, Astronomii i Informatyki Stosowanej, ul. Grudziądzka 5, 87-100 Toruń, E-mail: [lukniewiara@fizyka.umk.pl](mailto:lukniewiara@fizyka.umk.pl)

dr inż. Tomasz Tarczewski, Uniwersytet Mikołaja Kopernika, Instytut Fizyki, Wydział Fizyki, Astronomii i Informatyki Stosowanej, ul. Grudziądzka 5, 87-100 Toruń, E-mail: [tarczewski@fizyka.umk.pl](mailto:tarczewski@fizyka.umk.pl)

prof. dr hab. Inż. Lech M. Grzesiak, Politechnika Warszawska, Instytut Sterowania i Elektroniki Przemysłowej, ul. Koszykowa 75, 00-662 Warszawa, E-mail: [lech.grzesiak@isep.pw.edu.pl](mailto:lech.grzesiak@isep.pw.edu.pl)