

doi:10.15199/48.2015.09.29

Wzmacniacz mocy z tranzystorem GaN PolHEMT na pasmo L

Streszczenie. Jednym z zadań projektu PolHEMT jest aplikacja wytwarzanych struktur GaN HEMT w realnych układach mikrofalowych stosowanych w radiolokacyjnych modułach N/O. W referacie przedstawiono projekt i wyniki badań wzmacniacza z tranzystorem GaN PolHEMT na pasmo 1,3-1,7 GHz o mocy wyjściowej 1 W.

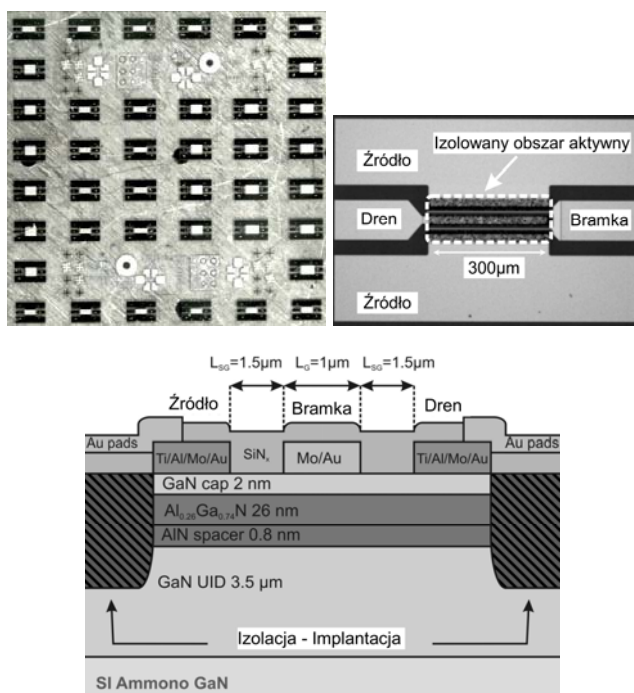
Abstract. One of the Pol-HEMT project aims is to implement the GaN HEMT structures in microwave circuits commonly used in T/R modules for radiolocation systems. In this paper project and experimental results of 1W L-band power amplifier with GaN PolHEMT structure are presented. (L-band PolHEMT GaN based Power Amplifier).

Słowa kluczowe: wzmacniacz mocy, mikrofałe, GaN, HEMT, tranzystor, modelowanie, moduł N/O, układy aktywne.

Keywords: power amplifier, microwaves, GaN, HEMT, transistor, modeling, T/R module, active devices.

Wprowadzenie

Celem projektu PolHEMT jest opracowanie technologii mikrofalowych tranzystorów mocy GaN HEMT na monokrystalicznym podłożu GaN (Ammono) dla polskiego przemysłu radiolokacyjnego. Dla weryfikacji procesu technologicznego zaprojektowano struktury testowe o topologii dostosowanej do pomiarów mikrofalowych on-wafer przy pomocy sond ostrzowych. Tranzystory testowe wytwarzane w liczbie ok. 40 sztuk na każdej z płytek podłożowych Ammono GaN o wymiarach ok. 10 x 10 x 0,4 mm³ nie posiadają optymalnej topologii dla zastosowań w rzeczywistych układach, które wymagają montowania indywidualnych chipów. Jednak ze względu na potrzebę określenia możliwości – sprawdzenia osiągnięć – struktur GaN PolHEMT w konkretnych układach, jeszcze przed opracowaniem końcowych masek produkcyjnych, zdecydowano się na pocięcie płytek testowych na pojedyncze tranzystory. Widok płytki testowej oraz topologii i przekroju poprzecznego struktury GaN PolHEMT zaprezentowano na rysunku 1.



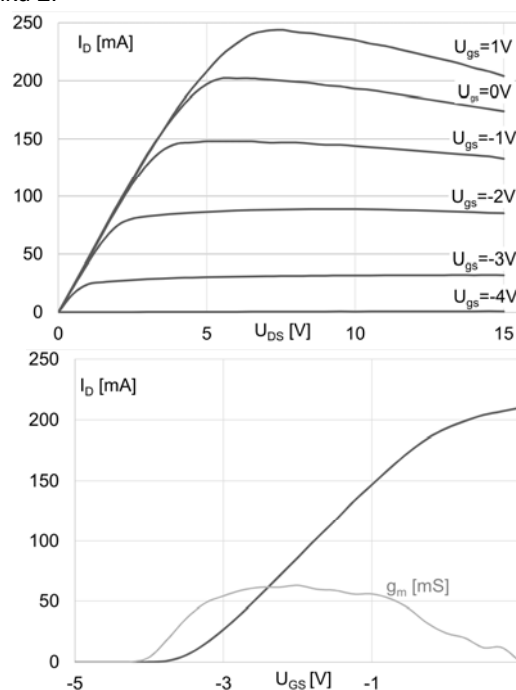
Rys. 1. Widok płytki testowej oraz topologia i przekrój poprzeczny pojedynczej struktury GaN PolHEMT

Podstawą konstrukcji tranzystora w projekcie PolHEMT jest 2-bramkowa cela przypominająca wzorem metalizacji

wyprowadzeń odcinek falowodu koplanarnego, jak pokazano na rysunku 1. Jednej z takich struktur użyto do realizacji wzmacniacza w celu określenia poziomów mocy wyjściowej możliwych do uzyskania w rzeczywistym układzie.

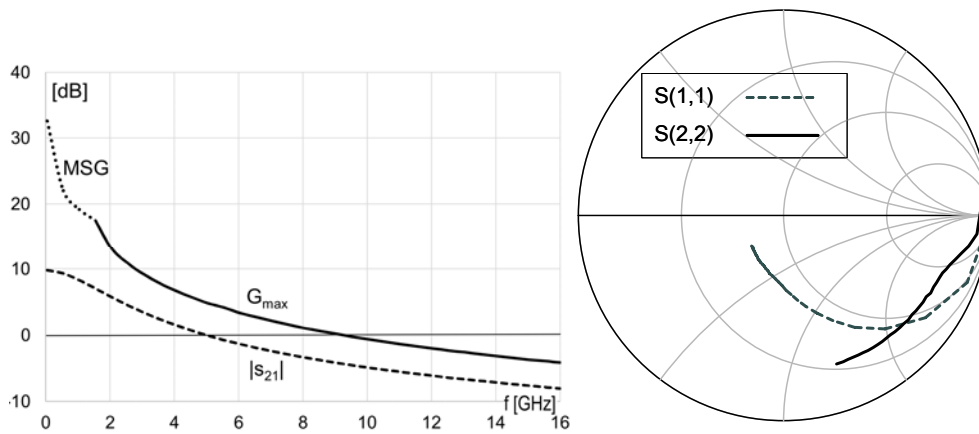
Modelowanie tranzystora GaN PolHEMT

Do budowy wzmacniacza mocy wybrano tranzystor o symbolu F3 z płytki testowej oznaczonej HX1425B wytworzonej na monokrystalicznym podłożu Ammono GaN (rys. 1). Tranzystory z płytki HX1425B należą do grupy struktur o przeciętnych parametrach np. gęstość prądu drenu nie przekracza 0,5 A/mm. Był to celowy wybór, aby zbadać zachowanie się „przeciętnej” struktury. Tranzystor F3 zmierzono „on-wafer” na stacji pomiarowej Cascade M150 przy pomocy sterowanego zasilacza DC (SMU B2912A Keysight) i wektorowego analizatora obwodów mikrofalowych PNA X (Keysight). Wyniki pomiarów charakterystyk DC I-V elementu F3 zobrazowano na rysunku 2.

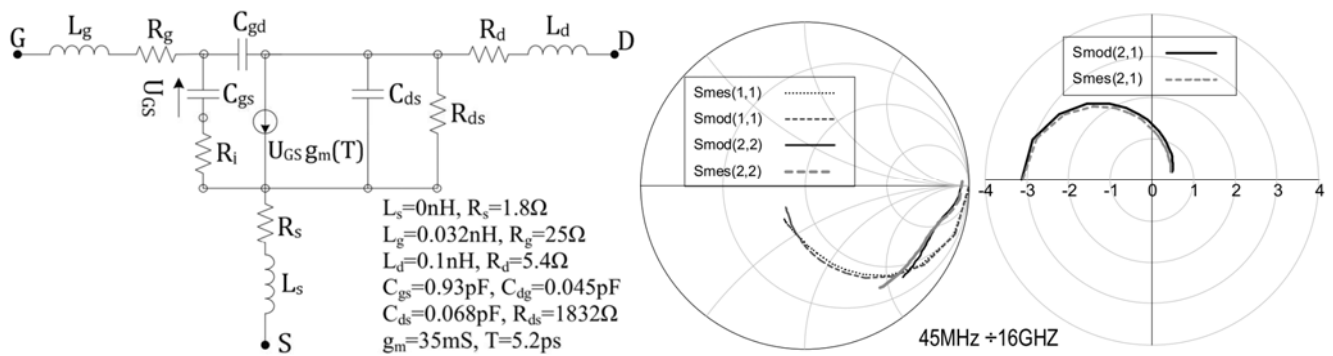


Rys. 2. Charakterystyki DC I-V tranzystora F3: wyjściowe i przejściowa

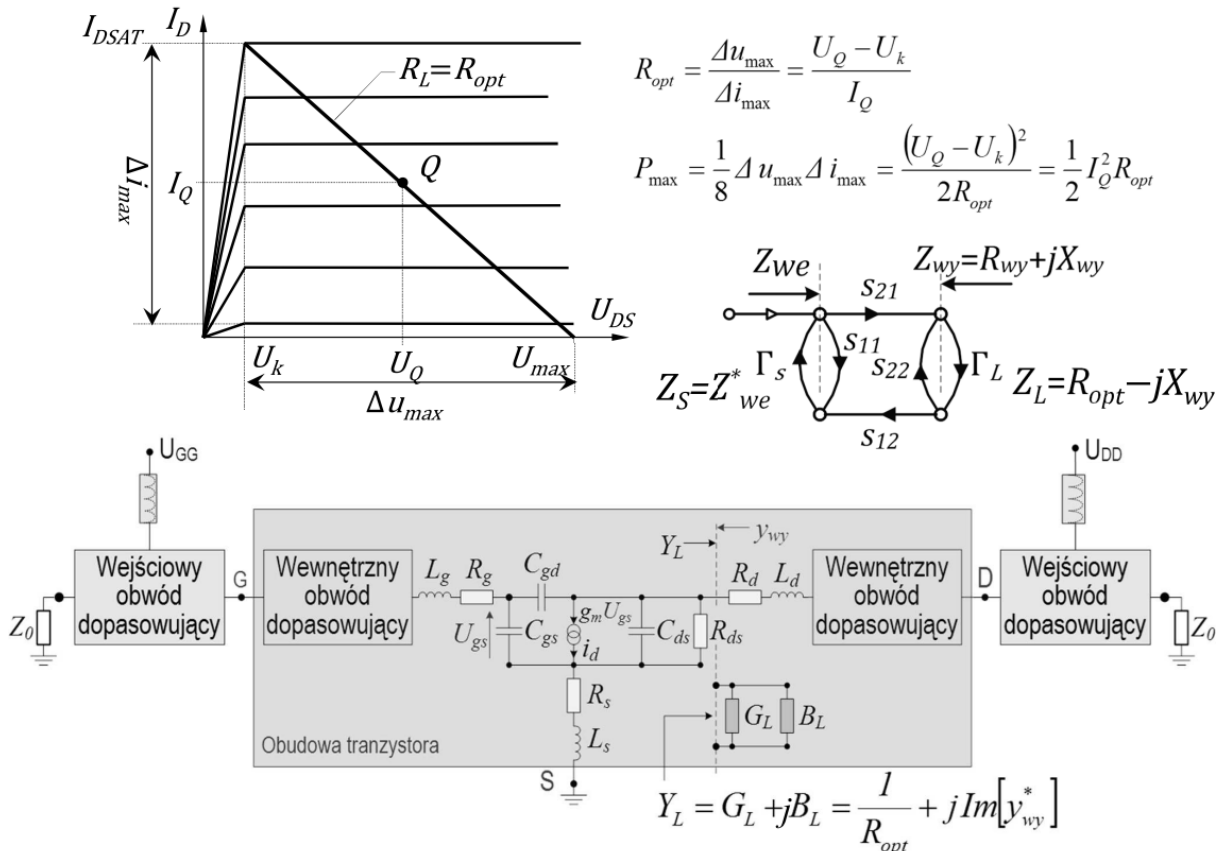
Przebiegi refleksyjności s_{11} , s_{22} (wykres Simitha) oraz wzmocnienia $|s_{21}|$ i maksymalnego stabilnego i dostępnego wzmocnienia MSG i G_{max} w funkcji częstotliwości wybranego tranzystora pokazano na rysunku 3.



Rys. 3. Charakterystyki częstotliwościowe: transmisja $|s_{21}|$, maksymalne stabilne wzmacnienie MSG i dostępne wzmacnienie G_{max} oraz refleksyjność s_{11} na wejściu i s_{22} na wyjściu tranzystora F3



Rys. 4. Małosygnałowy model tranzystora F3 w punkcie pracy dla $\max(|s_{21}|)$ ($U_{DS} = 28 \text{ V}$, $I_{DQ} = 30 \text{ mA}$)



Rys. 5. Idea procedury projektowania wzmacniacza dla uzyskania maksymalnej mocy wyjściowej

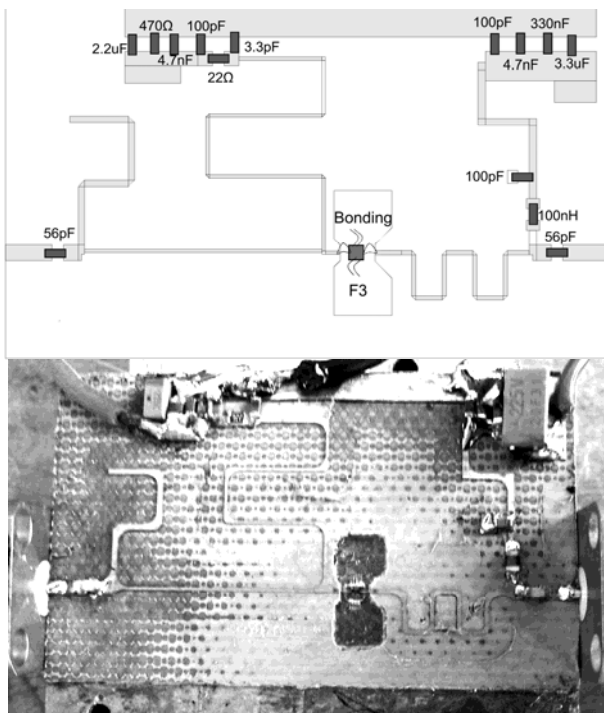
Model tranzystora GaN HEMT opracowano na podstawie charakterystyk DC I-V i macierzy [s] zmierzonych w kilku odpowiednio dobranych punktach pracy [1]. W pierwszym etapie wyznaczono parametry małosygnalowego modelu tranzystora w szerokim zakresie częstotliwości od 45 MHz do 16 GHz w otoczeniu punktu pracy ($U_{DS} = 28$ V, $I_{DQ} = 30$ mA) dla maksymalnej transmisji $|s_{21}|$. Rezultat ekstrakcji parametrów modelu małosygnalowego struktury F3 zaprezentowano na rysunku 4 wraz z porównaniem wyników symulacji i pomiarów wyrazów macierzy [s].

W drugim etapie zbudowano model wielosygnalowy tranzystora F3, który posłużył do weryfikacji parametrów wzmacniacza. Z braku miejsca nie opisano tego modelu

Projekt wzmacniacza

Projekt wzmacniacza oparto na procedurze szczegółowo opisanej w [1] i [2], której ideę przedstawiono na rysunku 5.

Zgodnie z metodyką z rysunku 5 zaprojektowano w środowisku ADS (*Advanced Design System*) w technice NLP na podłożu TACONIC (RF-35 h = 0,02") wejściowe i wyjściowe obwody dopasowujące oraz odpowiednie polaryzatory, których funkcją było nie tylko doprowadzanie energii prądu stałego, ale także zapewnienie stabilności układu. Schemat montażowy oraz fotografię wykonanego wzmacniacza przedstawiono na rysunku 6.



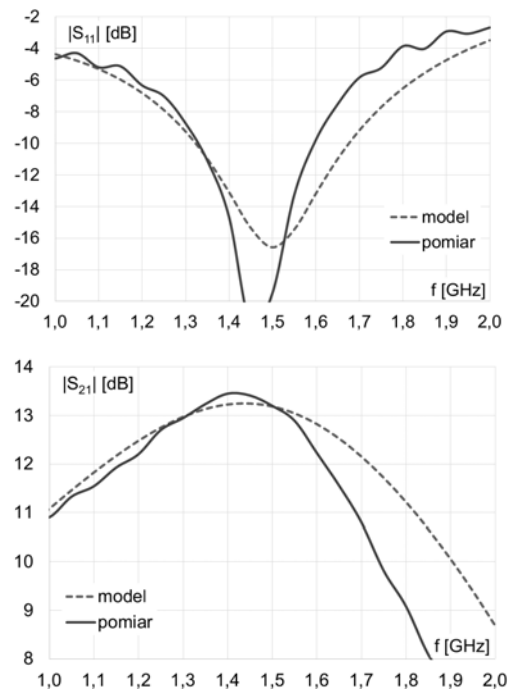
Rys. 6. Schemat montażowy oraz fotografia wykonanego wzmacniacza

Pomiary wzmacniacza

Wyniki pomiarów parametrów małosygnalowych wzmacniacza wykazały całkiem dobrą zgodność z symulacjami (rys. 7), pomimo, że nie do końca kontrolowano wpływ montażu chipu i połączeń drutowych (bonding).

Badania skonstruowanego wzmacniacza przeprowadzono zarówno dla sterowania falą ciągłą (CW) jak i dla pobudzeń impulsowych w szerokim zakresie temperatur otoczenia. Charakterystyki mocy wyjściowej P_{wy} w funkcji mocy wejściowej P_{we} oraz wzmocnienia dla trzech częstotliwości z zadanego pasma dla pobudzenia CW i impulsami pokazano odpowiednio na rysunkach 8 i 9. Sterowanie impulsowe polegało na włączeniu tranzystora

na czas nieco dłuższy niż długość wzmacnianego impulsu. W tym przypadku czas aktywnej pracy tranzystora wynosił 30 μ s, przy wypełnieniu 5% i długości impulsu RF 20 μ s.

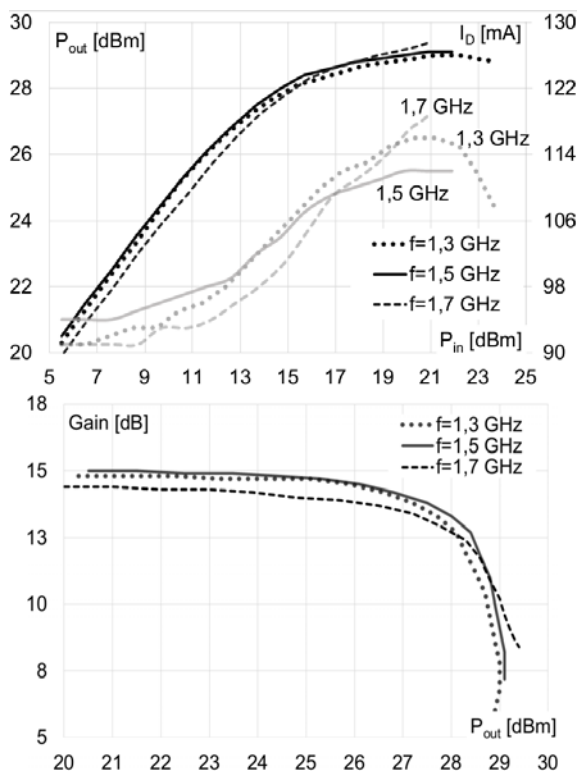


Rys. 7. Straty odbicia na wejściu $|s_{11}|$ [dB] i małosygnalowe wzmocnienie $|s_{21}|$ [dB] wzmacniacza

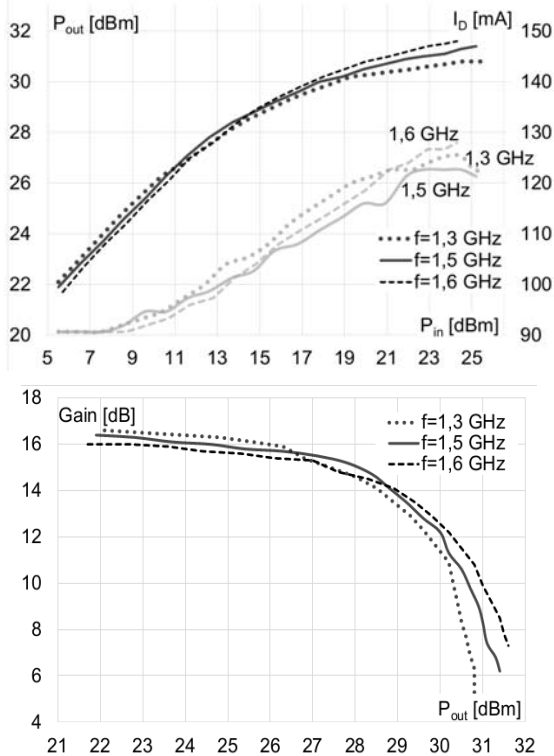
Obok zależności $P_{wy} = f(P_{we})$ na rysunkach 8 i 9 przedstawiono przebiegi średniego prądu drenu w zależności od mocy wyjściowej, które pozwalają na wnioskowanie o impedancji obciążenia, czy jest rzeczywiście optymalna dla maksimum mocy wyjściowej. Dla przejrzystości, na rysunku 10 porównano charakterystyki $P_{wy} = f(P_{we})$ i $I_D = f(P_{we})$ wzmacniacza dla pobudzenia CW i impulsowego oraz wpływu temperatury otoczenia na poziom mocy wyjściowej. Z przedstawionych przebiegów obserwuje się spadek mocy wyjściowej o ponad 2 dB dla sterowania CW. Przyczyną tego stanu jest efekt samonagrzewania się struktury, który znalazł odzwierciedlenie w impulsowych charakterystykach $P_{wy} = f(P_{we})$ zmierzonych w zakresie temperatur otoczenia od 25°C do 150°C.

Maksymalny poziom mocy wyjściowej dla pobudzenia CW i impulsowego wynosi odpowiednio 29,4 dBm (0,87 W) i 31,4 dBm (1,38 W). Uzyskane wartości mocy P_{wy} wynikają wprost z charakterystyk wyjściowych DC I-V. Dla punktu pracy tranzystora $U_{DS} = 28$ V i $I_{DQ} = 90$ mA (klasa AB blisko klasy A) dostarczona moc prądu stałego dla maksymalnegoysterowania wynosi ok. 3,4 W. Uwzględniając na charakterystykach wyjściowych DC I-V napięcie kolana, w przybliżeniu $U_k = 5$ V, można oczekiwać właśnie otrzymanych poziomów P_{wy} . Główną przyczyną dość istotnej różnicy wartości mocy wyjściowej w zależności od rodzaju sterowania jest brak optymalizacji struktur GaN HEMT pod względem efektywnego odprowadzania ciepła. Rozwiązanie tego problemu należy do najważniejszych zadań na obecnie realizowanym etapie projektu. W tym celu planuje się przede wszystkim redukcję grubości chipu z ok. 0,38 mm do 0,1 mm, wykonanie przepustów (via holes) z wyprowadzeń źródeł do spodu chipu, który zostanie pokryty metalizacją dla bardziej skutecznego montażu do metalowego postumentu. Dotychczas spód chipu nie był metalizowany i kontakt z metalową podstawą były realizowany przy pomocy kleju przewodzącego. Na

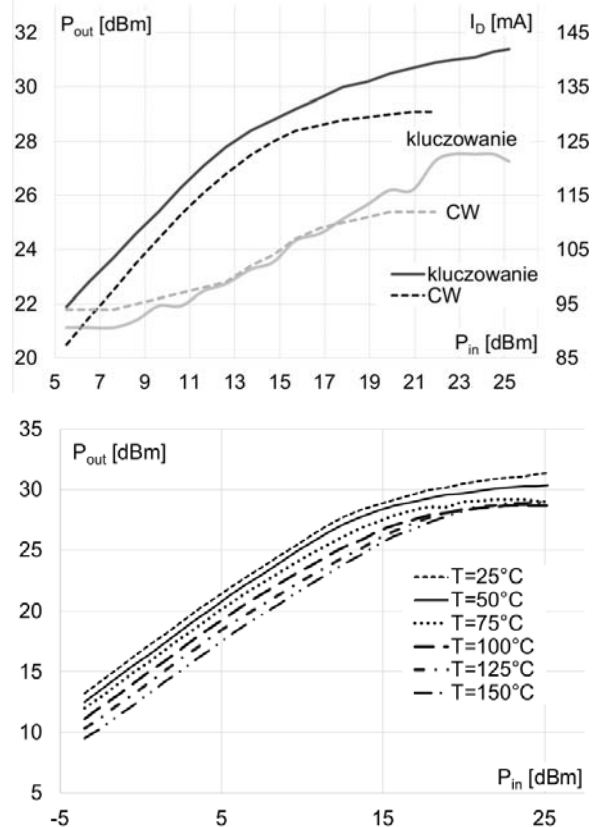
postawie badań rezystancji termicznej tranzystora GaN PolHEMT mocowanego do metalowego podłoża o różnych grubościach warstwy kleju stwierdzono, że taki interfejs wnosi bardzo istotną barierę dla przepływu ciepła. W niekorzystnych warunkach chłodzenia natężenie prądu drenu zmniejsza się nawet 2-krotnie przy tym samym napięciu U_{DS} w porównaniu do dobrego odprowadzania ciepła np., gdy chip zostanie przylutowany do metalowego podłoża.



Rys. 8. Charakterystyki mocy $P_{wy} = f(P_{we})$ i wzmocnienia $Gain = f(P_{we})$ wzmacniacza dla sterowania CW



Rys. 9. Charakterystyki mocy $P_{wy} = f(P_{we})$ i wzmocnienia $Gain = f(P_{we})$ stopnia dla sterowania impulsowego



Rys. 10. Charakterystyki mocy $P_{wy} = f(P_{we})$ i $I_D = f(P_{we})$ dla sterowania CW i impulsami oraz przebiegi $P_{wy} = f(P_{we})$ w warunkach pobudzenia impulsowego dla kilku temperatur otoczenia

Wnioski

Parametry wzmacniacza mocy z tranzystorem GaN HEMT wytworzonym w projekcie PolHEMT potwierdziły oczekiwania, tj. uzyskano poziom mocy wyjściowej ok. 1 W przy wzmocnieniu małosygnalowym 15÷16 dB w zakresie częstotliwości 1,3÷1,7 GHz.

Na podstawie przeprowadzonych testów sformułowano kilka zaleceń dotyczących topologii i konstrukcji finalnej wersji masek tranzystora GaN HEMT. Do najważniejszych wniosków należy zaliczyć bezwzględną potrzebę zmniejszenia grubości chipu do 0,1 mm i wykonanie metalizowanych przepustów z wyprowadzenia źródeł do spodu chipu pokrytego warstwą metalu w celu efektywnego odprowadzania ciepła.

Praca naukowa finansowana w ramach projektu PBS1/A3/1/2012 PolHEMT z NCBiR.

LITERATURA

- [1] Wojtasiak W., Gryglewski D., A 100 W SiC MESFET Amplifier for L-band T/R Module of APAR, *Int. Journal of Electronics and Telecommunications* 2011, no. 3, vol. 57, 135-140
- [2] Gryglewski D., Wojtasiak W., Morawski T., Szyki fazowane z zasilaniem rozproszonym, rozdział 4 w monografii pod edycją W. Zieniutycza, *Współczesne technologie radarowe. Anteny o sterowanej wiązce w technice radarowej*, WKŁ 2012, 189-224

Autorzy: mgr inż. Dawid Kuchta, Politechnika Warszawska, Wydział Elektroniki i Technik Informacyjnych, ul. Nowowiejska 15/19, 00-665 Warszawa, E-mail: kuchtadavid@op.pl; dr inż. Wojciech Wojtasiak, Politechnika Warszawska, Wydział Elektroniki i Technik Informacyjnych, ul. Nowowiejska 15/19, 00-665 Warszawa, E-mail: wwojtas@ire.pw.edu.pl.