

doi:10.15199/48.2016.05.32

Opis procesu wyłączenia tranzystora MOSFET w przekształtnikach wysokiej częstotliwości

Streszczenie. W pracy został przedstawiony zwarty opis analityczny procesu wyłączenia tranzystora MOSFET, odnoszący się do rozwiązań stosowanych w układach wysokoczęstotliwościowych. W opisie wykorzystano wyniki analizy symulacyjnej, opartej na bardzo precyzyjnym modelu tranzystora CoolMOS firmy Infineon (IPW60R070C6). Przedstawiono wyniki pomiarów eksperymentalnych mocy traconej przy wyłączeniu tranzystora w falowniku mostkowym pracującym z częstotliwością 100kHz, które potwierdzają poprawność rozważań teoretycznych.

Abstract. This paper contain a detailed study of high voltage Power MOSFET turn off process which occur in high frequencies applications. Presented description is based on simulation with very precious simulation model of Infineon's CoolMOS transistor (IPW60R070C6). Experimental results of MOSFET turn off power losses measurement in H-bridge inverter works with 100kHz were also presented. This results confirmed correctness of analytical description presented by the author. (**Study of high voltage MOSFET turn off process in high frequency converters**).

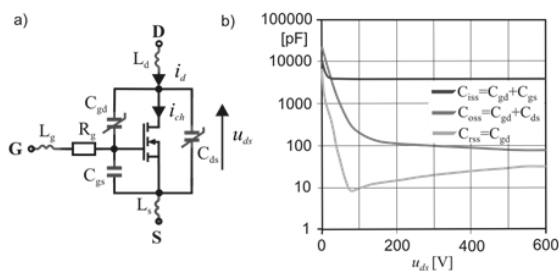
Słowa kluczowe: tranzystory MOSFET, proces wyłączenia, pojemność pasożytnicza.

Keywords: Power MOSFET, turn off process, parasitic capacitance.

Wstęp

W energoelektronicznych przekształtnikach pracujących z wysoką częstotliwością przełączeń głównym składnikiem całkowitych strat mocy są straty komutacyjne [1]. Jednym ze sposobów ograniczania energii traconej w stanach dynamicznych w tranzystorach jest skracanie czasów załączania i wyłączania poprzez zmniejszanie rezystancji obwodu bramkowego [2]. W przypadku nowych technologii wysokonapięciowych tranzystorów MOSFET (np. CoolMOS), stosowanie bardzo małych wartości rezystancji bramkowej lub sterowanie bez dodatkowego rezystora może prowadzić do uzyskania procesów łączeniowych, których opis różni się od stosowanego powszechnie dla tego typu łączników [3]. Może to prowadzić do błędnej interpretacji przy szacowaniu wartości łączeniowych strat energii, dokonywanej na podstawie rejestracji przebiegów czasowych napięcia i prądu przy wyłączeniu tranzystora.

W niniejszej pracy przedstawiono szczegółowy opis analityczny procesu wyłączenia wysokonapięciowego tranzystora MOSFET o dużej i silnie nieliniowej pojemności wyjściowej. Przy zastosowaniu obwodu bramkowego o bardzo małej rezystancji i uwzględnieniu wewnętrznych elementów pasożytniczych łącznika (pojemności i indukcyjności) (rys.1), zjawiska występujące podczas procesów łączeniowych wewnątrz struktury półprzewodnikowej są kluczowe w poprawnym określeniu wartości energii traconej w łączniku. Ich pełne wyjaśnienie jest dość trudne z uwagi na ograniczenia w obserwacjach eksperymentalnych, dlatego pomocne mogą być np. badania symulacyjne przy użyciu zaawansowanych programów do modelowania procesów fizycznych.

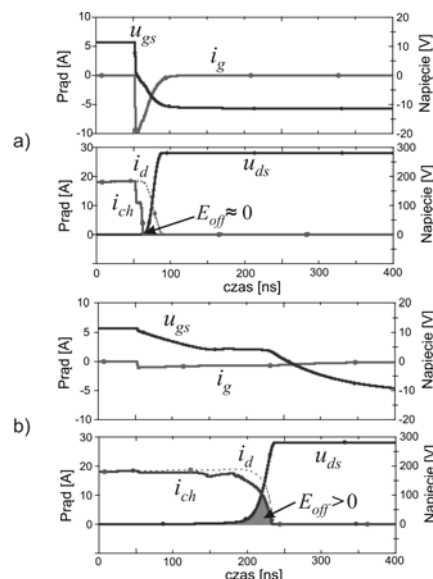


Rys.1. Schemat zastępczy tranzystora MOSFET dla stanów dynamicznych (a) i charakterystyki pojemności tranzystora IPW60R070C6 (b) (C_{gs} , C_{gd} , C_{ds} – pojemności złączeniowe, L_g , L_d , L_s – indukcyjności doprowadzeń, rezystancja obwodu bramki R_g)

W wyjaśnieniu rozpatrywanych w tej pracy zjawisk łączeniowych posłużono się wynikami symulacji procesów dynamicznych, wykonanymi w programie Pspice. W badaniach tych wykorzystano precyzyjny model tranzystora IPW60R070C6 (600V, 70m Ω) [4], który został wcześniej zweryfikowany w badaniach laboratoryjnych pod kątem poprawności działania w stanach statycznych i dynamicznych, w tym zgodności charakterystyk $C_{oss} = f(u)$ i zależności parametrów od temperatury [5].

Wyłączenie tranzystora MOSFET sterownikiem o znikomej rezystancji w obwodzie bramki

Istotę omawianego w tej pracy problemu, związanego z szybkim procesem wyłączenia tranzystora MOSFET, obrazują uzyskane w modelu symulacyjnym przebiegi wartości chwilowych napięć i prądów tranzystora (rys.2). Widoczne na rysunku różnice, wynikają z zastosowania w jednym sterowniku bardzo małej rezystancji bramkowej R_g (rys.2a), w stosunku do klasycznego sterownika spotykanego w układach o małej i średniej częstotliwości przełączeń (rys.2b).

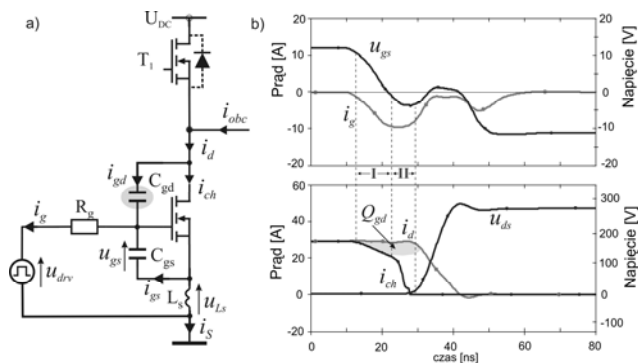


Rys.2. Przebiegi wartości chwilowych napięcia i prądu bramki, napięcia i prądu drenu oraz wewnętrznego prądu i_{ch} płynącego kanałem tranzystora MOSFET w zależności od rezystancji obwodu bramkowego (bez wpływu indukcyjności): a) $R_{g,off} = 0,5\Omega$; b) $R_{g,off} = 20\Omega$; ($L_s = 0$, $I_{d,off} = 20A$, $U_{ds} = 280V$)

Proces rozładowywania pojemności wejściowej tranzystora C_{iss} w obwodzie o znikomej rezystancji jest bardzo szybki, dlatego trudno w nim wyróżnić charakterystyczne dla opisu klasycznego etapy wyłączania kanału tranzystora MOS. Szczególnie widoczny jest brak tzw. efektu Millera w przebiegu czasowym napięcia u_{gs} , który jest związany z rozładowywaniem nieliniowej pojemności $C_{rss} = C_{gd}$. Znaczy to, że prąd płynący przez kanał maleje bardzo gwałtownie, w przeciwieństwie do procesu narastania napięcia u_{ds} , który jest uzależniony od stopnia naładowania pojemności wyjściowej C_{oss} . Ponieważ dla małych wartości napięcia złącza dren-źródło pojemność ta jest bardzo duża (rys.1b), to w początkowym etapie wyłączania wartość chwilowa napięcia u_{ds} rośnie bardzo wolno. Można więc przyjąć, że wyłączanie tranzystora MOSFET ma cechy przełączania miękkiego, przy zerowym napięciu na łączniku (ang. zero voltage switching – ZVS), a więc odbywa się bezstratnie. Jeśli, podobnie jak na rysunku 2, zostanie pominięty wpływ indukcyjności pasożytniczych samego łącznika i obwodu gałęzi, to przy bardzo małej rezystancji R_g moc strat wyłączania będzie zawsze bliska zero, niezależnie od wartości wyłączanego prądu.

Szczegółowa analiza procesu wyłączania

Dokładna analiza procesu wyłączania zostanie przeprowadzona z uwzględnieniem w schemacie zastępczym łącznika indukcyjności pasożytniczych (rys. 1a), które mają wpływ na szybkość zmian prądu w procesie komutacji. Najważniejszą z nich, z punktu widzenia obwodu głównego i obwodu sterowania jest indukcyjność źródła L_s [6], gdyż wpływa bezpośrednio na stromość prądu drenu, a napięcie indukowane na niej stanowi sprzężenie zwrotne od tego prądu do obwodu bramki. Pozostałe indukcyjności pasożytnicze tranzystora mają jedynie pośredni wpływ na omawiany proces (indukcyjność drenu L_d ma wpływ głównie na stromość prądu i_d , a indukcyjność bramki L_g spowalnia procesy sterowania, podobnie jak rezystancja R_g). W dalszej analizie wpływ tych elementów został przedstawiony tylko za pomocą indukcyjności źródła tranzystora L_s .



Rys.3. Schemat zastępczy gałęzi z tranzystorami MOSFET w początkowej fazie wyłączania prądu i_d (a) oraz charakterystyczne przebiegi czasowe dla tego procesu (b)

A. Faza I

Obwód bramki tranzystora MOSFET (rys.3a), w pierwszej fazie wyłączania (przedział I na rys.3b) może być opisany następującym równaniem

$$(1) \quad u_{drv} = i_g R_g + u_{Ls} + u_{gs}$$

gdzie: dla $t = 0$: napięcie sterownika bramkowego $u_{drv} = U_{drv}$, napięcie złącza bramka-źródło $u_{gs} = U_{drv}$, napięcie złącza dren-źródło $u_{ds} \approx 0$. Prąd bramki $i_g = 0$, dlatego zarówno napięcie na rezystancji u_R jak i napięcie na indukcyjności u_{Ls} w obwodzie bramki jest początkowo równe zero ($u_{gs} = u_{drv}$).

Proces wyłączania tranzystora rozpoczyna się w chwili zmiany polaryzacji napięcia sterownika bramkowego z dodatniej na ujemną. Przy bardzo małej rezystancji R_g następuje gwałtowny wzrost prądu bramki i_g , który powoduje szybkie rozładowywanie się pojemności wejściowej C_{iss} . Wzór opisujący prąd i_g ma wówczas postać

$$(2) \quad i_g = C_{iss} \frac{du_{gs}}{dt} = (C_{gs} + C_{gd}) \frac{du_{gs}}{dt}$$

W przedziale I prąd drenu, którego wartość jest wymuszona przez obwód główny, ma stałą wartość $i_d = i_{obc} = const$. Ze względu na małą wartość rezystancji R_g i dużą początkową wartość pojemności C_{gd} , wartość prądu i_{gd} ma decydujący wpływ na rozptył prądu wewnątrz tranzystora w tym etapie analizowanego procesu. Zgodnie z rysunkiem 3, wewnętrzny rozptył prądów opisuje zależność

$$(3) \quad i_d = i_{ch} + i_{gd}$$

Oznacza to, że rzeczywisty prąd płynący przez kanał tranzystora MOS jest mniejszy od prądu drenu. W przypadku, gdy prąd drenu w chwili wyłączania ma wartość porównywalną lub mniejszą od wartości szczytowej prądu i_{gd} to zanik prądu w kanale może nastąpić już w pierwszej fazie tego procesu.

Równolegle do prądu i_{gd} płynie prąd i_{gs} rozładowania pojemności C_{gs} . Stąd dla obwodu źródła tranzystora można napisać równanie

$$(4) \quad i_s = i_{ch} - i_{gs}$$

gdzie: i_s – prąd źródła tranzystora MOSFET.

Jeżeli dodatkowo uwzględnimy podaną na schemacie z rysunku 3 pasożytniczą indukcyjność L_s , wówczas mimo stałego prądu i_d , pod wpływem dynamicznych zmian wartości prądu i_{gs} zaindukuje się napięcie u_{Ls} opisane równaniem

$$(5) \quad u_{Ls} = -L_s \frac{di_{gs}}{dt}$$

które zgodnie z (1) przeciwdziała zmianom napięcia u_{drv} , a tym samym spowalnia proces wyłączania kanału.

B. Faza II

W drugiej fazie wyłączania (przedział II na rysunku 3b) następuje dalsze zmniejszanie napięcia u_{gs} . Oznacza to przejście tranzystora do obszaru liniowego charakterystyki sterowania, w którym prąd kanału jest opisany zależnością

$$(6) \quad i_{ch} = g(u_{gs} - u_{gs(th)})$$

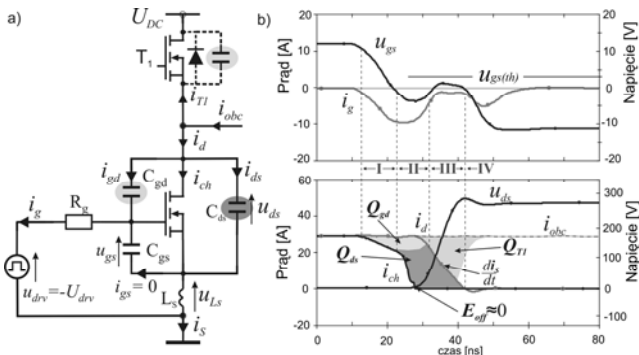
gdzie: g – transkonduktancja tranzystora MOSFET, $u_{gs(th)}$ – napięcie progowe obwodu bramki tranzystora.

Zgodnie z tą zależnością prąd kanału w fazie II zaczyna gwałtownie maleć, co przy stałej wartości prądu drenu powoduje przepływ prądu związanego z ładunkiem złącza dren-źródło poza kanałem tranzystora, dając początek procesowi ładowania nieliniowej pojemności C_{ds} (rys. 4a). Ponieważ w dalszym ciągu płynie także prąd i_{gd} , to wewnętrzny rozptył prądu w tranzystorze jest opisany wzorem

$$(7) \quad i_d = i_{ch} + i_{gd} + i_{ds}$$

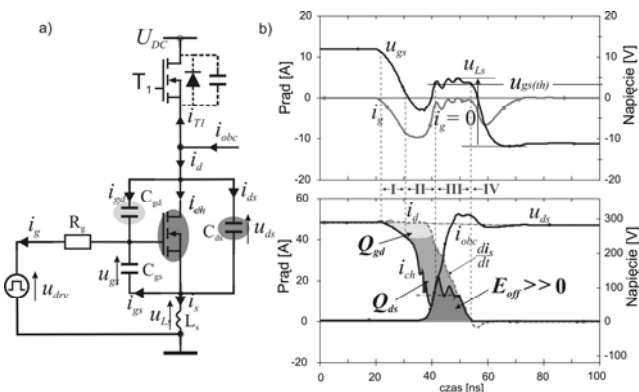
Dopływ ładunku do pojemności złącza źródło-dren powoduje stopniowy wzrost napięcia u_{ds} , które ze względu na silnie nieliniową charakterystykę tej pojemności w funkcji

napięcia, początkowo rośnie bardzo wolno. W związku z tym przy bardzo szybkim rozładowywaniu pojemności C_{gd} przez obwód o znikomej rezystancji, czas zmniejszania się prądu kanału jest znacznie krótszy od czasu trwania procesu ładowania pojemności C_{ds} . W rezultacie kanał tranzystora MOSFET zostaje wyłączony, gdy napięcie u_{ds} ma jeszcze bardzo małą wartość, a więc straty energii wyłączania są w takim przypadku niewielkie (rys. 4b).



Rys.4. Ilustracja procesu miękkiego wyłączania tranzystora MOSFET z uwzględnieniem indukcyjności pasywniczej: schemat zastępczy (a) oraz charakterystyczne przebiegi czasowe napięcia i prądu łącznika (b)

C. Faza III



Rys.5. Wpływ indukcyjności pasywniczej L_s na proces wyłączania prądu $I_{d,off}$ o dużej wartości: a) schemat zastępczy obwodu komutacyjnego; b) przebiegi prądu i napięcia tranzystora MOSFET

Trzecia faza procesu wyłączania (przedział III na rysunku 4) jest także związana z istnieniem indukcyjności pasywniczej L_s łącznika. W zależności od wartości prądu wyłączanego $I_{d,off}$, a stąd i jego stromości, indukcyjność ta może spowodować zmianę przebiegu analizowanego procesu miękkiego wyłączania, a tym samym wzrost wartości strat energii. Od chwili, w której zewnętrzny prąd i_d zaczyna maleć ze stromością $di_d/dt \approx di_s/dt$, indukcyjność L_s powoduje zaindukowanie się napięcia, którego wartość może być opisana równaniem

$$(8) \quad u_{L_s} = L_s \frac{di_s}{dt} \approx L_s \frac{di_d}{dt}$$

które jeszcze silniej niż w fazie I oddziałuje na obwód bramki. Przy bardzo małej rezystancji R_g i malejącym już prądzie i_g równanie (1) może być uproszczone do postaci

$$(9) \quad u_{gs} = u_{drv} - L_s \frac{di_d}{dt}$$

Przy odpowiednio dużej stromości prądu i_d , napięcie u_{L_s} może osiągnąć wartości zbliżone do wartości u_{drv} . Wtedy, zgodnie z (9), napięcie u_{gs} może się zmniejszyć poniżej wartości progowej $u_{gs(th)}$, a tym samym proces wyłączania kanału zostanie wstrzymany. Jeżeli nastąpi to zanim prąd i_{ch} zmaleje do zera, prąd kanału może być podtrzymany aż do chwili, w której zanika prąd i_d . W tym czasie napięcie u_{ds} przyjmuje już duże wartości powodując zwiększone straty energii (rys. 5b).

D. Faza IV

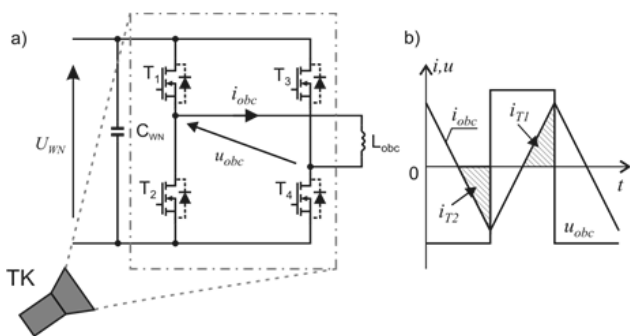
Ostatnia faza procesu komutacji (przedział IV na rysunku 4 i 5) może charakteryzować się tłumionymi oscylacjami związanymi z wymianą energii między pojemnością C_{ds} i indukcyjnością L_s łącznika.

Straty energii w procesie wyłączania zależą w głównej mierze od indukcyjności L_s , ładunku Q_{oss} potrzebnego do naładowania pojemności wyjściowej tranzystora MOS oraz stromości prądu i_d związanej z wartością prądu wyłączanego $I_{d,off}$. Z przeprowadzonej analizy wynika, że w przypadku wysokonapięciowych tranzystorów MOSFET o bardzo małej rezystancji kanału, ładunek Q_{oss} ma wartość wystarczającą do takiego opóźnienia procesu narastania napięcia u_{ds} , że prąd kanału zanika jeszcze przy bardzo małej wartości tego napięcia. Stąd w praktyce sytuacja przedstawiona na rysunku 5b ma miejsce dopiero, gdy prąd wyłączany ma bardzo duże wartości.

Weryfikacja eksperymentalna

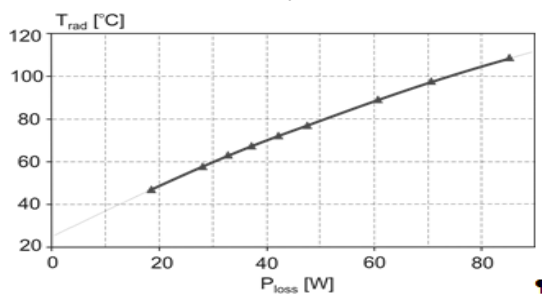
W celu oszacowania wartości strat mocy przy wyłączaniu tranzystorów MOSFET, wykonano układ pomiarowy zawierający jednofazowy mostek typu H zbudowany z tranzystorów IPW60R070C6, zasilany ze źródła napięcia stałego o wartości 280V i obciążony odbiornikiem o charakterze indukcyjnym (rys.6a). Łączniki T1÷T4 mostka sterowano tak, że każdy z nich przewodził przez czas równy ok. 50% okresu, dzięki temu uzyskano prostokątny przebieg napięcia oraz trójkątny przebieg prądu w obwodzie wyjściowym układu (rys.6.b). Zapewniono w ten sposób miękkie załączanie tranzystorów MOSFET, co oznacza, że całkowite straty mocy przekształtnika są równe sumie strat mocy przewodzenia tranzystorów i strukturalnych diod zwrotnych oraz mocy traconej przy wyłączaniu. Do sterowania tranzystorami wykorzystano sterowniki bramkowe zapewniające bardzo krótkie czasy załączania i wyłączania łączników, uzyskane dzięki zastosowaniu bardzo małej rezystancji dodatkowej w obwodzie bramki oraz specjalizowanego układu IXDD614 o wydajności prądowej 14A. Dodatkowo w celu zwiększenia udziału łączeniowych strat mocy w stosunku do strat całkowitych, układ testowy pracował z częstotliwością 100kHz.

Złożoność zjawisk występujących przy wyłączaniu tranzystorów należących do rozpatrywanej grupy MOSFET utrudnia prawidłową identyfikację strat energii w tym procesie. Ze względu na wewnętrzne procesy związane z istnieniem znacznej pojemności pasywniczej, opisywanych zjawisk nie można zaobserwować wykorzystując pomiary oscyloskopowe. Podobnie, ze względu na bardzo małe wartości tych strat, nie jest możliwe zmierzenie ich innymi metodami, bazującymi na pomiarach mocy wejściowej i wyjściowej przekształtnika [8], gdyż niepewność pomiaru stosunkowo dużej mocy przekształcaną jest wielokrotnie większa od oczekiwanej mocy wydzielanej w łącznikach wskutek procesu wyłączania.



Rys.6. Układ do pomiaru mocy strat w procesie wyłączenia tranzystora MOSFET (a) i przebiegi czasowe napięcia i prądu na odbiorniku z zaznaczeniem prądów tranzystora T1 (T4) i T2 (T3) (b); (TK – kamera termowizyjna)

Stąd też, do wyznaczenia całkowitych strat wydzielanych w łącznikach przekształtnika wykorzystano metodę termograficzną [7], która umożliwia określenie mocy strat na podstawie średniej temperatury radiatora T_{rad} , na którym umieszczone są tranzystory. W tym celu mostek tranzystorowy z rysunku 6 został wcześniej poddany kalibracji termicznej, w której mierzono temperaturę radiatora w stanie ustalonym, uzyskaną wskutek strat mocy przewodzenia tranzystorów wymuszonych stałym, ściśle określonym prądem. W wyniku procesu kalibracji uzyskano charakterystykę kalibracyjną (rys.7), która uzależnia temperaturę radiatora od wartości mocy wydzielanej w elementach półprzewodnikowych.



Rys.7. Charakterystyka kalibracyjna radiatora z czterema tranzystorami mostka zastosowanego w układzie testowym z rysunku 6

Badanie wykonano dla kilku różnych prądów odbiornika, przy czym ich wartość szczytowa jest jednocześnie wartością prądu wyłączanego przez tranzystory. Wartości łączeniowych strat mocy pojedynczego tranzystora P_{off} obliczono na podstawie zależności

$$(10) \quad P_{off} = \frac{1}{4} (P_{loss} - P_{con})$$

gdzie: P_{loss} – całkowite straty mocy tranzystorów mostka, określone metodą termograficzną, P_{con} – straty mocy przewodzenia łączników, obliczone na podstawie wartości chwilowej prądu łącznika oraz rezystancji kanału, odpowiadającej ustalonej temperaturze złącza.

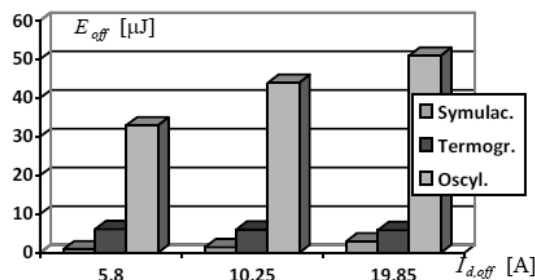
Uzyskane wyniki zostały przedstawione w tabeli 1. Wskazują one na bardzo małe wartości energii E_{off} traconej w procesie wyłączania rozważanych tranzystorów, nawet przy prądzie drenu równym ok. 20A.

Można także zauważyć, że jej wartość nie zależy od wartości prądu wyłączanego, co bezpośrednio potwierdza wnioski wynikające z przedstawionej wcześniej analizy zjawisk występujących podczas wyłączania tranzystorów MOSFET.

Tabela 1. Straty mocy tranzystora MOSFET IPW60R070C6, pracującego w układzie przedstawionym na rysunku 6

L_{obc} [μH]	$I_{d,off}$ [A]	I_{obc} [A]	T_{rad} [°C]	P_{loss} [W]	P_{con} [W]	P_{off}^* [W]	E_{off}^* [μJ]
35	19,85	11,00	52,7	23,53	21,05	0,617	6,17
68	10,25	5,95	34,7	7,92	5,49	0,610	6,1
125	5,82	3,26	29,9	3,96	1,59	0,592	5,92

*) wartości odniesione do pojedynczego tranzystora



Rys.8. Porównanie wyników badań symulacyjnych, termograficznych i oscyloskopowych wyznaczania energii traconej przy wyłączaniu tranzystora MOSFET w układzie z rysunku 6

Podsumowanie

W pracy przedstawiono opis analityczny wyjaśniający rzeczywiste procesy zachodzące w tranzystorach MOSFET podczas ich wyłączania sterownikiem o bardzo małej rezystancji. Potwierdzono wpływ naturalnych właściwości tranzystorów polowych na proces miękkiego wyłączania wskazując, że tracona jest tylko niewielka część energii w odniesieniu do energii zmagazynowanej w pojemności wyjściowej łącznika. Jednocześnie wskazano na przyczyny niedokładności pomiarów bazujących na wyznaczaniu strat łączeniowych na podstawie przebiegów czasowych prądu i_d i napięcia u_{ds} tranzystora, czyli tzw. pomiarów oscyloskopowych (rys.8).

Badania współfinansowane ze środków przeznaczonych na działalność statutową Instytutu Sterowania i Elektroniki Przemysłowej Politechniki Warszawskiej.

Autor: dr inż. Piotr Grzejszczak, Politechnika Warszawska, Instytut Sterowania i Elektroniki Przemysłowej, ul. Koszykowa 75, 00-662 Warszawa, E-mail: piotr.grzejszczak@ee.pw.edu.pl

LITERATURA

- [1] Rąbkowski J., Pefitsis D., Nee H.-P., Parallel-Operation of Discrete SiC BJTs in a 6-kW/250-kHz DC/DC Boost Converter, *IEEE Trans. on Power Electron.*, 29 (2014), n.5, 2482-2491
- [2] Grzejszczak P., Nowak M., Barlik R., Analiza procesów łączeniowych tranzystorów MOSFET, *Elektronika: konstrukcje, materiały, technologie*, 12 (2012) nr.12, 23-27
- [3] Baliga B. J., *Fundamentals of Power Semiconductor Devices*. New York, USA: Springer, 2008
- [4] Infineon, Karta katalogowa tranzystora IPW60R070C6, (2014) [Online]. www.infineon.com
- [5] Grzejszczak P., Nowak M., Barlik R., Analityczny opis nieliniowej pojemności wysokonapięciowych łączników energoelektronicznych przy wyznaczaniu strat energii, *Przegląd Elektrotechniczny*, 90 (2014), nr.11, 74-77
- [6] Chen Z., Boroyevich D., Burgos R., Experimental Parametric Study of the Parasitic Inductance Influence on MOSFET Switching Characteristics, Proc. of the International Power Electronics Conference, Singapur, 27-29.10.2010, 164-169
- [7] Grzejszczak P., Metodyka wyznaczania strat energii w łącznikach półprzewodnikowych przekształtnika o cechach podwójnego mostka aktywnego z uwzględnieniem zjawisk termicznych, Rozprawa doktorska, Politech. Warszawska, 2014
- [8] Xiao C., Chen G., Odendaal W. G. H., Overview of power loss measurement techniques in power electronics systems, *IEEE Trans. Ind. Appl.*, 43 (2007), n.3, 657-664