

## Synchronizacja operacji w przyrządzie do oceny i rejestracji parametrów jakości energii elektrycznej

**Streszczenie.** W artykule przedstawiono zagadnienie synchronizacji operacji wykonywanych w torze rejestracji parametrów z systemu elektroenergetycznego. Dla uzyskania płynności przepływu danych niezbędna jest wzajemna synchronizacja poszczególnych operacji przetwarzania danych w kolejnych blokach funkcjonalnych toru oraz operacji przesyłania danych między blokami funkcjonalnymi na kilku poziomach realizowanych operacji (bitu, ramki i synchronizacji informacji).

**Abstract.** The article presents the problem of synchronization of operations performed in recording track of parameters from the electrical power system. To obtain the fluency of data flow in the subsequent functional blocks of the track, the mutual synchronization of various operations of data processing as well as the synchronization of data transfer operations between functional blocks on several levels of the carried out operations (the bit, the frame and the information synchronization) is necessary. (**The synchronization of operations in instrument for evaluation and registration of parameters of electrical power quality**).

**Słowa kluczowe:** synchronizacja, interfejs, przetwarzanie danych, relacje czasowe.

**Keywords:** synchronization, interface, data processing, time relationship.

### Wstęp

Większość spośród naturalnie występujących wielkości fizycznych jest ciągła (analogowa). Informacja o ich wartościach może być przetwarzana w układzie pomiarowym z wykorzystaniem sygnałów elektrycznych, analogowych bądź cyfrowych. Również na dwa różne sposoby odbywa się przesyłanie informacji analogowej pomiędzy blokami funkcjonalnymi toru pomiarowego, także z wykorzystaniem interfejsów komunikacyjnych:

- transmisja analogowa, gdzie informacja jest bezpośrednio kodowana w parametrach przenoszącego ją sygnału analogowego,
- transmisja cyfrowa, podczas której sygnał kodowany jest danymi cyfrowymi, uzyskanymi w efekcie wcześniej przeprowadzonego przetwarzania informacji analogowej do postaci reprezentacji cyfrowej.

Układowe przetwarzanie informacji w analogowych torach pomiarowych jest związane z oddziaływaniem różnorodnych wielkości zakłócających procesy pomiarowe, stąd rozwój techniki pomiarowej zmierza w kierunku przetwarzania cyfrowej reprezentacji informacji analogowej w cyfrowych torach pomiarowych, w których odporność na takie oddziaływania jest nieporównywalnie większa. Tor pomiarowy jest tą częścią przyrządu lub systemu pomiarowego, przez którą przechodzi sygnał pomiarowy (lub ogólniej: informacja pomiarowa), od jego wejścia do wyjścia [1].

Dla sprzężenia toru cyfrowego ze źródłem analogowej informacji pomiarowej konieczne jest zastosowanie odpowiednich układów analogowych. Ze względu na podatność na zakłócenia, ich konfiguracja jest ograniczana do niezbędnej dla poprawnego poboru informacji pomiarowej (np. z uwzględnieniem filtrów antyaliasingowych) i jej przetworzenia do postaci cyfrowej. Podstawowe operacje przetwarzania danych w torze cyfrowym [2] realizowane są w odpowiednich algorytmach oprogramowania (np. w postaci programu wykonywanego w układzie mikroprocesora) lub układowo (np. z wykorzystaniem cyfrowych układów programalnych, skonfigurowanych programowo). Algorytmy te wynikają z założonych funkcji pomiarowych i modelu matematycznego, realizowanego w torze pomiarowym.

W torze może występować kilka niezależnych bloków funkcjonalnych, cyklicznie realizujących odrębne fragmenty zadanej funkcji pomiarowej. Zarówno konfiguracja bloków w torze pomiarowym, jak i realizowana funkcja pomiarowa,

mogą być w cyfrowym przyrządzie pomiarowym zmieniane programowo, rzadziej sprzętowo.

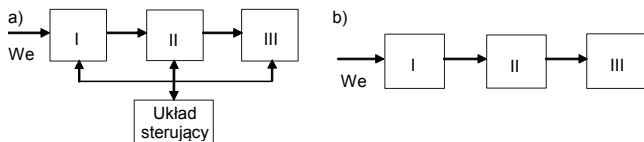
Operacje realizowane w poszczególnych blokach funkcjonalnych toru pomiarowego muszą być wzajemnie skoordynowane. Również przekazywanie danych pomiędzy blokami musi być prowadzone w koordynacji z operacjami w poszczególnych blokach.

Konfiguracja torów pomiarowych w przyrządzie jest optymalizowana pod kątem realizowanych w nich funkcji pomiarowych. Na rysunku 1 przedstawiono dwa tory pomiarowe, każdy z nich złożony jest z trzech bloków funkcjonalnych (I, II, III) w łańcuchu pomiarowym, realizujących takie same funkcje pomiarowe, różniące się sposobem synchronizacji wykonywanych w nich operacji.

Rysunek 1.a przedstawia tor pomiarowy, w którym poszczególne operacje (lub ich część) są synchronizowane przez wydzielony, centralny układ sterujący. Układ ten, na bazie informacji o statusie poszczególnych operacji, zarządza funkcjonowaniem bloków toru pomiarowego, synchronizuje ich współpracę. Przykładem przyrządu wyposażonego w tory pomiarowe, których operacje w blokach funkcjonalnych są skoordynowane w sposób jak na rysunku 1.a jest oscyloskop cyfrowy, w którym np. dla przechwycenia krótkich, losowych sygnałów występujących rzadko, takich jak zakłócenia impulsowe, konieczna jest dodatkowa analiza informacji pomiarowej. Realizowana jest ona w układzie sterującym i umożliwia m.in. wydzielenie wybranych informacji ze strumienia danych w torze pomiarowym. W przypadku wyżej przywołanej funkcji pomiarowej oscyloskopu, z danych uzyskiwanych z przetwornika ADC (ang. Analog-to-Digital Converter) o dużej szybkości przetwarzania (np. powyżej 1 GS/s) należy wyodrębnić określoną liczbę cyfrowych reprezentacji próbek badanego sygnału dla utworzenia obrazu interesującego fragmentu przebiegu, dla jego wizualizacji na ekranie. Pod nadzorem układu sterującego, równocześnie synchronizującego operacje realizowane w torze pomiarowym, możliwe jest odświeżanie obrazu na ekranie oscyloskopu z częstotliwością rzędu setek tysięcy obrazów na sekundę.

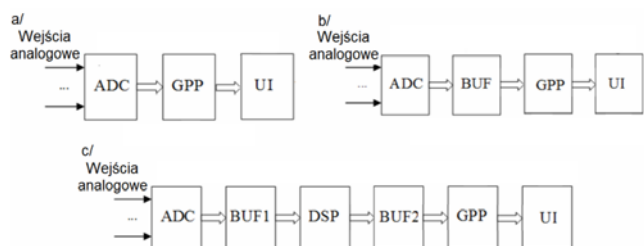
Rysunek 1.b ilustruje przypadek toru pomiarowego z synchronizacją rozproszoną, w którym współdziałanie poszczególnych bloków funkcjonalnych opiera się na wzajemnej synchronizacji operacji, realizowanej bezpośrednio pomiędzy blokami wymieniającymi informacje. Brak jest nadrzędnego bloku, koordynującego

wymianę danych pomiędzy kaskadowo połączonymi blokami funkcjonalnymi toru. Tego typu sposób synchronizacji jest najpowszechniej stosowany w torach pomiarowych, zwłaszcza tam, gdzie istotna jest ciągłość oraz płynność przetwarzania i rejestracji strumienia informacji. W dalszej części artykułu uwagę skupiono na torach pomiarowych, w których synchronizacja pomiędzy operacjami ma charakter rozproszony.



Rys.1. Synchronizacja operacji w cyfrowych torach pomiarowych: a) centralna, b) rozproszona

Na rysunku 2 przedstawiono przykładowe konfiguracje cyfrowych torów pomiarowych z rozproszoną synchronizacją poszczególnych operacji. W układzie ADC odbywa się przetwarzanie sygnału analogowego (zwykle napięcia) na jego cyfrową reprezentację. Jeśli zadane algorytmy pomiarowe można zrealizować w oprogramowaniu i przy wykorzystaniu zasobów procesora ogólnego przeznaczenia GPP (ang. General Purpose Processor) oraz możliwe jest bezpośrednie połączenie GPP, zarówno z ADC, jak i interfejsem użytkownika UI (ang. User Interface), wyposażonym m.in. w układy indykacji i rejestracji, stosowana jest konfiguracja najprostszą, przedstawioną na rysunku 2.a. Na rysunku 2.b zamieszczono konfigurację toru pomiarowego, w którym przekazywanie danych z ADC do GPP nie jest możliwe bezpośrednio, ze względu na odmienne standardy interfejsów dostępnych w obydwu układach, zarówno w zakresie warstwy fizycznej (m.in. parametry sygnałów we/wy), jak i warstwy łącza danych (m.in. format danych) modelu referencyjnego OSI (ang. Open Systems Interconnection). Niezbędne jest wówczas stosowanie dodatkowego układu pośredniczącego BUF, zapewniającego połączenie portów interfejsów w różnych standardach. Jednocześnie, pozostałe zasoby procesora GPP są wystarczające dla realizacji zadanych funkcji pomiarowych i komunikacji z układami UI. Konfiguracja toru pomiarowego z rysunku 2.c jest wymagana w sytuacji, gdy złożoność operacji przetwarzania danych w ramach funkcji pomiarowej wymaga zastosowania odrębnego procesora DSP (ang. Digital Signal Processor) [3]. Procesor GPP realizuje wówczas głównie zadania związane z obsługą układu UI. Dodatkowo, kluczowe układy toru pomiarowego (ADC, DSP, GPP) wyposażone są w porty interfejsów w różnych standardach. Dla ich sprzężenia stosowane są układy pośredniczące BUF1 i BUF2.



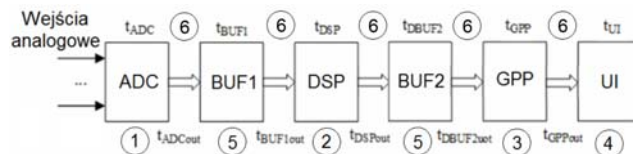
Rys.2. Przykładowe konfiguracje cyfrowych torów pomiarowych

Dla uzyskania płynności wypełniania założonych zadań w cyfrowym torze pomiaru i rejestracji informacji analogowych wymagane zapewnienie synchronizacji pomiędzy realizowanymi operacjami. Wśród

najważniejszych operacji realizowanych w takim torze pomiarowym wielkości analogowych można wyróżnić:

1. przetwarzanie analogowo-cyfrowe A/D (ang. Analog-to-Digital) sygnałów niosących informacje o wartościach mierzonych wielkości,
2. wyznaczenie wartości określonych parametrów zgodnie z algorytmami pomiarowymi,
3. sterowanie funkcjami przyrządu, komunikacja z układami UI,
4. indykacja i rejestracja zadanych wyników obliczeń wartości wybranych wielkości,
5. konwersja pomiędzy standardami interfejsów,
6. przesyłanie informacji pomiędzy blokami funkcjonalnymi toru.

W odniesieniu do konfiguracji toru pomiarowego z rysunku 2.c, na rysunku 3 cyframi oznaczono miejsca, w których wykonywane są odnośne operacje.



Rys.3. Rozmieszczenie operacji realizowanych w torze pomiarowym

Wykonanie każdej z wymienionych operacji wymaga ściśle określonego czasu, po którym dane wyjściowe stają się dostępne do wykorzystania w kolejnych operacjach. Synchronizacja operacji w torze pomiarowym oznacza współdziałanie jego wyodrębnionych układów (bloków funkcjonalnych) w zakresie wymiany danych, z jej koordynacją w czasie. W odniesieniu do operacji 1-5, synchronizacja wiąże się z sygnalizacją zakończenia danej operacji i gotowości danych do wykorzystania w kolejnej operacji (bloku). Synchronizacja wiąże się również z sygnalizacją gotowości do przyjęcia kolejnej partii danych dla ich przetworzenia. W najszerszym zakresie zagadnienie synchronizacji odnosi się do operacji 6 - przesyłania informacji pomiędzy blokami funkcjonalnymi z wykorzystaniem interfejsu komunikacyjnego. Zagadnienie to należy rozpatrywać na kilku poziomach:

- synchronizacja bitowa - realizowana w warstwie fizycznej interfejsu, służąca identyfikacji wartości logicznej kolejnych bitów informacji, zawartych w strumieniu danych cyfrowych, przenoszonych za pomocą sygnałów interfejsowych,
- synchronizacja ramki - realizowana w warstwie łącza danych, związana z identyfikacją pól ramki,
- synchronizacja informacji - odbywająca się w warstwie aplikacji, związana z poprawnym wykorzystaniem przesyłanej informacji.

W artykule omówiono problem płynności przesyłania danych w torze pomiarowym opracowanego przyrządu, z uwzględnieniem zagadnień rozproszonej synchronizacji pomiędzy operacjami wykonywanymi w poszczególnych jego blokach funkcjonalnych oraz synchronizacji przekazywania danych pomiędzy blokami.

W ogólności, każde z zagadnień związanych z synchronizacją można rozwiązać w trybie synchronicznym, kiedy moment rozpoczęcia wysyłania informacji z nadajnika i jej odbioru w odbiorniku jest inicjowany przez nadajnik, jak i w trybie asynchronicznym, gdy początek przekazywania informacji jest wyznaczany przez odbiornik.

W torze pomiarowym opracowanego przyrządu przeprowadzono badania efektów związanych z asynchroniczną inicjacją przekazywania danych pomiędzy dwoma wybranymi blokami przyrządu, przy wykorzystaniu

standardowego interfejsu cyfrowego. Synchronizacja operacji przekazywania danych pomiędzy pozostałymi blokami układami przyrządu odbywa się wyłącznie w trybie synchronicznym.

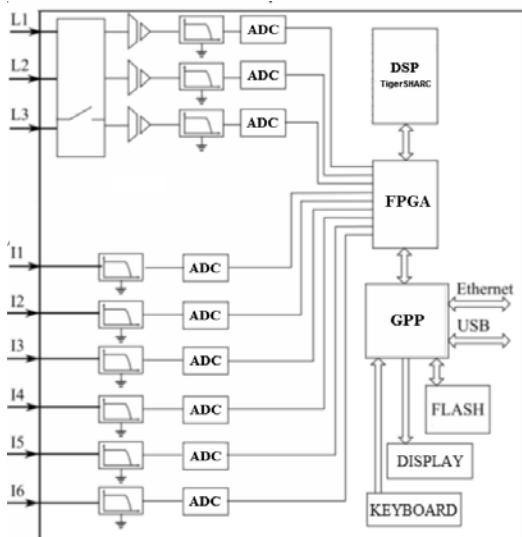
Zagadnienie właściwego współdziałania bloków funkcjonalnych urządzenia, zarówno w zakresie przetwarzania, jak i wymiany danych, jest szczególnie istotne w torze pomiarowym, w którym prędkość strumienia danych osiąga wartości graniczne w stosunku do przepustowości występującego w każdym torze tzw. "najsłabszego ogniwa", tj. operacji, która powoduje pojawienie się ograniczeń w przepustowości całego toru. Wówczas, szczególnie znaczenie ma koordynacja pomiędzy pozostałymi operacjami w torze pomiarowym. Właściwa koordynacja tych operacji pozwala na wygospodarowanie dodatkowego czasu, który można wykorzystać dla realizacji krytycznej operacji w torze pomiarowym.

### Operacje w przyrządzie estymator/analizator

W zaprojektowanym i wykonanym urządzeniu estymator/analizator zaimplementowano zestaw funkcji pomiarowych, pozwalających na wyznaczanie parametrów jakości energii elektrycznej [4,5]. Wartości tych parametrów są udostępniane użytkownikowi na wyświetlaczu graficznym, a także rejestrowane w przenośnym urządzeniu SD (ang. Secure Digital) lub na karcie pamięci USB (ang. Universal Serial Bus). Przyrząd umożliwia również rejestrację cyfrowych reprezentacji "surowych" próbek sygnałów w sieci elektroenergetycznej.

Rysunek 4 przedstawia topologię fizyczną urządzenia - strukturę połączeń pomiędzy jego głównymi blokami funkcjonalnymi:

- wejścia analogowe (3 napięcia, 6 prądów), dostarczające sygnały do wejść przetworników ADC,
- procesor DSP z oprogramowaniem do wyznaczania parametrów i wskaźników jakości energii elektrycznej,
- procesor GPP, realizujący zadania obsługi interfejsu użytkownika, w tym wyboru funkcji pomiarowej,
- układ FPGA (ang. Field-Programmable Gate Array), zapewniający wymianę danych pomiędzy blokami funkcjonalnymi urządzenia.



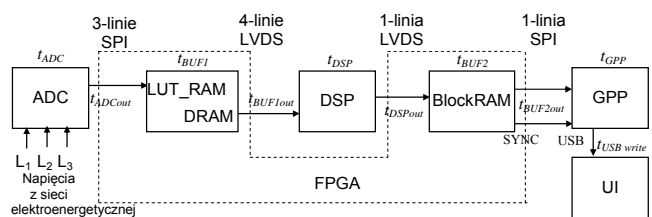
Rys.4. Topologia fizyczna urządzenia estymator/analizator

Centralny układ na rysunku 4, jakim jest układ FPGA, nie jest jednak najważniejszym układem w torach pomiarowych urządzenia. Główne operacje związane z przetwarzaniem danych pomiarowych realizowane są w układzie DSP, gdzie odbywa się programowe wyznaczanie

wartości wybranych wskaźników jakości energii elektrycznej, jak również buforowanie bloku danych dla ich rejestracji.

Z kolei na rysunku 5 pokazano topologię logiczną urządzenia, ilustrującą sposób przepływu danych pomiędzy blokami funkcjonalnymi urządzenia. Dla uproszczenia, na rysunku 5 pokazano jedynie wejścia napięć z systemu elektroenergetycznego. Taka konfiguracja torów pomiarowych przyrządu jest wykorzystywana w jednej z opcji pracy urządzenia - estymator (rys.6).

Poprzez potrójny synchroniczny interfejs SPI (ang. Serial Peripheral Interface) dane z ADC do LUT\_RAM (ang. Look-Up Table Random Access Memory) są przesyłane w takt impulsów zegarowych o częstotliwości 17 MHz, generowanych w FPGA [6]. Generacją impulsów zegarowych rozpoczyna się po sygnalizacji do FPGA zakończenia bieżącego cyklu przetwarzania w ADC. Po zapisaniu w buforze LUT\_RAM trzech słów 16-bitowych, dane są przekształcane do odpowiedniego formatu dla przesłania do DSP i umieszczane w pamięci DRAM (ang. Distributed RAM), obejmującej 8 zestawów komórek pamięci. Transmisja z DRAM do DSP jest sterowana przez sygnał zegara o częstotliwości 100 MHz, generowany w układzie FPGA. Synchroniczny interfejs LVDS (ang. Low-Voltage Differential Signaling) [7], wykorzystujący cztery linie danych, rozpoczyna działanie po zakończeniu rozmieszczania danych w DRAM, gdy z DSP pojawia się sygnał gotowości do odbioru danych.



Rys.5. Topologia logiczna - schemat funkcjonalny przyrządu estymator/analizator

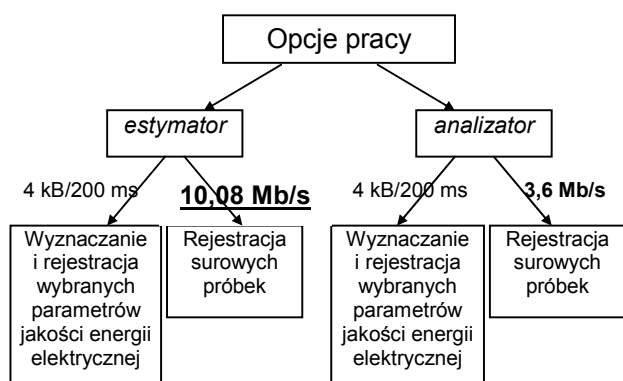
Algorytm obliczania wartości parametrów charakteryzujących jakość energii elektrycznej jest realizowany w czasie rzeczywistym w programie DSP dla okien czasowych obejmujących zadaną liczbę okresów sygnałów z systemu elektroenergetycznego (10 okresów dla sieci o częstotliwości 50 Hz lub 12 okresów dla sieci 60 Hz). W trybie rejestracji cyfrowych reprezentacji "surowych" próbek sygnałów w sieci elektroenergetycznej układ DSP jedynie buforuje dane (w blokach 4 kB) w wewnętrznej pamięci, zanim zostaną one przesłane do GPP dla zapisu na urządzeniu SD.

Transmisja z DSP do pamięci BlockRAM (pamięć dwuportowa) w FPGA jest sterowana przez sygnał zegarowy o częstotliwości 125 MHz, generowany w DSP. Synchroniczny interfejs LVDS, zawierający jedną linię danych, rozpoczyna działanie, gdy dane w DSP są gotowe do wysłania.

Po zapisaniu danych w BlockRAM dane są gotowe do przekazania do GPP. Synchroniczna transmisja z FPGA do GPP, za pośrednictwem interfejsu SPI, rozpoczyna się, gdy pojawia się sygnał zegarowy o częstotliwości 18 MHz, generowany w GPP. W zależności od wybranej opcji pracy urządzenia, dane przesłane do GPP są przesyłane do układu wyświetlacza graficznego, bądź rejestrowane w pamięci przenośnej USB Flash Drive.

Na rysunku 6 pokazano podstawowe opcje pracy urządzenia, z uwzględnieniem natężenia strumienia danych przetwarzanych w torze pomiarowym. Największa wartość tego parametru występuje w opcji „estymator” - rejestracja

surowych próbek napięć fazowych (10,08 Mb/s). W tej opcji szczególnie istotna jest właściwa koordynacja operacji wykonywanych na strumieniu danych.



Rys.6. Główne opcje pracy estymatora/analizatora

W opcji "estymator" próbki trzech napięć w sieci elektroenergetycznej przetwarzane są na cyfrowe reprezentacje z prawie 10-krotnie większą szybkością (210 kS/s), niż próbki trzech napięć i 6 prądów w opcji "analizator" (25 kS/s).

Tabela 1 zawiera zestawienie czasów wykonywania głównych operacji w torze pomiarowym przyrządu, realizowanych podczas rejestracji cyfrowych reprezentacji "surowych" próbek sygnałów z sieci elektroenergetycznej w pamięci przenośnej dołączonej do GPP.

Warunek płynności przepływu informacji, w odniesieniu do operacji realizowanych w przyrządzie (rys.5), należy analizować w dwóch odrębnych etapach: pierwszym, dotyczącym operacji w torze od ADC do DSP, realizowanych w takt akwizycji próbek sygnałów z sieci elektroenergetycznej, oraz drugim, w odniesieniu do operacji na drodze z DSP do GPP (i pamięci USB), które odbywają się w rytmie gromadzenia i przetwarzania danych w DSP, w oknach czasowych ok. 200 ms. Czasy wykonywania najważniejszych operacji, realizowanych w obwodach toru pomiarowego od ADC do DSP, pokazano w części A Tabeli 1. Część B Tabeli 1 zawiera czasy wykonywania operacji w torze pomiędzy DSP i GPP.

Tabela 1. Zestawienie czasów wykonywania głównych operacji w torze pomiarowym w przyrządzie estymator/analizator

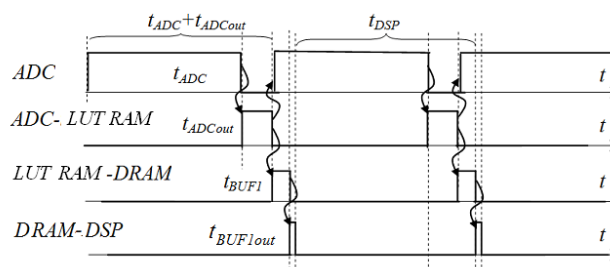
A		
	Czas przetwarzania w ADC wraz z czasem transmisji danych do FPGA: $t_{ADC} + t_{ADCout}$	3,95 $\mu$ s
	Czas przetwarzania danych w FPGA wraz z czasem wysyłania danych do DSP: $t_{BUF1} + t_{BUF1out}$	0,66 $\mu$ s
	Czas pozostający na przetwarzanie danych w DSP: $t_{DSP}$	3,29 $\mu$ s
B	Czas buforowania bloku danych 4 kB w DSP: $t_{DSP4kB}$	2,43 ms
	Czas przesyłania bloku danych z DSP do GPP: $t_{BUF2} + t_{BUF2out} + t_{GPP}$	2,18 ms
	Czas na zapis bloku danych do przenośnej pamięci USB Flash Drive: $t_{USB write}$	0,25 ms

Pierwszy etap analizy odnosi się do kolejnych cykli przetwarzania próbek w ADC i przesyłania danych do DSP

$$(1) t_{ADC} + t_{ADCout} \geq t_{BUF1} + t_{BUF1out} + t_{DSP}$$

Dla przetwarzania danych on-line w DSP, zanim pojawia się zestaw danych z ADC, pozostaje czas ok. 3,3  $\mu$ s. Na

rysunku 7 zilustrowano sekwencję synchronizacji pomiędzy operacjami realizowanymi w torze pomiarowym od ADC do DSP.



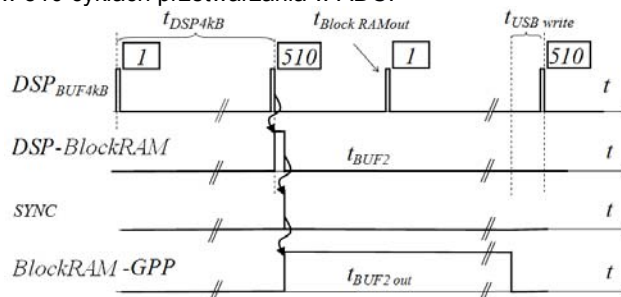
Rys.7. Synchronizacja operacji w części toru od ADC do DSP

Drugi etap analizy (w uproszczeniu) związany jest z buforowaniem bloku 4 kB danych w DSP. W czasie buforowania, poprzedni zestaw danych musi być przesłany z DSP do FPGA oraz dalej do GPP i ostatecznie zarejestrowany:

$$(2) t_{DSP4kB} \geq t_{BUF2} + t_{BUF2out} + t_{GPP} + t_{USBwrite}$$

Jak pokazano w części B Tabeli 1, blok 4 kB danych musi być zapisany do pamięci przenośnej w czasie nie przekraczającym  $t_{USB write} \leq 0,25$  ms.

Na rysunku 8 przedstawiono sekwencję synchronizacji pomiędzy operacjami realizowanymi w części toru pomiarowego od DSP do GPP. Blok 4 kB danych buforowanych w DSP obejmuje cyfrowe reprezentacje próbek wartości chwilowych napięć fazowych, uzyskanych w 510 cyklach przetwarzania w ADC.



Rys.8. Synchronizacja operacji w części toru od DSP do GPP

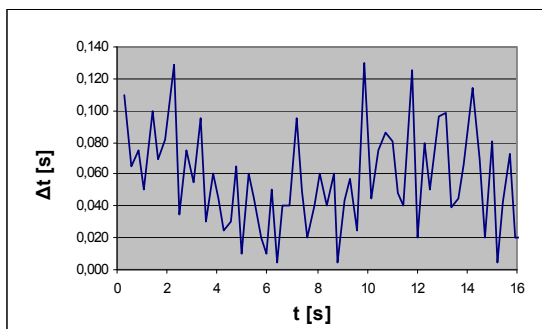
### Tryby synchronizacji w przyrządzie

Rozproszona synchronizacja kolejnych operacji przetwarzania danych i ich przesyłania pomiędzy blokami funkcjonalnymi toru pomiarowego w opracowanym przyrządzie jest realizowana w trybie synchronicznym, tzn. następna operacja w torze pomiarowym (przetwarzanie lub przesyłanie danych) jest inicjowana po zakończeniu operacji ją poprzedzającej w łańcuchu pomiarowym. Kolejną operację inicjuje operacja zakończona w przeciwieństwie do trybu asynchronicznego, gdzie synchronizacja jest inicjowana przez operację korzystającą z danych pochodzących z zakończonej operacji.

Dla weryfikacji słuszności stosowania synchronicznego trybu w synchronizacji pomiędzy operacjami przeprowadzono dodatkowe badania, odnoszące się do przesyłania danych pomiędzy BlockRAM w FPGA a układem GPP (rys.5). Dodatkowym powodem podjęcia takich badań jest specyfika oprogramowania wykorzystywanego w układzie GPP, w którym port synchronicznego interfejsu SPI, łączącego ten blok z FPGA, funkcjonuje jako Master i jest źródłem sygnału zegarowego dla interfejsu. Badania dotyczyły sposobu rozpoczęcia przesyłania danych między tymi blokami z

wykorzystaniem interfejsu SPI: asynchronicznego oraz synchronicznego trybu inicjacji przekazywania danych z FPGA do GPP.

Wstępna koncepcja zakładała inicjowanie odczytu danych z FPGA na drodze programowego wyznaczenia momentu początku transmisji danych z wykorzystaniem układów czasowych w GPP. Co 200 ms układy te uaktywniały programowo zegar sterujący transmisją przez SPI, powodując odczyt danych z FPGA i ich zapis do pamięci RAM w GPP. Rozpoczęcie przesyłania danych odbywało się więc asynchronicznie w stosunku do chwili czasowej, po której są gotowe w BlockRAM do wysłania. Dane w BlockRAM zawierają dane przetworzone w DSP, zbierane przez zadaną liczbę okresów przebiegów w sieci elektroenergetycznej. Jednakże, częstotliwość sygnałów w sieci elektroenergetycznej nieznacznie zmienia się w stosunku do częstotliwości układów zegarowych w GPP. W efekcie, w trakcie odczytu z FPGA, dane mogły być nadpisywane nowym zestawem danych z DSP i wówczas do GPP dostarczane były niepoprawne dane, zawierające części dwóch kolejnych ramek z DSP. Przykład ilustrujący nieregularność czasu pomiędzy poprawnie odebranymi danymi, zapisanymi w GPP, jest przedstawiony na rysunku 9. Krok czasowy pomiędzy zapisem ramek o poprawnej zawartości zmienia się od wartości nominalnej (200 ms) o wartość  $\Delta t$  w szerokim zakresie. O ile ma to ograniczone znaczenie w przypadku wyświetlania wartości wybranych parametrów jakości energii elektrycznej na wskaźniku przyrządu ze względu na potencjalnie niewielkie zmiany tych wartości zawartych w kolejnych przesyłanych ramkach, sytuacja taka jest nie do zaakceptowania przy rejestracji ramek zawierających informację o wartościach wyznaczanych parametrów, a zwłaszcza w trybie rejestracji surowych próbek sygnałów w systemie elektroenergetycznym.



Rys.9. Nieregularność przesyłania poprawnych danych z BlockRAM w FPGA do GPP [3]

W rezultacie, koncepcję synchronizacji operacji w FPGA i GPP w trybie asynchronicznym uznano za niespełniającą warunki płynności przepływu danych.

Koncepcję inicjacji wymiany danych pomiędzy FPGA a GPP w trybie synchronicznym zrealizowano z wykorzystaniem dodatkowej linii SYNC (rys.5, rys.8) między FPGA a GPP, na której sygnał jest ustawiany po zapisie pełnego zestawu danych z DSP do BlockRAM w FPGA.

Sygnał ten inicjuje przerwanie w GPP, wymuszające start zegara sterującego transmisją danych z FPGA do GPP za pośrednictwem interfejsu SPI.

Badania wykazały, że synchroniczna inicjacja komunikacji pomiędzy wybranymi blokami funkcjonalnymi przyrządu, w miejsce asynchronicznej, wyeliminowała problem płynności przesyłania danych w torze pomiarowym przyrządu.

## Wnioski

Podstawowym warunkiem płynności wykonywania funkcji pomiarowych w przyrządzie jest wzajemna synchronizacja realizowanych operacji, w tym synchronizacja procesów przetwarzania danych i ich transmisji między blokami funkcjonalnymi przyrządu. Dla toru pomiarowego o rozproszonej synchronizacji, pomiędzy poszczególnymi operacjami możliwe jest stosowanie zarówno inicjacji kolejnej operacji w trybie synchronicznym, jak i asynchronicznym.

W artykule przedstawiono zagadnienie synchronizacji operacji wykonywanych w torze rejestracji danych w przyrządzie estymator/analizator.

W trakcie badań funkcjonalnych przyrządu testowano metody asynchronicznej oraz synchronicznej inicjacji przesyłania danych za pośrednictwem interfejsu SPI, pomiędzy FPGA i GPP.

W odniesieniu do wszystkich operacji realizowanych w przyrządzie, wyniki badań potwierdziły, że synchronizacja kolejnych etapów przetwarzania informacji pomiarowej, oparta na synchronicznej inicjacji następujących po sobie operacji realizowanych w torze pomiarowym, okazała kluczową dla funkcjonalności całego urządzenia.

**Autor:** dr inż. Romuald Maśnicki, Akademia Morska w Gdyni, Katedra Elektroenergetyki Okrętowej, ul. Morska 81-87, 81-225 Gdynia, E-mail: [romas@am.gdynia.pl](mailto:romas@am.gdynia.pl)

## LITERATURA

- [1] Międzynarodowy Słownik Terminów Metrologii Prawnej, Wydanie polskie, GUM, Warszawa, 2002.
- [2] Zieliński T., Cyfrowe przetwarzanie sygnałów. Od teorii do zastosowań, WKŁ, Warszawa, 2005.
- [3] Kowalski H., Procesory DSP w przykładach, Wydawnictwo BTC, Legionowo, 2012.
- [4] Maśnicki R., Mindykowski J., Hallmann D., "The strategies of data recording in power quality parameters measuring instrument", 20th IMEKO TC4 International Symposium and 18th International Workshop on ADC Modelling and Testing, pp. 635-640, Benevento, Italy, 2014.
- [5] Maśnicki R., Mindykowski J., "The synchronization of processes in registration track of data from electrical power system", Proceedings of XXI IMEKO World Congress, pp. 649-652, Praga, 2015.
- [6] Maśnicki R., Hallmann D., Zastosowanie FPGA w akwizycji danych z systemu elektroenergetycznego, PAK, nr 12/2012, str. 1205-1207.
- [7] Maśnicki R., Hallmann D., Konwersja danych pomiędzy interfejsami Link Port i SPI, PAK vol. 56, nr 12/2011, str. 1466-1468.