

doi:10.15199/48.2016.09.21

Optymalizacja banków filtrów z przełączanymi prądami dla technologii CMOS w nano-skali

Streszczenie. W artykule omówiono problem projektowania i optymalizowania układów analogowych pracujących w trybie przełączanych prądów. Technologia CMOS z tranzystorami o rozmiarach kanałów mniejszych niż kilka dziesiątek nm. jest wzięta pod uwagę. Zaprezentowano metodę optymalizacji charakterystyki częstotliwościowej z uwzględnieniem eliminacji zjawiska offsetu w odpowiedzi czasowej analogowych układów scalonych. Procedura projektowania bazuje na algorytmie Hooke'a-Jeeves'a zmodyfikowanym pod kątem optymalizacji dyskretnej. Wyniki przedstawiono dla pary filtrów piątego rzędu pracującej w trybie przełączanych prądów. Otrzymane rezultaty niemal całkowicie pokrywają się z charakterystykami idealnymi, świadcząc o skuteczności zaproponowanej metody optymalizacji.

Abstract. In the paper the problem of design and optimization of analog circuits, operating in switched current mode, is described. The CMOS technology with transistors of channel dimensions smaller than several tens of nm is taking into account. A method to optimize the frequency response with regard to the offset elimination in the time response of analog integrated circuits is presented. The procedure is based on the Hooke-Jeeves algorithm modified for discrete optimization. The results are shown for a fifth-order filter pair operating in the switched current mode. The results almost completely coincide with the ideal frequency response, demonstrating the effectiveness of the proposed optimization methods. (**Switched-current filter banks optimization for nano-scale CMOS technology.**)

Słowa kluczowe: przełączane prądy (SI), para filtrów, algorytm Hooke'a-Jeeves'a, optymalizacja, nanoskala, układy CMOS, bank (zespół) filtrów, układy analogowe.

Keywords: switched current(SI), filter pair, Hooke-Jeeves algorithm, optimization, nano-scale, CMOS circuits, filter bank, analog circuits.

Wprowadzenie

Rozwój nanometrowych procesów technologicznych CMOS przyniósł w ostatnich latach wiele zmian na rynku elektronicznym. Miniaturyzacja związana ze zmniejszeniem rozmiarów kanałów tranzystorów do wartości rzędu kilkudziesięciu a nawet kilkunastu nm. pozwoliła na znaczący rozwój urządzeń mobilnych, dzięki czemu nowoczesny sprzęt może, przy baterijnym zasilaniu, pracować znacznie dłużej.

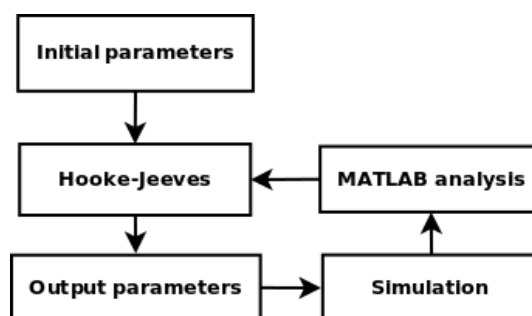
W związku z wieloma zastosowaniami układów CMOS, o czym była mowa wyżej, oraz ich rozwojem rośnie zapotrzebowanie na różnego rodzaju makrokomórki w produkowanych układach scalonych. Złożoność projektowania takich obwodów w nowych technologiach ogranicza zdolność produkcyjną SoC. W związku z tym poszukuje się skutecznych metod, które sprostają wymaganiom związanym z czasem wprowadzania produktu na rynek.

Rozwój technologii CMOS, polegający na ciągłym zmniejszaniu długości kanałów tranzystorów MOS, jest dedykowany układom cyfrowym. Technologie te cechują się relatywnie dużym skokiem technologicznym w porównaniu z rozmiarami kanałów tranzystorów. Dodatkowo niskie napięcia zasilające, poniżej 1 V, powodują, że implementacja wielu podstawowych komórek analogowych, jak np. OpAmp, jest w tych technologiach nieosiągalna. W szczególności uwidacznia się to w projektowaniu precyzyjnych filtrów mających swoje zastosowania w wielu różnych aplikacjach związanych z przetwarzaniem sygnału [1, 2, 3]. Niniejsza praca, na przykładzie układów z przełączanymi prądami, pokazuje nowatorskie podejście do rozwiązania takich problemów, a opisana metoda będzie zilustrowana przykładem pary filtrów pracującej w trybie przełączanych prądów [4]. Należy przede wszystkim zaznaczyć, że właściwości obwodów pracujących w trybie prądowym są mało wrażliwe na obniżanie napięcia zasilającego. Punktem wyjścia są wcześniej opracowane narzędzia projektowania takich obwodów [1]. Otrzymane na tym etapie charakterystyki filtrów są, ze względu na skok technologiczny, niezadowolające. Jednak dokonując optymalizacji parametryzowalnych komórek filtru, ze względu na rozmiary kanałów tworzących je tranzystorów, można uzyskać w pełni zadowolające charakterystyki

częstotliwościowe. Do optymalizacji zastosowano bezgradientowy algorytm Hooke'a-Jeeves'a.

Algorytm optymalizacji

Proponowanym algorytmem optymalizacji jest algorytm Hooke'a-Jeeves'a. Algorytm ten, mimo że po raz pierwszy zaprezentowany w 1961 roku, jest nadal wykorzystywany w wielu współczesnych aplikacjach [6, 7, 8]. Przetworzona wersja algorytmu jest zmodyfikowana pod kątem problemów dyskretnych i była prezentowana we wcześniejszych pracach związanych z migracją technologiczną [3] i optymalizacją [5].



Rys. 1. Diagram przepływu danych dla proponowanej metody optymalizacji

Program został zmodyfikowany celem zastosowania algorytmu do optymalizacji problemów nie związanych jedynie z wynikami symulacji w programie HSPICE. Działanie proponowanej metody optymalizacji przedstawia diagram przepływu informacji na rysunku 1. Zaletą tego rozwiązania jest możliwość zaprojektowania dowolnej ścieżki przepływu danych z zastosowaniem dowolnego oprogramowania, a więc nie tylko problemów związanych z elektroniką. Prawą część diagramu, czyli sprzężenie zwrotne, można dowolnie modyfikować. W przedstawionej implementacji wykorzystano skrypt pracujący w systemie Linux uruchamiający poszczególne programy i zarządzający pętlą sprzężenia zwrotnego.

W eksperymentach wykorzystano program ELDO do symulacji zaprojektowanego obwodu pary filtrów oraz

program MATLAB z odpowiednim skrypcem do obróbki oraz analizy wyników symulacji i wyliczania wartości funkcji celu na podstawie odpowiedzi w dziedzinie czasu.

Proces optymalizacji

W ramach eksperymentu badającego wpływ optymalizacji na poprawę charakterystyk czasowych oraz amplitudowo-częstotliwościowych wykorzystano parę filtrów

$$(1) \quad H(s)_{low} = \frac{0,468130s^4 + 1,594499s^2 + 1,260887}{s^5 + 1,824093s^4 + 3,072017s^3 + 3,218868s^2 + 2,093429s + 1,260887}$$

$$(2) \quad H(s)_{high} = \frac{s^5 + 1,517931s^3 + 0,534932s}{s^5 + 1,824093s^4 + 3,072017s^3 + 3,218868s^2 + 2,093429s + 1,260887}$$

W badaniach wykorzystano 16 pierwszych próbek będących odpowiedzią w dziedzinie czasu pary filtrów na wymuszenie impulsowe, na podstawie których wyliczono wartość funkcji celu. Zadaniem procesu optymalizacji było dobranie parametrów tranzystorów (szerokości i długości kanałów) komórek parametryzowalnych, którymi w układach SI są zwierciadła prądowe, w taki sposób, aby osiągnąć dwa cele.

Pierwszym celem było dopasowanie charakterystyki amplitudowo-częstotliwościowej pary filtrów do charakterystyk wynikających z transmitancji $H(s)$, na podstawie których określono wartości sygnałów wyjściowych na pobudzenie impulsowe.

Drugim ważnym celem było wyeliminowanie zjawiska offsetu w układzie pary filtrów, który wpływał na symetrię sygnału wyjściowego w dziedzinie czasu, w tym celu również skorzystano z odpowiedzi impulsowej, porównując odpowiedź prototypowej pary filtrów z odpowiedzią rzeczywistego układu otrzymaną na podstawie symulacji.

Porównywanie próbek odpowiedzi na wymuszenie impulsowe pozwala na jednoczesną optymalizację charakterystyk częstotliwościowych i eliminację zjawiska offsetu. Wymienioną wcześniej parę filtrów zaprojektowano w programie gC-Studio [9] i zsyntezowano za pomocą programu SI-Studio [1].

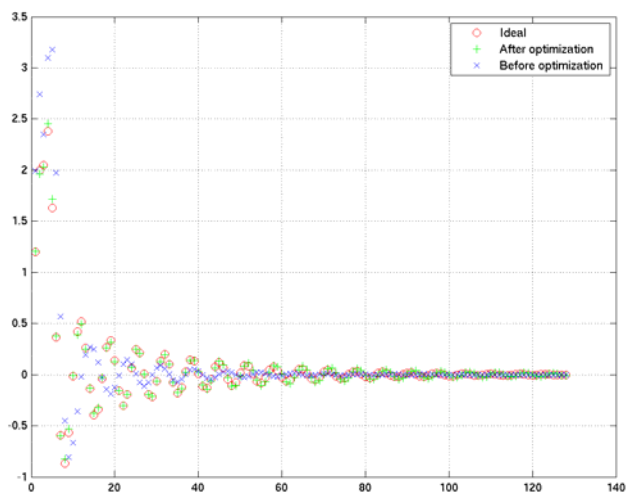
Spróbkowane wartości odpowiedzi czasowych, na obu wyjściach pary filtrów SI pracujących z czasem dyskretnym, przedstawiają rysunki 1 i 2. Na tych rysunkach widoczna jest znaczna poprawa odpowiedzi czasowych. Wartości próbek po optymalizacji, oznaczone (+), niemal całkowicie pokrywają się z odpowiedziami idealnymi, oznaczonymi (o), w przeciwieństwie do wyniku przed optymalizacją, oznaczonego (x). Należy zwrócić uwagę, że w odpowiedzi czasowej filtru piątego rzędu wartości pierwszych 16 próbek są dominujące. Podobnie charakterystyka amplitudowo-częstotliwościowa przedstawiona na rysunkach 3 i 4 wypada znacznie lepiej niż ta przed optymalizacją, prawie całkowicie pokrywając się z charakterystyką idealną.

W tabeli 1 przedstawiono kluczowe parametry związane z procesem optymalizacji za pomocą algorytmu Hooke'a-Jeeves'a. Szczególną uwagę należy zwrócić na wartość funkcji celu, która była minimalizowana w procesie optymalizacji. Na podstawie samego wyniku można zauważyć znaczną poprawę działania zaprojektowanego układu, uzyskanie takiego wyniku wymagało jednak dużego nakładu czasu, który związany jest z liczbą ustawionych iteracji bowiem warunkiem zatrzymania pracy algorytmu było przekroczenie wprowadzonej liczby iteracji. Na taką ilość iteracji można było sobie pozwolić, gdyż czas symulacji i czas potrzebny na obliczenia wartości funkcji celu wynosił około 10 s.

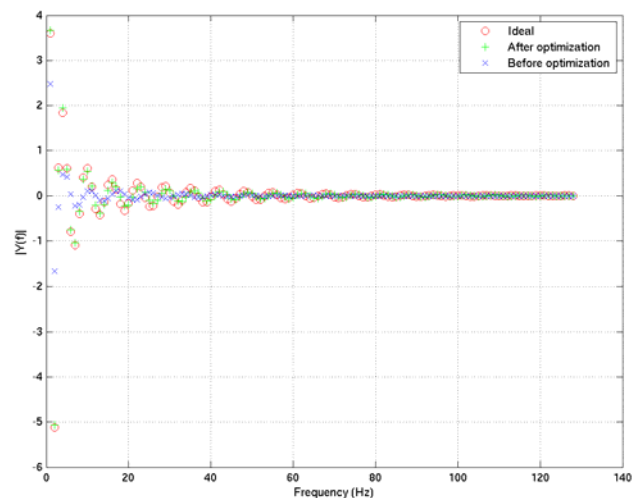
pracującą w trybie przełączanych prądów o transmitancji wyjścia dolnoprzepustowego (1) i górnoprzepustowego (2). Na podstawie prototypowego obwodu żyratorowo-pojemnościowego uzyskano jego odpowiednik w technice przełączanych prądów (SI), wykorzystując metodę przedstawioną w [1]. Filtr SI, składający się z integratorów oraz komórek parametryzowalnych zaimplementowano w procesie technologicznym TSMC 65nm.

Tabela 1. Wartości kluczowych parametrów związanych z optymalizacją

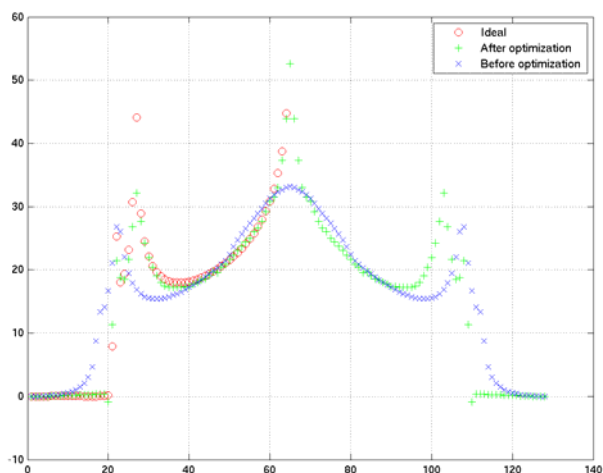
Nazwa parametru	Wartość
Liczba zmiennych	60
Czas optymalizacji [hh:mm:ss]	20:22:53
Liczba wywołań symulacji	6670
Wartość funkcji celu przed optymalizacją	57421,020679
Wartość funkcji celu po optymalizacji	2.240521



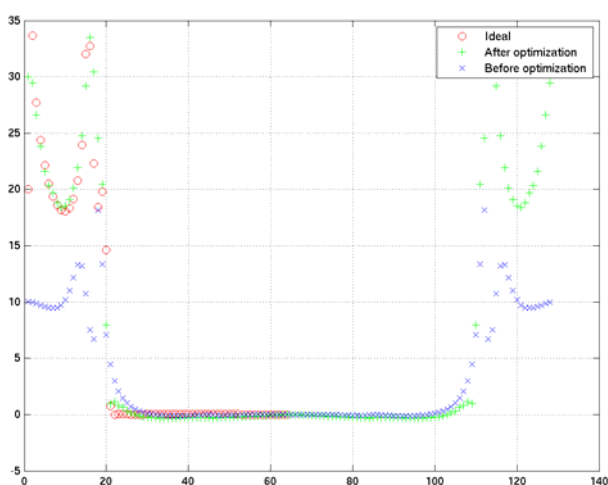
Rys. 2. Odpowiedź układu z wyjścia dolnoprzepustowego na wymuszenie impulsowe



Rys. 3. Odpowiedź układu z wyjścia górnoprzepustowego na wymuszenie impulsowe



Rys. 4. Charakterystyka amplitudowo-częstotliwościowa pary filtrów dla wyjścia dolnoprzepustowego



Rys. 5. Charakterystyka amplitudowo-częstotliwościowa pary filtrów dla wyjścia górnoprzepustowego

Podsumowanie

W artykule przedstawiono parę filtrów pracujących w trybie przełączanych prądów, zaprojektowaną przy pomocy specjalistycznych narzędzi wspomagających projektowanie układów analogowych. Optymalizacji dokonano na podstawie porównania idealnych odpowiedzi czasowych filtru prototypowego z odpowiedziami dyskretnymi filtru zaimplementowanego w technice przełączanych prądów. Takie podejście owocuje z jednej strony zmniejszeniem liczby próbek potrzebnych do optymalizacji, a z drugiej

eliminuje zjawisko offsetu w odpowiedzi czasowej. Wykorzystując zaproponowaną metodę optymalizacji skorygowano charakterystyki częstotliwościowe pary filtrów w stopniu umożliwiającym precyzyjne przetwarzanie sygnałów.

Autorzy: dr inż. Mariusz Naumowicz, prof. dr hab. inż. Andrzej Handkiewicz, dr inż. Szymon Szczęsny, Politechnika Poznańska, Wydział Informatyki, ul. Piotrowo 3a, 60-965 Poznań, E-mail: mariusz.naumowicz@put.poznan.pl, Andrzej.Handkiewicz@put.poznan.pl

LITERATURA

- [1] Szczęsny S., Naumowicz M., Handkiewicz A., SI-Studio - environment for SI circuits design automation, *BULLETIN OF THE POLISH ACADEMY OF SCIENCES-TECHNICAL SCIENCES*, vol. 60, (2016), 757-762
- [2] Jendernalik W., Blakiewicz G., Handkiewicz A., Melosik M., Analogue CMOS ASICs in image processing systems, *Metrology and Measurement Systems*, vol. 20, (2013), 613-622
- [3] Naumowicz M., Melosik M., Katarzynski P., Handkiewicz A., Automation of CMOS technology migration illustrated by RGB to YCrCb analogue converter, *Opto-Electronics Review*, vol. 21, (2013), 326-331
- [4] Handkiewicz A., Katarzyński P., Szczęsny S., Naumowicz M., Melosik M., Śniatała P., VHDL-AMS in switched-current analog filter pair design based on a gyrator-capacitor prototype circuit, *International Journal of Numerical Modelling: Electronic Networks, Devices and Fields*, vol. 27, (2014), 268-281
- [5] Śniatała P., Naumowicz M., Handkiewicz A., Szczęsny S., de Melo J.L.A., Paulino N., Goes J., Current mode sigma-delta modulator designed with the help of transistor's size optimization tool, *BULLETIN OF THE POLISH ACADEMY OF SCIENCES-TECHNICAL SCIENCES*, vol. 63, (2015), 919-922
- [6] Braun C.E., Chiwiacowski L.D., Gómez A.T., Variations of Ant Colony Optimization for the Solution of the Structural Damage Identification Problem, *Procedia Computer Science*, vol. 51, (2015), 875-884
- [7] Wyers E.J., Morton M.A., Sollner T.C.L.G., Kelley C.T. and Franzon P.D., A Generally Applicable Calibration Algorithm for Digitally Reconfigurable Self-Healing RFICs, *Transactions on Very Large Scale Integration (VLSI) Systems*, vol. 24, (2016), 1151-1164
- [8] Altınöz O.T. and Yılmaz A.E., Parallelization of Hooke-Jeeves pattern recognition algorithm by using CUDA for GPGPU, *Signal Processing and Communications Applications Conference (SIU)*, (2015), 1793-1796
- [9] Katarzynski P., Melosik M., Handkiewicz A., gC-Studio - the environment for automated filter design, *BULLETIN OF THE POLISH ACADEMY OF SCIENCES-TECHNICAL SCIENCES*, vol. 61, (2013), 541-544