

Wpływ obudowy tranzystora SiC MOSFET na sprawność energetyczną falownika klasy DE z pasma 13,56 MHz

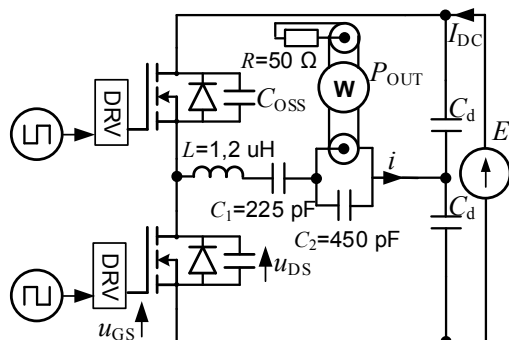
Streszczenie. W artykule przedstawiono wyniki pomiarów falownika klasy DE 12 MHz z tranzystorami SiC MOSFET C3M0120090 (900 V, 22 A, 120 mΩ). Pomiarów falownika dokonano dla dwóch wersji tranzystorów, z obudową TO-247 i D2PAK-7. Badania wykazały, że tranzystory w obudowie D2PAK-7 umożliwiają uzyskanie wyższej sprawności niż tranzystory w obudowie TO-247 (dla $E=200$ V: $\eta_{TO-247}=68\%$, $\eta_{D2PAK-7}=84\%$). Uzyskane wartości sprawności nie są mniejsze niż opisywane w literaturze.

Abstract. Measurement results of 12 MHz Class DE inverter with SiC MOSFET transistors C3M0120090 (900 V, 22 A, 120 mΩ) are presented in the paper. Measurements were done with two versions of transistors, in case TO-247 and D2PAK-7. Laboratory tests showed that transistors in D2PAK-7 case allow to obtain higher efficiency of Class DE inverter than transistors in TO-247 case (for $E=200$ V: $\eta_{TO-247}=68\%$, $\eta_{D2PAK-7}=84\%$). Obtained efficiency values are not lower than described in the literature. (**Influence of transistor's case on efficiency of Class DE inverter from 13.56 MHz band**)

Słowa kluczowe: falownik klasy DE, wysoka częstotliwość, SiC, MOSFET, drajwer
Keywords: Class DE inverter, high frequency, SiC, MOSFET, driver

Wprowadzenie

Falowniki klasy DE o częstotliwości pracy kilkanaście MHz (najczęściej 13,56 MHz) stosowane są w niektórych procesach przemysłowych. Przykładem może być bezprzewodowy przesył energii elektrycznej [1] lub nakładanie cienkich warstw materiałów na podłoże (metoda PECVD, *Plasma-enhanced chemical vapor deposition*) [2]. Schemat falownika klasy DE zamieszczono na rysunku 1.



Rys.1. Schemat falownika klasy DE z dzielnikiem napięcia C_d

Ze względu na wysoką częstotliwość pracy i szybkość przełączania tranzystorów (kilka ns), pojawia się szereg czynników ograniczających sprawność falownika klasy DE.

Pierwszym najistotniejszym czynnikiem są tranzystory mocy. Zastosowane tranzystory muszą charakteryzować się krótkimi czasami przełączeń (nanosekundy) i niskimi wartościami pojemności pasozytniczych (C_{ISS} , C_{OSS} , C_{RSS}). Korzystne jest również wysokie dopuszczalne napięcie drenu U_{DSmax} , ze względu na cykliczne przepięcia występujące podczas przełączania tranzystora. Na rynku dostępne są tranzystory Si MOSFET dedykowane do zastosowań w.cz [8], [9] – charakteryzują się one specjalną obudową o zminimalizowanej indukcyjności doprowadzeń.

Drugim istotnym czynnikiem wpływającym na sprawność jest drajwer, czyli obwód sterujący bramką tranzystora. Drajwer musi charakteryzować się niską impedancją wyjściową (głównie indukcyjność pasozytnicza), krótkimi czasami przełączeń i niskim poborem mocy.

Kolejnym czynnikiem wpływającym na sprawność falownika są kondensatory filtrujące obwodu DC oraz kondensatory dzielnika C_d . Najlepiej nadają się kondensatory mikowe, które mają wyższą obciążalność

prądową w stosunku do ceramicznych [10], [11].

W literaturze dostępnych jest wiele informacji na temat falowników klasy DE z tranzystorami Si MOSFET o częstotliwości pracy $f > 10$ MHz. Przykładowo, sprawność takich falowników wynosi zwykle między 70% a 90% [3], [4], [5]. Natomiast opisów podobnych falowników klasy DE, ale z tranzystorami SiC MOSFET ($f > 10$ MHz) nie znaleziono w literaturze. Z kolei publikacja [1] jest jedną z nielicznych (wrzesień 2017) w której prezentuje się falownik klasy E zbudowany na tego typu tranzystorach przy $f > 10$ MHz.

Celem badań opisanych w artykule było:

- skonstruowanie i wyznaczenie sprawności dwóch falowników klasy DE o częstotliwości zbliżonej do 13,56 MHz, mocy ok. 500 W i zbudowanych na tranzystorach SiC MOSFET (tab.1). Zastosowane dwa typy tranzystorów różnią się rodzajem obudowy w których zaimplementowano identyczne struktury półprzewodnikowe [13], [14].
- porównanie wyznaczonych wartości sprawności falowników wykonanych przez autorów z wartościami sprawności falowników z tranzystorami Si MOSFET przedstawionymi w literaturze, przy zbliżonym napięciu zasilania i częstotliwości.

Tabela 1. Parametry użytych tranzystorów SiC MOSFET [13], [14]

Symbol	I_D , A	U_{DS} , V	$R_{DS(on)}$, mΩ	t_r , t_f , ns	C_{ISS} , pF	R_G , Ω
C3M0120090D (SiC, TO-247)	23	900	120	10/8	350	16
C3M0120090J (SiC, D2PAK-7)	22	900	120	9/5	350	16

Problematyka sterowania tranzystorem przy wysokich częstotliwościach

Najczęstszymi sposobami sterowania tranzystorów MOSFET w przekształtnikach półmostkowych są:

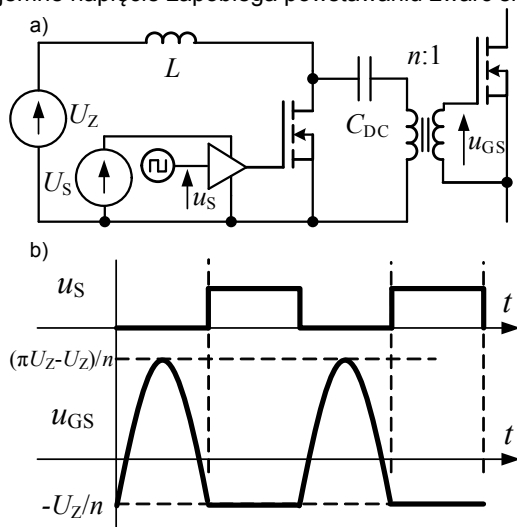
- obwody z drajwerem scalonym,
- układy scalone z drajwerem typu bootstrap,
- obwody z transformatorami separującymi.

Większość powszechnie dostępnych drajwerów scalonych tranzystorów MOSFET np. IXD_614, TC4422 nie nadaje się do pracy powyżej kilku megaherców. Ograniczeniem są czasy przełączeń oraz straty jałowe przełączeń, spowodowane zwarciami skrośnymi drajwera lub/i zwieraniem jego pojemności wyjściowej. Na rynku znajdują się jednak drajwery scalone, które nadają się do pracy z częstotliwościami powyżej 10 MHz. W artykule [6]

przedstawiono konstrukcje drajwerów dyskretnych umieszczonych na laminacie IMS. Laminat IMS składa się z płytki aluminiowej oddzielonej od miedzi cienką warstwą izolacji ceramicznej. Pozwala to na znacznie lepsze odprowadzanie ciepła z elementów SMD, w porównaniu do typowego laminatu FR-4.

Układy scalone z drajwerem typu bootstrap, np. IR2153, przeznaczone są do użytku w zasilaczach impulsowych, w których częstotliwość pracy zwykle nie przekracza 100 kHz. Związane jest to z ograniczeniem, jakie narzuca ładowanie kondensatora przyłączonego do zmiennego potencjału [7].

Do obwodów z transformatorem separującym, nadających się do zastosowań w.c.z, można zaliczyć drajwer typu flyback [3], [5], którego schemat zamieszczono na rysunku 2. Najważniejszą częścią obwodu jest transformator obniżający napięcie o przekładni 10/1, co powoduje, że pojemność wejściowa C_{ISS} widziana od strony pierwotnej jest 100 razy mniejsza. Stosunkowo wysokie napięcie po stronie pierwotnej zmniejsza również wpływ indukcyjności rozproszenia transformatora. Obwód ten pozwala na wytworzenie ujemnego napięcia bramkowego, co jest bardzo ważne w przekształtniku półmostkowym. Ujemne napięcie zapobiega powstawaniu zwarcń skrośnych.



Rys.2. Drajwer typu flyback, a) schemat, b) idealne przebiegi czasowe dla wypełnienia 50%

Obwód bramkowy tranzystora SiC MOSFET i jego sterowanie

Nie każdy sposób sterowania tranzystorem MOSFET nadaje się do zastosowania w tranzystorze SiC. Wynika to z jego właściwości, jaką jest niska transkonduktancja. Oznacza to, że zmiana napięcia bramkowego powoduje mniejszą zmianę prądu drenu w porównaniu do tranzystorów Si MOSFET. Z tego powodu, drajwery rezonansowe lub typu flyback, które generują napięcie bramkowe zbliżone do sinusoidalnego, spowalniają proces przełączania tranzystora SiC MOSFET i nie nadają się do jego optymalnego sterowania.

Nowoczesne drajwery scalone takie jak np. UCC27526 [12] mają krótkie czasy przełączeń, rzędu nanosekund, i generują przebieg zbliżony do prostokątnego (dla $f \approx 10$ MHz). Mała pojemność wejściowa tranzystorów SiC MOSFET ($C_{ISS}=350$ pF dla C3M0120090 [13]) skutkuje tym, że takie sterowanie można uznać za najlepsze.

Tranzystory SiC MOSFET mają stosunkowo dużą wartość wewnętrznej rezystancji bramkowej, która dla tranzystora C3M0120090 wynosi $R_G=16 \Omega$. Dla uniknięcia oscylacji w obwodzie bramkowym, całkowita rezystancja tego obwodu powinna być większa od rezystancji krytycznego tłumienia określonej zależnością (1).

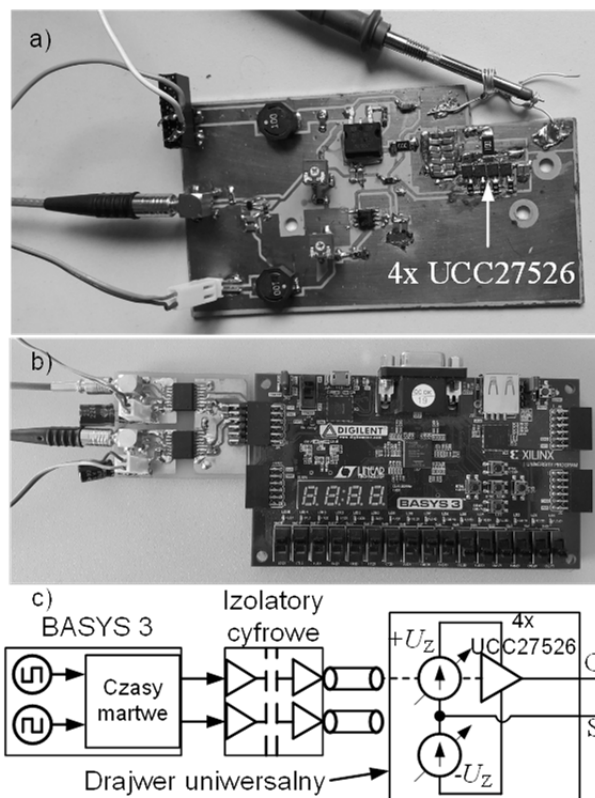
$$(1) \quad R_{kr} = 2\sqrt{\frac{L}{C}}$$

Dla katalogowej wartości $C_{ISS}=350$ pF i przewidywanej wartości indukcyjności $L_G=(20-30)$ nH obwodu bramkowego, otrzymujemy $R_{kr} \approx 15-18 \Omega$. Ponieważ wartość R_{kr} jest porównywalna z $R_G=16 \Omega$, o ewentualnym zastosowaniu dodatkowej rezystancji w obwodzie bramki zdecyduje eksperyment.

Na czasy przełączeń tranzystora MOSFET negatywnie wpływa również wspólna indukcyjność źródła [7]. Wspólne źródło w obudowie TO-247 przewodzi zarówno prądy sterujące i wyjściowe. Na rynku są dostępne tranzystory SiC MOSFET w obudowie D2PAK-7 (C3M0120090J [14]), w której jest osobne wyprowadzenie sterujące źródła.

Drajwer uniwersalny

Opracowano drajwer uniwersalny, za pomocą którego sterowano pierwszą wersję falownika klasy DE 12 MHz z tranzystorami C3M0120090D (obudowa TO-247). Sygnały sterujące generowane są przez zestaw testowy BASYS3 z układem FPGA. Częstotliwość taktowania układu FPGA wynosi 500 MHz, co pozwala na generację sygnałów w rozdzielczości 2 ns. Sygnały sterujące z układu FPGA do właściwego drajwera przenoszone są przez izolatory cyfrowe ISO7810. Charakteryzują się one napięciem izolacji równym 5,7 kV oraz odpornością na stromość napięcia $dU/dt=\pm 100$ kV/us. Zdjęcie drajwera, zestawu testowego i schemat blokowy zamieszczono się na rysunku 3.



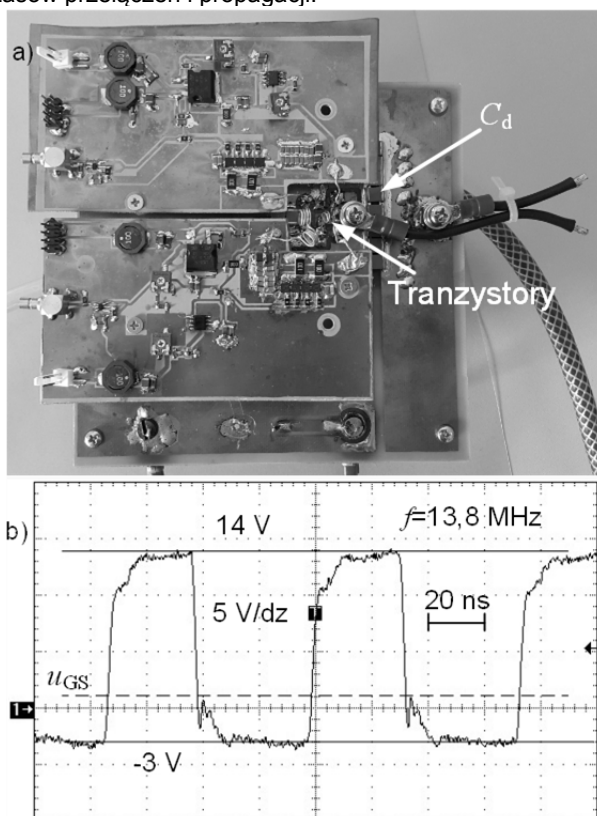
Rys.3. a) Drajwer uniwersalny, b) zestaw testowy BASYS3 i płytka z izolatorami cyfrowymi, c) schemat blokowy

W drajwerze, jako stopień wyjściowy zastosowano 4 równolegle połączone układy UCC27526. Poziomy napięcia sterującego ustawiono na wartości $+U_Z=14$ V i $-U_Z=-3$ V. Podospody zmontowano na laminacie IMS w celu lepszego odprowadzania ciepła. Sygnały przysyłane są za pomocą przewodów koncentrycznych. Strona wtórna izolatorów cyfrowych zasilana jest napięciem 3 V.

Falownik z tranzystorami w obudowie TO-247

Na rysunku 4a zamieszczono zdjęcie pierwszej wersji falownika klasy DE. Tranzystory w obudowie TO-247 umieszczono na radiatorze chłodzonym wodą i odizolowano podkładkami ceramicznymi. Kondensatory dzielnika napięcia C_d to zestaw 2x8 kondensatorów o pojemności 22 nF każdy. Dodatkowo, bezpośrednio na szynie DC znajdują się kondensatory ceramiczne 4x100 nF.

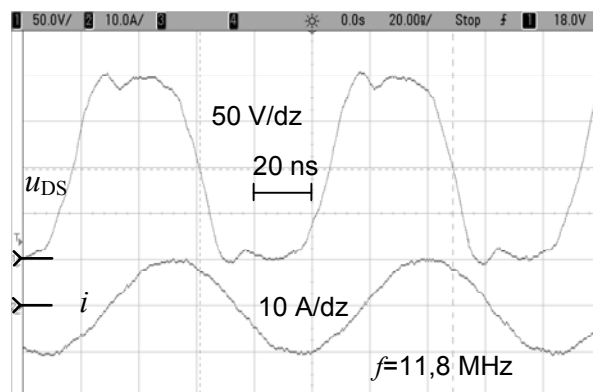
Przebiegi napięcia bramkowego u_{GS} zamieszczono na rysunku 4b. Poziomy napięcia bramkowego to +14 V i -3 V a czasy narastania/opadania to ok. 2 ns. W celu uniknięcia oscylacji, w obwód bramkowy włączono dodatkową rezystancję $R_{Gdod}=5 \Omega$. Indukcyjność doprowadzeń tranzystora i stopnia wyjściowego drajwera wynosi $L_G \approx 30$ nH. Zmierzone ją analizatorem impedancji Agilent 4294A. Wartości rezystancji wyjściowej drajwera UCC27526 w stanie wysokim i niskim są różne i wynoszą odpowiednio 5Ω i $0,5 \Omega$. Połączenie kilku drajwerów scalonych równolegle jest, więc korzystne, ponieważ zmniejsza te rezystancje. Natomiast moc strat jałowych (bez obciążenia) kilku drajwerów połączonych równolegle jest większa niż suma mocy strat każdego drajwera pracującego osobno. Jest to spowodowane wzajemnym obciążaniem się drajwerów scalonych w chwilach przełączeń z powodu nierównych czasów przełączeń i propagacji.



Rys.4. a) Falownik klasy DE 12 MHz z tranzystorami C3M0120090D (obudowa TO-247), b) przebiegi bramkowe u_{GS}

Na rysunku 5 zamieszczono przebiegi napięcia tranzystora u_{DS} i prądu wyjściowego i falownika zgodnie z oznaczeniami jak na rysunku 1. Częstotliwość przełączania i czasy martwe zostały tak dobrane, aby uzyskać jak najwyższą sprawność. Dla napięcia zasilania $E=200$ V i mocy wyjściowej $P_{OUT}=400$ W (watomierz Bird43) sprawność wynosiła $\eta_{TO-247}=68\%$. Moc strat wydzielona jest głównie w tranzystorach i wynosi około $\Delta P_T \approx 188$ W. Rezystancja drenu dla tranzystora C3M0120090D wynosi $R_{DS(on)}=120$ m Ω ($T_J=25^\circ\text{C}$) i tylko nieznacznie rośnie pod wpływem temperatury (20% wzrost dla $T_J=100^\circ\text{C}$). Oszacowano moc strat przewodzenia tranzystorów na

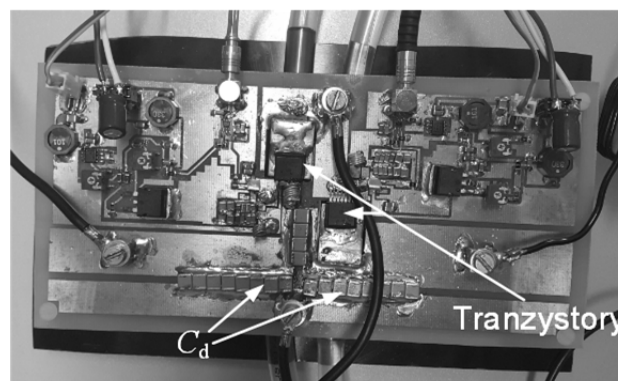
podstawie prądu skutecznego tranzystora ($I_{T\text{RMS}}=I_m/2 \approx 10/2=5$ A) i $R_{DS(on)}=144$ m Ω , uzyskując moc $\Delta P_{TCON}=7,2$ W. Oznacza to, że największy udział w mocy strat tranzystorów mają straty związane z przełączaniem tranzystorów. Szybkość przełączeń tranzystorów ograniczają w tym przypadku indukcyjności doprowadzeń. W szczególności przyczyną może być indukcyjność źródła, które jest wspólne dla prądu bramki jak i prądu drenu/źródła [7].



Rys.5. Przebiegi napięcia u_{DS} tranzystora i prądu wyjściowego i falownika klasy DE z tranzystorami C3M0120090D (obud. TO-247)

Falownik z tranzystorami w obudowie D2PAK-7

Druga wersja falownika klasy DE (rys.6) została skonstruowana również z wykorzystaniem tranzystorów C3M0120090J, ale w obudowie typu D2PAK-7. Obudowa ta charakteryzuje się mniejszymi indukcyjnościami wyprowadzeń, a w szczególności ma osobne wyprowadzenie źródła, służące do podłączenia sygnału bramkowego. Dodatkowo, w celu zmniejszenia indukcyjności w obwodzie bramkowym, drajwery tranzystorów zintegrowano z obwodem mocy.

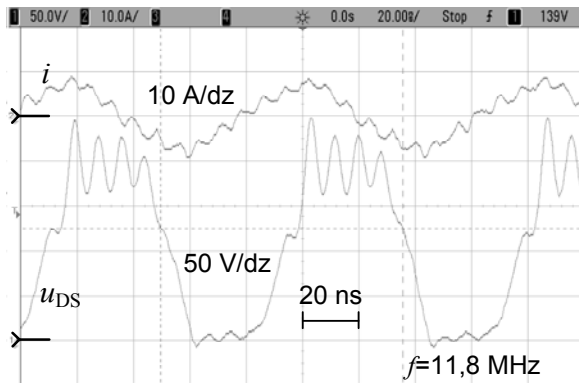


Rys.6. Falownik klasy DE 12 MHz z tranzystorami C3M0120090J (obudowa D2PAK-7)

Ważnym zagadnieniem konstrukcyjnym był sposób chłodzenia tranzystora - posiada on jedno wyprowadzenie drenu, które pełni jednocześnie rolę „padu termicznego” (ang. *thermal pad*) do odprowadzania ciepła. Wobec tego, przylutowanie tranzystora do typowego laminatu FR-4 nie pozwoliłoby na odprowadzenie ciepła przy mocy strat w tranzystorze ok. 50 W. Problem rozwiązano wykonując miniaturowe radiatory chłodzone wodą, do których przylutowano tranzystory i zintegrowano z laminatem FR-4.

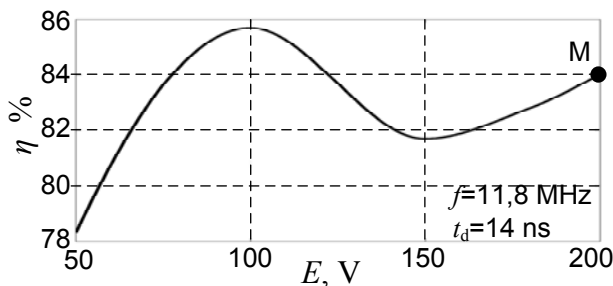
Ze względu na to, że drajwer scalony również przylutowany jest do laminatu FR-4, ograniczona została jego zdolność oddawania ciepła. W tym przypadku, za sterownikiem głównym steruje tylko jeden drajwer scalony UCC27526, bez dodatkowych rezystorów bramkowych. Drajwer scalony wymaga zastosowania doklejanego radiatora zewnętrznego. Bez takiego radiatora temperatura obudowy w stanie ustalonym wynosi 115°C (pomiar

kamerą Thermo Gear NEC G30). Na rysunku 7 zamieszczono przebiegi napięcia u_{DS} tranzystora i prądu wyjściowego i falownika dla napięcia zasilania $E=200\text{ V}$ i mocy wyjściowej $P_{OUT}=480\text{ W}$. Częstotliwość przełączania i czasy martwe (11,8 MHz, 14 ns) zostały tak dobrane, aby uzyskać maksymalną sprawność, której wartość $\eta_{D2PAK-7}=84\%$ (punkt M na rys.8). Jest to stan pracy określany jako płytka komutacja nieoptymalna. W całkowitej mocy strat dominująca jest moc strat w tranzystorach, która wynosi $\Delta P_T \approx 91\text{ W}$.



Rys.7. Przebiegi napięcia u_{DS} tranzystora i prądu wyjściowego i falownika klasy DE z tranzystorami C3M0120090J (obud.D2PAK-7)

Dla ustalonej wcześniej częstotliwości i czasu martwego, zmierzono charakterystykę sprawności $\eta_{D2PAK-7}$ w funkcji napięcia zasilania E , od 0 do 200 V (rys.8). Najwyższa wartość sprawności wynosiła $\eta_{D2PAK-7}=85,7\%$ a uzyskano ją dla $E=100\text{ V}$ i $P_{OUT}=122\text{ W}$. Lokalne maksima i minima sprawności wynikają z różnego rodzaju komutacji (optymalna, suboptymalna, nieoptymalna) spowodowanej nieliniową wartością pojemności C_{OSS} tranzystora, zależnej od wartości napięcia zasilania E falownika. Sprawność była obliczana na podstawie zależności (2).



Rys.8. Charakterystyka sprawności falownika klasy DE z tranzystorami C3M0120090J (obudowa D2PAK-7)

$$(2) \quad \eta = \frac{P_{OUT}}{E \cdot I_{DC}} \cdot 100\%$$

Podsumowanie

W artykule zamieszczono wyniki badań dwóch falowników klasy DE 12 MHz. Pierwszy falownik zbudowano na tranzystorach C3M0120090D (obudowa TO-247) uzyskując sprawność $\eta_{TO-247}=68\%$ przy napięciu zasilania $E=200\text{ V}$ i mocy wyjściowej $P_{OUT}=400\text{ W}$. Drugi falownik zbudowano na takich samych tranzystorach C3M0120090J, ale w obudowie D2PAK-7. Uzyskano sprawność $\eta_{D2PAK-7}=84\%$ przy napięciu zasilania $E=200\text{ V}$ i mocy wyjściowej $P_{OUT}=480\text{ W}$.

Druga wersja falownika klasy DE ma o 16% wyższą sprawność niż pierwsza wersja, przy takim samym napięciu zasilania $E=200\text{ V}$. Potwierdza to przypuszczenie, że przyczyną mniejszej sprawności falownika z tranzystorami

w obudowie TO-247 są indukcyjności doprowadzeń i dłuższe czasy przełączania tranzystorów. Dalsze zmniejszanie indukcyjności doprowadzeń wymagałoby mechanicznego skrócenia wyprowadzeń tranzystora C3M0120090J.

Innym możliwym sposobem podniesienia sprawności może być zastosowanie drajwera scalonego o niższej rezystancji wyjściowej w stanie wysokim (dla UCC27526 jest to $5\ \Omega$). Możliwe jest również połączenie równoległe kilku UCC27526 i opracowanie metody skutecznego ich chłodzenia. Na chwilę obecną, drajwer scalony UCC27526 jest według autorów najlepszym układem do zastosowań w falowniku klasy DE z tranzystorami SiC MOSFET.

Dalsze badania mogą dotyczyć lepszego wykorzystania napięciowego tranzystora w falowniku klasy DE z tranzystorami SiC MOSFET i wpływu napięcia na sprawność. Przykładowo, w pracy [5], gdzie w falowniku klasy DE zastosowano tranzystory Si MOSFET DE375-102N10A, stwierdzono korzystny wpływ wzrostu napięcia zasilania na sprawność. Dla $E=600\text{ V}$ i $P_{OUT}=1750\text{ W}$, sprawność wynosiła $\eta=86\%$. W tabeli 2, na podstawie literatury, porównano sprawności falowników klasy DE.

Tabela 2. Sprawność falowników klasy DE na podstawie literatury

Praca	Typ tranzystora	E , V	f , MHz	η %
[3]	Si	200	13,56	73
[4]	Si	135	8	72
[5]	Si	221	13,56	71
[5]	Si	600	13,56	86
Autorzy	SiC	200	12	84

Autorzy: mgr inż. Krzysztof Przybyła, e-mail: krzysztof.przybyla@polsl.pl, dr hab. inż. Marcin Kasprzak, e-mail: marcin.kasprzak@polsl.pl, Politechnika Śląska, Katedra Energoelektroniki, Napędu Elektrycznego i Robotyki, ul. Bolesława Krzywoustego 2, 44-100 Gliwice

LITERATURA

- [1] Choi J., Tsukiyama D., Rivas J., Evaluation of a 900 V SiC MOSFET in a 13.56 MHz 2 kW resonant inverter for wireless power transfer, 2016 IEEE 17th Workshop on Control and Modeling for Power Electronics(2016), 1-6
- [2] Lee C.-H., Sazonov A., Robertson J., Nathan A., Esmaeili-Rad M.R., Servati P., Milne W.I., How to Achieve High Mobility Thin Film Transistors by Direct Deposition of Silicon Using 13.56 MHz RF PECVD?, Electron Devices Meeting(2006), 11-13
- [3] Kasprzak M., Falownik klasy DE 13,56 MHz/450 W – wpływ nieliniowej pojemności wyjściowej tranzystora Mosfet na sterowanie metodą AM, *Przegląd Elektrotechniczny*, 88(2012), nr.4b, 122-127
- [4] Kasprzak M., Falownik rezonansowy klasy DE 8 MHz z drajwerm sinusoidalnym, *Zeszyty Naukowe Politechniki Śląskiej, seria Elektryka*, 192(2004), 85-90
- [5] 3kW and 5kW Half-Bridge Class-D RF Generators at 13.56MHz with 89% Efficiency and Limited Agility, Directed Energy, Inc., An IXIS Company(2002), nota aplikacyjna
- [6] Legutko P., Wysokoczęstotliwościowe, dyskretne drajwery małej mocy dedykowane do tranzystorów MOSFET serii DE, *Przegląd Elektrotechniczny*, 92(2016), nr.4, 132-136
- [7] Balogh L., Design and Application Guide For High Speed MOSFET Gate Driver Circuit, International Rectifier(2006), nota aplikacyjna
- [8] DE150-501N04A RF Power MOSFET, karta katalogowa
- [9] DE375-102N10A RF Power MOSFET, karta katalogowa
- [10] Surface Mount Multilayer Ceramic Chip Capacitors for Commercial Applications, Vishay, karta katalogowa
- [11] Types MC and MCN Multilayer RF Capacitors, CDE Cornell Dubilier, karta katalogowa
- [12] UCC2752x, Texas Instruments, Karta katalogowa
- [13] C3M0120090D, CREE, karta katalogowa
- [14] C3M0120090J, CREE, karta katalogowa