

Problem zwarć skrośnych w scalonych sterownikach bramkowych pracujących z częstotliwością 30 MHz

Streszczenie. W artykule przedstawiono problematykę zwarć skrośnych występujących w scalonych, komercyjnych sterownikach bramkowych stosowanych powszechnie z tranzystorami MOSFET mocy i pracujących z częstotliwością sięgającą 30 MHz. Zwarcia skrośne w wyjściowym stopniu wzmacniającym drajwera są niezwykle istotne dla działania całego układu falownika. Wpływ zwarć objawia się dużymi stratami mocy biegu jałowego drajwera scalonego, które mogą sięgać nawet 30 W. Tak duża wartość mocy strat znacząco obniża sprawność całego przekształtnika oraz bezpośrednio wpływa na sprawność samego drajwera, która rzadko przekracza 60%. W artykule opisano problematykę identyfikacji zwarć oraz innych zjawisk występujących w sterownikach bramkowych (twardo-przełączalnych) pracujących z częstotliwościami sięgającymi 30 MHz. Przeprowadzone badania wykazały istnienie alternatywnych rozwiązań komercyjnych sterowników bramkowych charakteryzujących się niejednokrotnie lepszymi parametrami statycznymi i dynamicznymi.

Abstract. This paper presents the problem of short circuits in integrated drivers IXYS Corporation. The problem of short circuits in high frequency driver operating in inverter, is very important for example in efficiency or power losses determining. The short circuit in output amplifier by the drivers affects on the total power losses in this driver. All drivers in this project have been tested for operating frequency from 10 MHz to 30 MHz. Additionally, this paper presents a characteristics of power losses at idle for eight tested drivers - four integrated drivers and four discrete drivers have been designed. The new discrete drivers design has been developed as a PCB circuit on a thermal clad technology with the use of discrete low power components. The PCB board are made of IMS material, which consist of aluminum base (1.5 mm), the layers of ceramic insulator (100 μm) and cooper layer (35 μm). The power losses in integrated driver DEIC420 associated of short circuits are even 30 W for 30 MHz. The new MOSFET discrete drivers characterized by 5 W of power losses in this same work conditions. (**The problem of short circuits in integrated gate drivers operating at 30 MHz**).

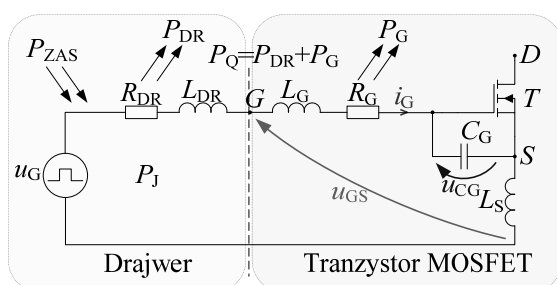
Słowa kluczowe: sterownik bramkowy, niskostratny drajwer, tranzystor MOSFET, wysoka częstotliwość, zwarcia skrośne, straty mocy.

Keywords: MOSFET driver, MOSFET, low-losses driver, high-frequency, power losses, short circuit.

Wprowadzenie

W wysokosprawnym przetwarzaniu energii elektrycznej, jakie odbywa się w wysokosprawnych falownikach [1], przełączanie tranzystora MOSFET mocy z odpowiednio dużą częstotliwością i wydajnością staje się poważnym wyzwaniem dla projektanta sterownika bramkowego. Można wykazać dwa najistotniejsze problemy do rozwiązania:

- pierwszym jest krótki czas przeładowania wewnętrznej pojemności C_G bramki tranzystora MOSFET mocy w czasie kilku nanosekund. Aby to zrealizować, nie wystarczy tylko duża chwilowa wartość napięcia u_{GS} i teoretycznie duży szczytowy prąd wyjściowy drajwera i_G – przede wszystkim należy zminimalizować wartości wszystkich elementów pasożytniczych w podobwodzie drajwer-tranzystor MOSFET (rys.1).
- Drugim problemem jest moc strat we wspomnianym obwodzie (rys.1). Wysoka częstotliwość pracy sięgająca 30 MHz oraz duży ładunek bramki Q_G tranzystora MOSFET powodują, że wartość tej mocy może wynosić nawet kilkadziesiąt watów [2, 3, 4]. Jest to jedno z ograniczeń uniemożliwiających konstrukcję kompaktowych, zwartych i wysokosprawnych przekształtników wysokoczęstotliwościowych.



Rys.1. Obwód bramkowy tranzystora MOSFET mocy z przyłączonym drajwerem

Rynek scalonych sterowników bramkowych nazywanych potocznie drajwerami (ang. driver), dedykowanych dla tranzystorów MOSFET jest bardzo różnorodny, ale większość z dostępnych układów nie jest przeznaczona do zastosowań przy częstotliwościach powyżej 2 MHz. Drajwery scalone charakteryzują się czasami przełączeń powyżej kilkunastu nanosekund, dużą indukcyjnością doprowadzeń L_{DR} (powyżej 4 nH) i dużą rezystancją wyjściową R_{DR} (powyżej 500 m Ω) [2, 3]. Często zdarza się, że drajwery te są niedopracowane technologicznie, co objawia się np. dużą mocą strat stanu jałowego P_J dla przełączania wyjścia z wysoką częstotliwością. Moc strat stanu jałowego może wynosić nawet 50% strat całkowitych w drajwerze z uwagi na fakt występowania zwarć skrośnych w komplementarnej parze tranzystorów stopnia wyjściowego. Drajwery scalone dedykowane do pracy z częstotliwością sięgającą 30 MHz [2, 3, 4] są tylko częściowo pozbawione wyżej wymienionych wad. Daje to podstawy do przeanalizowania przyczyn takiego stanu rzeczy, ich usunięcia i zaprojektowania własnego sterownika bramkowego w taki sposób, aby moc strat w drajwerze i obwodzie bramkowym była niewielka w stosunku do mocy całego układu falownika.

W literaturze poświęconej wysokoczęstotliwościowym drajwerom [5, 6] dedykowanym do tranzystorów MOSFET mocy prezentowane są metody syntezy parametrów, wyniki analiz teoretycznych oraz badań laboratoryjnych różnych konstrukcji drajwerów. Najwięcej prezentowanych rozwiązań dotyczy dwóch podstawowych typów drajwerów tzn. twardo- i miękko-przełączalnych (rezonansowych). Tematyka tych prac [5, 6] w głównej mierze dotyczy minimalizacji mocy strat przełączeń zaworu energoelektronicznego oraz prawidłowego sterowania tym zaworem w całym przekształtniku, np. typu BUCK. Ponadto, tematyka badań dotyczy zakresu częstotliwości pracy obwodu drajwer-tranzystor, rzadko przekraczającego 20 MHz. W literaturze praktycznie brak jest publikacji systematyzujących i poszerzających wiedzę na temat tego typu drajwerów tranzystorów MOSFET pracujących z

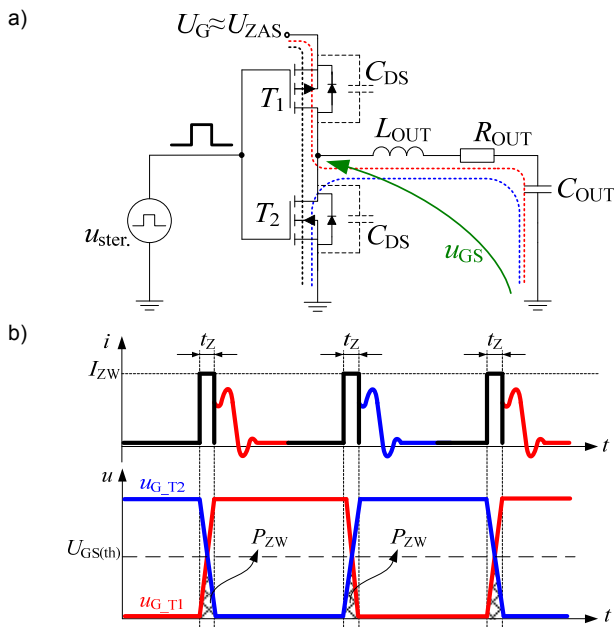
częstotliwościami sięgającymi 30 MHz. Niepełna wiedza pochodzi z not katalogowych producentów drajwerów – nie są to jednak opracowania naukowe, a zamieszczone tam dane często dostosowane są do potrzeb marketingowych.

Tematyka wysokoczęstotliwościowego przetwarzania energii elektrycznej przez obwód drajwer-tranzystor MOSFET (rys.1) jest z powodzeniem rozwijana od 2011 roku przez autora niniejszej pracy. W ramach projektów opracowano kilkanaście prostych układów drajwerów dyskretnych złożonych z elementów małej mocy, i porównano je z drajwerami komercyjnymi firmy IXYS pod kątem mocy zasilania przy częstotliwości kilkunastu MHz [2, 3, 4]. Okazało się, że opracowane drajwery charakteryzują się mniejszą mocą zasilania/stratami niż drajwery komercyjne, a ich czasy przełączeń są porównywalne. Obiecujące wyniki wstępnych badań stały się motywacją do przeprowadzenia systematycznych badań takich drajwerów w zakresie częstotliwości do 30 MHz.

Niniejszy artykuł przedstawia opis problematyki identyfikacji zwarć skrośnych, które bezpośrednio odpowiadają za duże straty biegu jałowego drajwerów scalonych (twardo-przełączalnych) sięgające nawet ok. 30 W. Jak wykazały badania, tak duży pobór mocy na biegu jałowym drajwerów scalonych jednoznacznie wskazuje na istnienie problemu zwarć skrośnych w wyjściowym stopniu wzmacniającym tych drajwerów.

Drajwery twardo-przełączalne

Najczęściej spotykanymi drajwerami są układy charakteryzujące się tzw. twardym przełączaniem. Układy te są dostępne w sprzedaży w postaci monolitycznych układów scalonych i cechują się możliwie najprostszą budową [9]. Na rysunku 2 przedstawiono uproszczony schemat ideowy drajwera twardo-przełączalnego wraz z poglądowymi przebiegami czasowymi.



Rys.2. Uproszczony schemat ideowy stopnia wyjściowego drajwera twardo-przełączalnego (a) wraz z przebiegami czasowymi (b)

Najważniejszą częścią drajwera jest stopień wyjściowy z komplementarną parą tranzystorów MOSFET, zwykle z kanałami n i p . Rezystancja wyjściowa R_{OUT} reprezentuje wszystkie rezystancje składowe w obwodzie drajwera i bramki, zarówno te pasytywne, jak i włączone dodatkowo. Są to między innymi rezystancja ścieżek na płycie PCB, rezystancja tranzystorów stopnia wyjściowego

czy rezystancja bramki tranzystora. Pojemność wyjściowa C_{OUT} reprezentowana jest m. in. przez zastępczą pojemność bramki sterowanego tranzystora MOSFET lub ewentualną pojemność między ścieżkami na płycie PCB drajwera dyskretnego. Indukcyjność L_{OUT} reprezentuje sumę wszystkich indukcyjności w obwodzie bramkowym, przy czym zakładamy, że:

- celowo nie jest wprowadzona szeregowo indukcyjność dodatkowa,
- częstotliwość sterowania jest znacznie mniejsza od częstotliwości rezonansowej f_G obwodu bramkowego.

Przy takich założeniach, całkowitą moc strat we wspólnym obwodzie drajwera i bramki tranzystora MOSFET można wyznaczyć z poniższej zależności:

$$(1) \quad P_{G,TP} = Q_G \cdot U_{GS} \cdot f$$

opisującej wzajemną relację między ładunkiem bramki Q_G , częstotliwością pracy układu f i napięciem bramka-źródło U_{GS} . Natomiast przy założeniu liniowej pojemności C_G zależność (1) sprowadza się do następującego wzoru:

$$(2) \quad P_{G,TP} = C_G \cdot U_{GS}^2 \cdot f$$

Moc strat opisana powyższą zależnością wynika z naprzemiennego przewodzenia tranzystorów wyjściowych T_1 i T_2 oraz z przeładowania pojemności C_{OUT} . Wartość tej mocy jest przewidywalna i możliwa do obliczenia na podstawie powyższych zależności.

W drajwerze twardo-przełączalnym np. DEIC420 [9] występują ponadto inne zjawiska będące źródłem znacznych strat mocy, jednak są one trudne do opisania ilościowo. W tym przypadku nie wystarczy stwierdzenie, że przełączanie odbywa się przy niezerowym napięciu NZVS (ang. Non-Zero-Voltage Switching) oraz niezerowym prądzie NZCS (ang. Non-Zero-Current Switching). Zjawiska te są następujące:

- Stratne przeładowanie pojemności C_{DS} pary tranzystorów wyjściowych T_1 i T_2 drajwera. Pojemności te zaznaczono linią przerywaną na rysunku 2. Straty z tym związane najlepiej wyjaśnić przy założeniu, że sterownik bramkowy nie jest obciążony (bieg jałowy), a tranzystory przełączane są z wysoką częstotliwością. Następują wtedy załączenia tranzystora i zwieranie własnej pojemności C_{DS} przy napięciu U_G , co powoduje straty mocy. Z tym procesem nierozłącznie związana jest moc strat przewodzenia wynikająca z przepływu prądu, który ładuje pojemność C_{DS} drugiego tranzystora, na którym napięcie w tym czasie narasta od wartości 0V do napięcia U_G . Sumarycznie powoduje to straty mocy o wartości

$$(3) \quad P_{ROZ} = 2 \cdot C_{DS} \cdot U_{GS}^2 \cdot f$$

dla obu tranzystorów. Ze względu na niskie napięcie U_{GS} , zwykle od 10V do 15V, moc strat nie przekracza 1W. Przykładowo, dla drajwera w którym jako wyjściowy stopień wzmacniający zastosowano tranzystory FDMQ8203 [10] moc strat związana z przeładowaniem wyjściowej pojemności wynosi ok. 0,1 W ($C_{DS}=25$ pF, $f=10$ MHz, $U_{GS}=12$ V).

- Zwarcia skrośne tranzystorów T_1 i T_2 i związane z tym straty mocy. W ramach pracy [2, 3, 4] przeprowadzono pomiary mocy strat niektórych drajwerów scalonych na biegu jałowym w zakresie częstotliwości od 10 MHz do 30 MHz (rys.3). Zmierzone wartości mocy strat wyniosły w niektórych przypadkach nawet 20-30 W. Przeprowadzone obserwacje oscyloskopowe (opisane w dalszej części artykułu) napięcia i prądu zasilania tych drajwerów jednoznacznie wskazują, że tak duża moc strat jałowych jest wynikiem przepływu prądów zwarciovych. Moc strat będącą wynikiem zwarć

skrótnych, proponuje się oszacować na podstawie zależności:

$$(4) \quad P_{ZW} = \frac{U_{GS}^2}{R_{ZW}} \cdot \frac{2 \cdot t_Z}{T},$$

gdzie: R_{ZW} – suma dwóch rezystancji tranzystorów T_1 i T_2 która wynosi: $R_{ZW}=2 \cdot R_{OUT}$, t_Z – czas zwarcia (założono, że wynosi tyle samo co czasy przełączeń drajwera), T – okres sygnału, P_{ZW} – moc strat zwarc skrótnych.

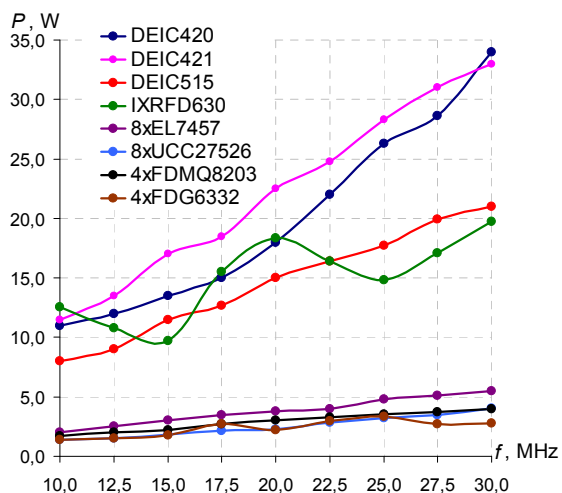
Przykładowo, dla drajwera scalonego DEIC420 otrzymamy moc strat zwarc skrótnych P_{ZW} wynoszącą ok. 12 W przy założeniach: $U_{GS}=12$ V, $R_{OUT}=469$ mΩ, $f=10$ MHz, $t_Z=4$ ns.

Zidentyfikowane zwarcia skrótnie przy przełączaniu tranzystorów T_1 i T_2 w przekonaniu autora, są celowym zabiegiem technologicznym, mającym na celu skrócenie czasów przełączania wyjścia drajwera. Jeżeli w stopniu wyjściowym drajwera występują zwarcia skrótnie, to zjawisko przeładowania pojemności C_{DS} tranzystorów T_1 i T_2 ma inny charakter niż opisano wcześniej. Moc strat związana z tym przeładowaniem jest pomijalnie mała w stosunku do mocy strat spowodowanych zwarciami skrótnymi.

Na rysunku 3 przedstawiono charakterystyki strat mocy wybranych drajwerów dla pracy na biegu jałowym. Straty mocy biegu jałowego zostały wyznaczone dla następujących sterowników bramkowych:

- komercyjnych, scalonych: DEIC420, DEIC421, DEIC515 i IXRFD630;
- dyskretnych konstrukcji własnych autora: 8xEL7457, 8xUCC27526, 4xFDMQ8203 i 4xFDG6332.

Szczegółowy opis budowy i wykonania poszczególnych układów znaleźć można m. in. w literaturze [2, 3, 4].



Rys.3. Charakterystyki strat mocy wybranych drajwerów dla pracy na biegu jałowym

W celu wyznaczenia charakterystyk z rysunku 3 przyjęto następujące założenia:

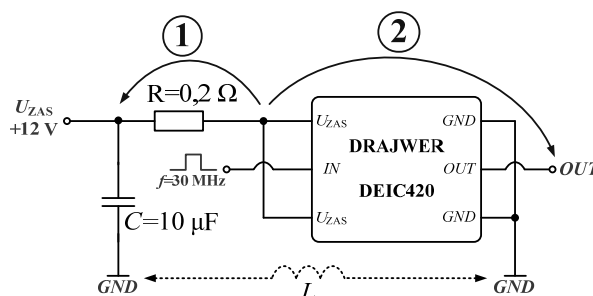
- napięcie zasilania drajwerów $U_{ZAS}=12$ V,
- częstotliwość pracy była zadawana w zakresie od 10 MHz do 30 MHz z zewnętrznego generatora, co 2,5 MHz, współczynnik wypełnienia sterowania $D=0,5$,
- pomiar mocy był wykonywany dla pracy na biegu jałowym (bez obciążenia),
- temperatura otoczenia $T_A=25^\circ\text{C}$,
- pomiary przeprowadzono dla stanu ustalonego temperatury drajwerów.

Identyfikacja zwarc skrótnych w drajwerach scalonych

W celu identyfikacji zwarc skrótnych występujących w komercyjnych drajwerach scalonych np. DEIC420, DEI515, IXRFD630 itp. wykonano pomiar laboratoryjny zgodny ze schematem przedstawionym na rysunku 4.

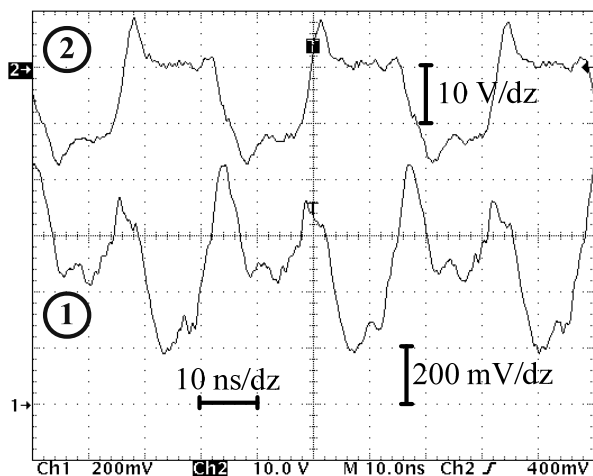
Drajwer scalony DEIC420 został zasilony napięciem $U_{ZAS}=12$ V, na wejście sterujące IN drajwera podano z zewnętrznego generatora sygnał prostokątny o częstotliwości 30 MHz i wypełnieniu 50%. Warunki pracy badanego drajwera były identyczne, jak przy wyznaczaniu charakterystyki strat mocy z rysunku 3. Rejestracja przebiegu prądu zwarc skrótnych drajwera była przeprowadzona za pomocą następującej aparatury:

- sondy oscyloskopowej firmy Tektronix o oznaczeniu P6139A i parametrach: 500 MHz; 8,0 pF; 10 MΩ; 1,3 m,
- oscyloskopu firmy Tektronix o oznaczeniu TDS620B i parametrach: 500 MHz; 2,5 GS/s.



Rys.4. Schemat pomiarowy prądu zwarc skrótnych drajwera DEIC420

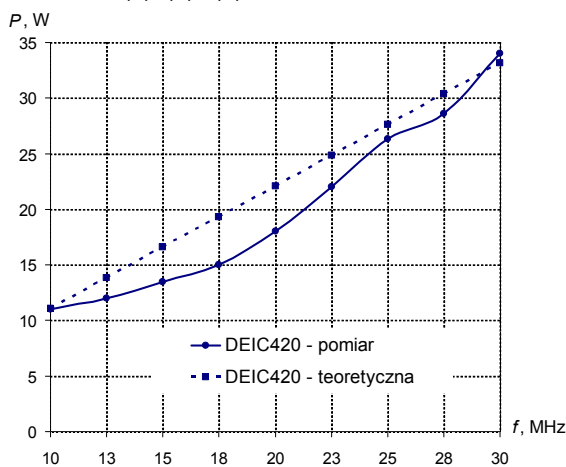
Pomiar był wykonywany na pięciu równolegle połączonych rezystorach SMD (obudowa 0805) o rezystancji zastępczej $R=0,2$ Ω – punkt nr 1 na rysunku 4 (kanał 1 oscyloskopu). Ponadto, zarejestrowano również oscylogram napięcia wyjściowego drajwera (punkt 2 na rysunku 4 – kanał 2 oscyloskopu), który mierzony był względem napięcia zasilania U_{ZAS} (kierunek strzałek na rysunku 4). Sondy oscyloskopowe były wpięte „na krótko” w celu zminimalizowania wpływu zakłóceń w pętli przewodu masy. Dodatkowo, w torze zasilania zastosowano również kondensator C o pojemności 10 μF pełniący rolę zastępczego magazynu energii. Na rysunku 5 przedstawiono oscylogram zwarc skrótnego drajwera DEIC420 dla częstotliwości 30 MHz.



Rys.5. Oscylogram zwarc skrótnego (kanał 1) i napięcia wyjściowego (kanał 2) drajwera DEIC420 dla częstotliwości 30 MHz i wypełnienia 50%

Jak wynika z rysunku 5, średnia wartość napięcia kanału 1 mierzona na rezystancji $R=0,2\ \Omega$ wynosi ok. 550 mV, co odpowiada wartości prądu zwarcia wyjściowego stopnia wzmacniającego drajwera wynoszącego ok. 2,75 A. Obliczając moc strat biegu jałowego drajwera scalonego DEIC420 dla częstotliwości 30 MHz otrzymamy wartość ok. 33 W. Porównując otrzymany wynik strat mocy związanych ze zvarciami skrośnymi z charakterystyką strat mocy wytypowanych drajwerów (rys.3) można zauważyć, że dla częstotliwości 30 MHz obliczona wartość jest zbliżona z wynikami pomiarów.

W celu lepszego zobrazowania problemu zvarć skrośnych i sprawdzenia poprawności zaproponowanych równań wyznaczono analitycznie charakterystykę mocy strat dla komercyjnego, scalonego drajwera o oznaczeniu DEIC420 i porównano ją z otrzymanymi wynikami pomiarów. Zakładając $U_{GS}=12\text{ V}$; $R_{OUT}=469\text{ m}\Omega$; $C_G=4,17\text{ nF}$; $t_z=4\text{ ns}$ oraz przyjmując zmiennym przedział częstotliwości od 10 MHz do 30 MHz, wykreślono charakterystykę mocy strat drajwera dla biegu jałowego (rys.6). Do wyznaczenia tej charakterystyki posłużono się zależnościami (1), (2) i (4).



Rys.6. Porównanie mocy strat biegu jałowego drajwera scalonego DEIC420

Analizując charakterystykę mocy strat drajwera scalonego DEIC420 (rys.6) można zauważyć, że odbiega ona od charakterystyki wyznaczonej analitycznie (teoretycznej). Jako główne źródło rozbieżności można wskazać problematyczne określanie wartości pojemności zastępczej bramki C_G oraz rezystancji wyjściowej R_{OUT} . Wartości tych dwóch parametrów pasożytniczych można określić np. za pomocą analizatora impedancji Agilent 4294A [7]. Metoda pomiaru, jak i wartości parametrów pasożytniczych wysokoczęstotliwościowych sterowników bramkowych została przedstawiona m. in. w literaturze [2, 3, 8].

Podsumowanie

W artykule przedstawiono problematykę zvarć skrośnych występujących w komercyjnych, scalonych układach sterowników bramkowych (drajwerach) stosowanych powszechnie wraz z tranzystorami MOSFET. W ramach pracy określono straty mocy różnego rodzaju drajwerów, zarówno komercyjnych, jak i konstrukcji własnych autora pracujących na biegu jałowym (bez obciążenia) i w przedziale częstotliwości od 10 MHz do 30 MHz (rys.3). Dodatkowo w artykule podano podstawowe zależności określające straty mocy w twardoprzełączalnych sterownikach bramkowych oraz przedstawiono inne źródła tych strat. Inne źródła strat mocy to m. in. stratne przeładowanie pojemności wyjściowej C_{DS} i zvarcia skrośne będące tematem niniejszego artykułu.

Dotychczasowe badania autora nad wysokoczęstotliwościowymi sterownikami bramkowymi – drajwerami [2, 3, 4] wykazały, że problematyka zvarć w scalonych sterownikach jest powszechna i bardzo istotna np. przy wyznaczaniu sprawności całego przekształtnika. Straty mocy biegu jałowego, które bezpośrednio odpowiadają zvarciu w wyjściowym stopniu wzmacniającym drajwera w niektórych przypadkach przewyższają 30 W. Tak duża wartość mocy strat znacząco obniża sprawność całego przekształtnika oraz bezpośrednio wpływa na sprawność samego drajwera, która rzadko przekracza 60%.

W celu udowodnienia istnienia problemu zvarć skrośnych komplementarnej pary tranzystorów stopnia wyjściowego drajwerów scalonych wykonano badania laboratoryjne pozwalające zarejestrować przebieg czasowy prądu zwarcia (rys.5). Z uwagi na fakt występowania krótkich połączeń („pin w pin”) drajwera obserwacja prądu zwarcia jest bardzo utrudniona. Na kształt przebiegu prądu zwarcia w głównej mierze wpływ mają następujące parametry:

- wartość napięcia zasilania drajwera,
- wartości rezystancji przewodzenia komplementarnej pary tranzystorów T_1 i T_2 stopnia wyjściowego drajwera,
- czasy przełączeń drajwera,
- częstotliwość pracy układu,
- indukcyjności i pojemności pasożytnicze drajwera.

Moc strat zvarciowych drajwera można oszacować na podstawie zależności (4). Znajomość i możliwość ilościowego określenia mocy zvarć skrośnych (biegu jałowego) drajwerów scalonych jest niezwykle istotna, gdyż jak wykazano w powyższym artykule, udział tych mocy jest znaczący i musi być uwzględniany przy określaniu pełnego bilansu energetycznego całego przekształtnika.

Autor: dr inż. Piotr Legutko, Politechnika Śląska, Katedra Energoelektroniki, Napędu Elektrycznego i Robotyki, ul. Bolesława Krzywoustego 2, 44-100 Gliwice, E-mail: piotr.legutko@polsl.pl

LITERATURA

- [1] Kasprzak M., Legutko P., Kierepka K.: „Układy dopasowania L-C oraz L-LC w falownikach klasy D do nagrzewania indukcyjnego – teoria i praktyka”, Przegląd Elektrotechniczny PE Nr 6/2016, R.92, ISDN 0033-2097 str. 8-12
- [2] Legutko P., Analiza wysokoczęstotliwościowych drajwerów tranzystorów MOSFET mocy stosowanych w falownikach rezonansowych, Rozprawa doktorska, Politechnika Śląska, Gliwice 2017
- [3] Legutko P., Wysokoczęstotliwościowe, dyskretne drajwery małej mocy dedykowane do tranzystorów MOSFET serii DE, Przegląd Elektrotechniczny, R. 92, nr 4/2016, ISDN 0033-2097
- [4] Legutko P., Niskostratny drajwer tranzystora MOSFET mocy, Pomiary Automatyka Kontrolna, vol. 60 nr 3/2014, ISDN 0032-4140
- [5] Chen Y., Lee F.C., Amoroso L., Wu H.P.: „A Resonant MOSFET Gate Driver With Efficient Energy Recovery”, IEEE Transactions On Power Electronics, Vol.19, No.2, March 2004
- [6] Colmenares J., Pefitsis D., Rabkowski J.: „Dual-Function Gate Driver for a Power Module With SiC Junction Field-Effect Transistors”, IEEE Transactions on Power Electronics, Vol.29, No.5, May 2014
- [7] Analizator impedancji Agilent 4294A, www.keysight.com
- [8] Agilent technologies Co. Ltd. “The Impedance Measurement Handbook”, December 2003
- [9] Dokumentacja techniczna drajwera DEIC420 dostępna pod adresem: www.ixys.com
- [10] Dokumentacja techniczna tranzystora FDMQ8203 dostępna pod adresem: www.onsemi.com