

doi:10.15199/48.2018.09.33

Mieszany Zespół Projektowy. Mieszany Układ ASIC

Streszczenie. Artykuł prezentuje propozycję zajęć projektowych w ramach kursu elektroniki w uczelni technicznej. Zajęcia odbywają w międzynarodowych zespołach. Językiem „urzędowym” jest język angielski, w którym powstaje dokumentacja i który jest również używany w konsultacjach grupowych. Poszczególne grupy pracują w swoich uczelniach (w różnych krajach), a komunikują się za pomocą łączności internetowej (video-konferencje, e-mail, itp.).

Abstract. The paper presents a proposal of a project, which could be offered within a framework of the course “Electronics” at a Technical University. The design is elaborated in mixed, international teams. All discussions and documents are in English. The team members are working in their domestic universities (in different countries) and using Internet communications (videoconferences, e-mail, etc). (**Mixed Team Mixed ASIC Design**).

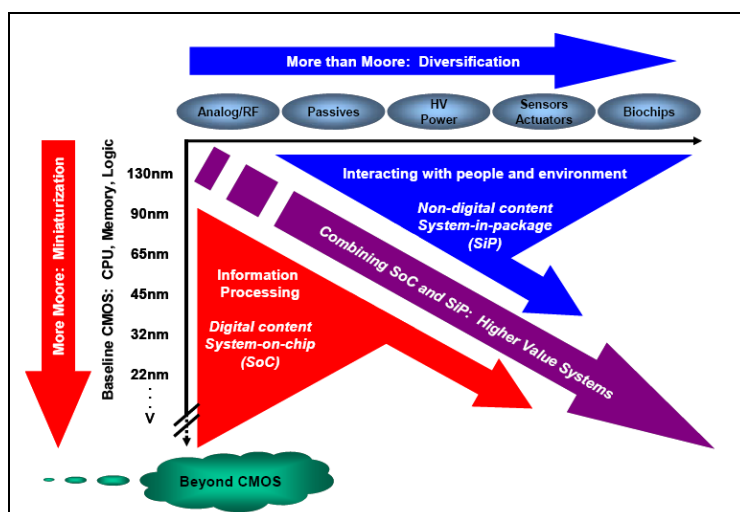
Słowa kluczowe: Mixed Design, Elektronika, Edukacja.

Keywords: Mixed Design, Electronics, Education.

Wstęp

Ciągły rozwój technologii produkcji układów scalonych pozwolił na redukcję rozmiarów tranzystorów do kilkunastu nanometrów. Zostało to trafnie przewidziane przez Gordona Moore’a, współzałożyciela firmy INTEL, już w roku 1965. Opublikował on wówczas na łamach czasopisma „The Electronics Magazine” artykuł, w którym umieścił następujące stwierdzenie: “the complexity of components about minimum-costs would double every year”. Nieco później autor zmodyfikował tę wypowiedź i obecnie znamy to stwierdzenie jako tzw. prawo Moore, które mówi, że liczba tranzystorów upakowana w jednym układzie scalonym będzie podwajana każdego co dwa lata. Dzisiaj możliwa jest produkcja układów scalonych z tranzystorami, których długość kanału jest rzędu 9 nm. Jesteśmy więc blisko bariery jaką jest rozmiar atomu. Jak czytamy w „International Technology Roadmap for Semiconductors” (ITRS) [1], miniaturyzacja układów elektronicznych była przez wiele lat głównym motorem rozwoju technologii półprzewodnikowych stosowanych w mikroelektronice. Na diagramie, przedstawionym na Rys. 1, ten kierunek rozwoju określono jako „More Moore”. Drugim trendem, który aktualnie dominuje w kierunkach rozwoju mikroelektroniki jest dywersyfikacja funkcjonalności układów scalonych. Nowe funkcjonalności, określone na Rys.1 jako „More-than-Moore” (MtM), mogą obejmować na przykład: komunikację RF, sterowanie zasilaniem/poborem mocy, sensory, elementy wykonawcze. Układy należące do klasy „More

Moore” można określić jako mózg systemu, natomiast układy zaliczane do klasy „More-than_Moore” umożliwiają interakcję ze światem zewnętrznym. Są to więc zwykle przetworniki przekształcające różne wielkości fizyczne (mechaniczne, chemiczne, biologiczne) na sygnały elektryczny i odwrotnie. Tak więc współczesne układy scalone zawierają nie tylko układy elektroniczne: cyfrowe, analogowe bądź mieszane, ale również inne elementy np. układy MEMS (ang. Micro Electro-Mechanical Systems) czy też elementy chemiczne, biologiczne itp. Proces projektowanie tego typu układów wymaga współpracy specjalistów z wielu dziedzin. O końcowym sukcesie decyduje nie tylko wiedza i doświadczenie osób zaangażowanych w projekt, ale również umiejętność pracy grupowej. W niniejszym artykule, w ramach dyskusji na temat nauczania elektroniki w szkołach wyższych, która jest ciągle aktualnym tematem rozważań [2], przedstawiono przykładową propozycję zajęć projektowych, które pozwalają studentowi przygotować się do pracy grupowej w międzynarodowym gronie. Innym istotnym elementem przygotowania studentów elektroniki jest umiejętność podziału projektu na część sprzętową i programową. Temu zagadnieniu poświęcony jest artykuł [3], w którym autorzy, na przykładzie układów szyfrujących, przedstawiają przykładowy kurs uwzględniający przygotowanie studentów do projektów interdyscyplinarnych oraz przedstawiają podejście sprzętowo-programowe do rozwiązania zadań.



Rys.1. Miniaturyzacja układów cyfrowych („More Moore”) oraz zwiększenie funkcjonalności („More-than_Moore”) układów scalonych [1]

„More-Than-Moore” ASIC

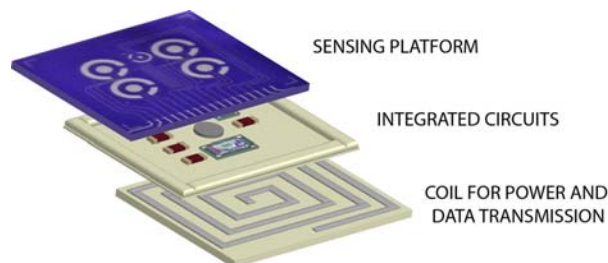
W celu zilustrowania zagadnienia projektowania układu ASIC przez zespół interdyscyplinarny posłużmy się przykładem układów ASIC zawierających sensory chemiczne. Przytaczany, przykładowy układ przeznaczony jest do mierzenia poziomu glukozy, pH, temperatury oraz wykrywania obecności zadanych związków chemicznych. Jest to więc przykład specjalizowanego układu scalonego (ASIC) należącego do klasy „More-than-Moore”.

Zgodnie z ilustracją przedstawioną na Rys. 2, układ taki może zawierać kilka modułów:

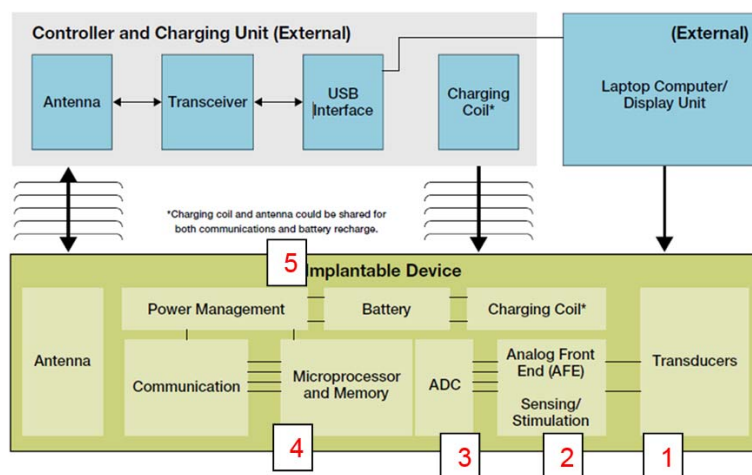
- moduł sensorów (sensing platform) - realizujący konwersję mierzonej wielkości fizycznej/chemicznej na sygnał elektryczny (prąd, napięcie, zmienna rezystancja);
- moduł elektroniczny/ układ scalony (ang. integrated circuit) – zawierający analogowe układy wstępnego przetwarzania sygnałów analogowych (ang. Analog-Front-End);
- moduł anteny nadawczej/cewki zasilającej (ang. coil for power and data transmission).

Jak wspomniano, zaprojektowanie układu o tak zróżnicowanej strukturze wymaga współpracy inżynierów kilku specjalności. Moduł zawierający sensory jest domeną chemików. Za odpowiednie zaprojektowanie i wykonanie

modułu antenowego odpowiedzialny jest inżynier telekomunikacji. Za odpowiednie przetworzenie sygnałów otrzymanych z sensorów i przekazanie ich do modułu antenowego odpowiedzialny jest elektronik. Struktura modułu elektroniki odpowiedzialnej za poprawną pracę całości układu przedstawiona została na Rys. 3. W obrębie modułu elektronicznego możemy wyróżnić kolejne bloki, które zwykle projektowane są przez osobne zespoły.



Rys.2. Przykładowa struktura układu ASIC z sensorami [4]



Rys.3. Przykładowa struktura modułów elektronicznych wykorzystywanych w układzie ASIC z sensorami („Implantable Device”) oraz elektroniczne urządzenia zewnętrzne („Controller and Charging Unit”) [5]

Są to następujące bloki:

1. Wstępne przetwarzanie analogowe (ang. Analog Front End);
2. Przetwornik analogowo-cyfrowy (ang. ADC);
3. Mikroprocesor i pamięć (ang. Microprocessor and Memory);
4. Blok komunikacyjny (ang. Communication);
5. Zarządzanie zasilaniem (ang. Power Management).

Podział ten oczywiście nie jest sztywny i powinien być dopasowany do kompetencji i dostępnych zespołów projektowych.

Zespołowy projekt studencki

W niniejszym rozdziale zaproponowano koncepcję zajęć projektowych, których celem jest przygotowanie studentów do pracy w gronie zespołów międzynarodowych. Do każdego projektu przypisany jest zespół składający się z kilku grup (w naszym przykładzie mamy 5 grup ekspertów/projektantów). Wymogiem jest, aby przynajmniej połowa grup (np. 3/5) była z zagranicznych uczelni. Zagraniczni studenci pracują w swoich uczelniach, a komunikacja odbywa się za pomocą łączności internetowej (Skype, e-mail, What’s up itp.) [6]. Językiem „urzędowym”

projektu jest język angielski. Dokumentacja techniczna, komentarze, notatki, itp. są prowadzone w języku angielskim.

Projekt jest podzielony na etapy. Niektóre z nich (np. etapy 1-3) wymagają ścisłej współpracy grup projektowych (wykorzystanie wideo-konferencji), inne wykonywane są w obrębie jednego zespołu.

Etap 1. Założenia projektowe

Na etapie założeń projektowych studenci uczestniczą w ich formułowaniu. Istotnym elementem jest rozumienie odpowiedniego poziomu abstrakcji założeń. Student powinien mieć świadomość dużej dowolności w wyborze konkretnej implementacji spełniającej postawione wymagania. Założenia są sformułowane przez hipotetycznego „Zamawiającego” (może nim być wykładowca prowadzący projekt), a więc są na odpowiednim poziomie ogólności. Zwykle wymagają doszczegółowienia, które studenci wykonują w ramach kolejnego etapu pracy (wideo-konferencje).

Etap 2. Specyfikacja techniczna projektu

Na tym etapie studenci mają za zadanie przełożyć założenia sformułowane przez zamawiającego na specyfikację techniczną. Tak opisane zadania projektowe mogą zostać przydzielone poszczególnym grupom projektowym zgodnie z ich kompetencjami. Zespoły przydzielone do projektu powinny wytypować spośród wszystkich uczestników projektu koordynatora, który będzie nadzorował przygotowanie harmonogramu prac, a następnie będzie czuwał nad terminowym przebiegiem prac (wideo-konferencje).

Na tym etapie bardzo istotne jest przeprowadzenie analizy projektu również pod względem ekonomicznym. W wyniku tej analizy, w połączeniu z wymogami/specyfikacją techniczną grupa projektowa powinna określić technologię wykonania układu. Może to być realizacja w układach FPGA, FPA, hybrydowa (FPGA/Mikroprocesor) lub w postaci układu ASIC. Przebieg analizy, argumenty przemawiające za różnymi technologiami oraz uzasadnienie ostatecznego wyboru technologii powinno zostać zapisane w dokumentacji.

Zespoły projektowe określają interfejs modułów, które są projektowane i uzgadniają zaproponowany interfejs z pozostałymi grupami (wideo-konferencje). Odwołując się do naszego przykładu z Rys. 3, moduł sensorów z przetwornikami (transducers) ma określoną specyfikację analogowych sygnałów wyjściowych (np. dla wyjścia prądowego określona jest jego dynamika i zakres zmian). Tak opisana specyfikacja jest informacją dla zespołu odpowiedzialnego za moduł AFE (Nr 1), która pozwala odpowiednio zaprojektować tę część układu. Wyjście z modułu AFE powinno być zgodne ze specyfikacją wejściową modułu ADC (Nr 2). Po uzgodnieniu specyfikacji interfejsów dla wszystkich modułów i zapisaniu ich w dokumentacji technicznej (w języku angielskim) można przejść do kolejnego etapu prac.

Etap 3. Projekt i symulacje poszczególnych modułów

Ten etap prac wykonywany jest w poszczególnych grupach projektowych i nie wymaga ciągłej komunikacji. Należy jednak raportować przebieg prac do osoby koordynującej projekt.

Metodologia przebiegu prac jest uzależniona od konkretnego zadania. W naszym przykładzie należy oczywiście zamodelować i przesyłować proponowane rozwiązania. W przypadku układów mieszanych, wielod dziedzinowych (ang. multi-domain) można wykorzystać opis w języku VHDL-AMS i symulację w środowisku „Questa” lub „System Vision” (Mentor Graphics). Po przygotowaniu i weryfikacji wszystkich modeli, każda grupa powinna zasymulować całość układu. Następnie należy przeanalizować otrzymane wyniki, dokonać weryfikacji otrzymanych wyników i jeśli potrzeba dokonać kolejnej iteracji.

Etap 4. Realizacja poszczególnych modułów (etap opcjonalny)

Zaprojektowane, zasymulowane i zweryfikowane moduły mogą zostać fizycznie wykonane. Ten etap jest oczywiście uzależniony od możliwości (technicznych, finansowych i organizacyjnych) uczelni.

Etap 5. Prezentacja Projektów

Na tym etapie poszczególne grupy studenckie/projektowe prezentowały swoje osiągnięcia w formie prezentacji konferencyjnej i/lub plakatu. Ten etap może mieć charakter konkursu, a najlepsze prace mogą zostać zakwalifikowane do wysłania na wybraną konferencję do sekcji „projekty studenckie”.

Podsumowanie

Przedstawiona koncepcja wykonywania przez studentów grupowego projektu międzynarodowego ma

wiele walorów dydaktycznych. Student praktykuje umiejętność komunikacji w grupie, planowania i terminowego wykonywania zadań cząstkowych, dokumentowania pracy w języku angielskim, komunikacji z wykorzystaniem nowoczesnych narzędzi multimedialnych, analizy ekonomicznej projektu.

Możliwość implementacji zaproponowanej formy pracy zostały zweryfikowane w praktyce w postaci wideo-konferencji z udziałem następujących uczelni (Rys. 4.) :

- Rochester Institute of Technology, USA;
- National Taiwan University of Science and Technology, Taiwan;
- Nova University Lisbon; Portugal;
- Poznan University of Technology, Poland.

Dyskusje, na wysokim poziomie ogólności, w gronie 4 różnych uniwersytetów (z różnych państw) przebiegały prawidłowo. Jednak przy uzgodnieniach szczegółowych w praktyce lepiej pracowało się z grupami jedynie z dwóch krajów.

Należy podkreślić duże zainteresowanie i aktywność studentów (szczególnie polskich) w projekcie. Aby zaproponowane przedsięwzięcie przebiegało prawidłowo, konieczne jest zaangażowanie nie tylko studentów, ale również pracowników, którzy będą mentorami projektu w poszczególnych uczelniach/grupach. Poprawnie przeprowadzone zajęcia z pewnością przyczynią się do podniesienia kwalifikacji studentów i przygotowania ich do pracy w międzynarodowych grupach inżynierów,



Rys.4. Uczelnie biorące udział w projekcie (wideo-konferencje).

Autor: dr hab. inż. Paweł Śniatała, Politechnika Poznańska, Wydział Informatyki, ul. Piotrowo 3A, 60-965 Poznań.

LITERATURA

- [1] Wolfgang Arden, Michel Brillouët, Patrick Coge, Mart Graef, Bert Huizing, and Reinhard Mahnkopf. more-than-moor” white paper. Technical report, *The International Technology Roadmap for Semiconductors*, 2013
- [2] Wadley, David. (2010). *Towards a Best Practice Electronic Course Profile. Teaching in Higher Education*, 15(1), 29-43
- [3] Lukowiak, Marcin, Radziszowski, Stanislaw, Vallino, James, & Wood, Christopher. (2014). *Cybersecurity Education: Bridging the Gap between Hardware and Software Domains. ACM Transactions on Computing Education*, 14(1), 1-20
- [4] C. Baj-Rossi, E. G. Kilinc, S. S. Ghoreishizadeh, D. Casarino, T. Rezzonico Jost, C. Dehollain, F. Grassi, L. Pastorino, G. De Micheli and S. Carrara, *Fabrication and Packaging of a Fully Implantable Biosensor Array, IEEE Biomedical Circuits and Systems Conference*, 2013
- [5] J. McDonald, S. Dean, D. Niewolny, D. Garcia, N. Chhabra, L. Chang, *Integrated Circuits for Implantable Medical Devices*, Document Number: ICIMDOVWP REV0, Freescale, August 2011
- [6] Suduc, Ana-Maria, Bîzoi, Mihai, Gorghiu, Gabriel, & Gorghiu, Laura-Monica. (2012). *Digital Images, Video and Web Conferences in Education: A Case Study. Procedia - Social and Behavioral Sciences*, 46(C), 4102-4106