

Modelowanie charakterystyk $C_j(u)$ tranzystora SiC-JFET

Streszczenie. W pracy omówiono problem modelowania wpływu wybranych czynników na właściwości tranzystora polowego wykonanego z węgla krzemu. Przeprowadzono badanie przydatności wbudowanego modelu tranzystora JFET w programie SPICE do analizy właściwości tego przyrządu półprzewodnikowego. Przedstawiono obliczenia zmodyfikowanym modelem tranzystora JFET z węgla krzemu, pokazujące poprawę dokładności modelowania. Ocenę dokładności zmodyfikowanego modelu przeprowadzono przez porównanie zmierzonych i obliczonych charakterystyk pojemnościowo-napięciowych.

Abstract. The paper discusses the problem of modelling the influence of selected factors on the properties of a field effect transistor made of silicon carbide. A study of the suitability of the built-in model of the JFET transistor in SPICE to analyze the properties of the semiconductor device. Calculations with a modified model silicon carbide JFET are presented. Showing an improvement in modelling accuracy. The accuracy of the modified model was performed by comparing the measured and calculated capacitive-voltage characteristics. (**Modelling of the C-V characteristics of the SiC-JFET**).

Słowa kluczowe: JFET, węgiel krzemu, modelowanie, charakterystyki pojemnościowe.

Keywords: JFET, silicon carbide, modelling, C-V characteristics.

Wstęp

Przyrządy półprzewodnikowe, w tym przyrządy mocy pełnią kluczową rolę w rozwoju współczesnej elektroniki i energoelektroniki. O właściwościach przyrządów mocy w znacznym stopniu decyduje materiał półprzewodnikowy wykorzystany do ich konstrukcji [1, 2]. Obserwowany na przestrzeni kilkudziesięciu lat dynamiczny rozwój i postęp technologiczny w zakresie wytwarzania nowoczesnych materiałów półprzewodnikowych przyczynił się do powstawania przyrządów mocy o coraz lepszych parametrach elektrycznych i termicznych. Poza powszechnie wykorzystywanym krzemem czy arsenkiem galu do budowy przyrządów półprzewodnikowych, rozpoczęto wykorzystywać węgiel krzemu [3-5]. Do grupy tych przyrządów należą także tranzystory SiC-JFET (ang. Silicon Carbide-Junction Field Effect Transistor) [6, 7]. Wspomniane tranzystory charakteryzują się lepszymi właściwościami statycznymi od tych samych przyrządów wykonanych z krzemu, tj. wyższymi wartościami maksymalnymi prądów, napięć zaciskowych i mocy rozproszonej, a także polepszonymi właściwościami dynamicznymi, czyli krótkimi czasami przełączania [10, 11].

Właściwości dynamiczne tranzystorów SiC-JFET zależą między innymi od pojemności złącza p-n (bramka-źródło oraz bramka-dren) w tym tranzystorze [12, 13]. Wartości obu tych pojemności zależą od przyłożonego napięcia i odgrywają ważną rolę przy polaryzacji w kierunku przewodzenia i w kierunku zaporowym przyrządu. Dodatkowo pojemności te wynikają z niezerowego rozmiaru struktury tranzystora [13, 14].

Do projektowania i analizy elementów i układów energoelektronicznych niezbędne jest odpowiednie narzędzie komputerowe zawierające niezawodne modele m.in. przyrządów półprzewodnikowych. Jednym z najpopularniejszych programów komputerowych wykorzystywanym do modelowania i analizy elementów i obwodów elektronicznych jest program SPICE (Simulation Program with Integrated Circuit Emphasis) [15]. Program ten zawiera dużą liczbę pasywnych i aktywnych modeli elementów elektronicznych, w tym przyrządów półprzewodnikowych, których dokładność została już poddana weryfikacji eksperymentalnej, a wyniki przedstawiono między innymi w pracach [16, 17].

W celu przeprowadzenia analizy właściwości tranzystorów JFET często stosuje się znany z literatury model wbudowany [15], jednak model ten nie uwzględnia wszystkich zjawisk zachodzących w tranzystorze JFET.

W pracy przeanalizowano zasadność stosowania wbudowanego modelu w programie SPICE w zakresie modelowania właściwości dynamicznych tranzystora SiC-JFET. W celu przeprowadzenia odpowiedniej analizy wykorzystano model z pracy [11, 18], a uzyskane wyniki obliczeń przy użyciu wspomnianego modelu porównano z wynikami pomiarów uzyskanych przy wykorzystaniu systemu pomiarowego Keithley 4200-SCS (Semiconductor Characterization System

Autorski model tranzystora SiC-JFET

W modelu wbudowanym, w programie SPICE, parametry takie jak M, PB, FC są używane do opisu wspólnych właściwości złącza bramka-źródło i bramka-dren. Oznacza to, że próba zmodyfikowania wspomnianych wartości parametrów modelu w celu poprawienia zgodności między wynikami symulacji i pomiarów charakterystyk $C_j(u)$ złącza bramka-dren automatycznie zmienia kształt obliczonych charakterystyk złącza bramka-źródło, co z kolei powoduje pogorszenie zgodności pomiędzy wynikami symulacji i pomiarów dla tego złącza.

W celu poprawy dokładności modelowania charakterystyk rozważanego tranzystora zastosowano niezależne opisy dwóch złączy. Dla każdego złącza zastosowano osobny zestaw wartości parametrów występujących w równaniach przedstawionych poniżej:

• dla $V_{GS} \leq FC1 \cdot PBCGS$

$$(1) \quad C_{gs} = CGS \cdot \left(1 - \frac{u_{gs}}{PBCGS} \right)^{-MGS}$$

• dla $V_{GS} > FC1 \cdot PBCGS$

$$(2) \quad C_{gs} = CGS \cdot (1 - FC1)^{-(1+MGS)} \cdot \left(1 - FC1 \cdot (1 + MGS) + MGS \cdot \frac{u_{gs}}{PBCGS} \right)$$

• dla $V_{GD} \leq FC2 \cdot PBCGD$

$$(3) \quad C_{gd} = CGS \cdot \left(1 - \frac{u_{gd}}{PBCGD} \right)^{-MGD}$$

• dla $V_{GD} > FC2 \cdot PBCGD$

$$(4) \quad C_{gd} = CGS \cdot (1 - FC2)^{-(1+MGD)} \cdot \left(1 - FC2 \cdot (1 + MGD) + MGD \cdot \frac{u_{gd}}{PBCGD} \right)$$

gdzie FC1 – granica linearyzacji pojemności złącza bramka-źródło, PBCGS – potencjał wbudowany złącza bramka-

źródło, MGS – wykładnik opisujący profil domieszkowania złącza bramka-źródło, FC2 – granica linearyzacji pojemności złącza bramka-dren, PBCGD – potencjał wbudowany złącza bramka-dren, MGD – wykładnik opisujący profil domieszkowania złącza bramka-dren, które reprezentują nowy zestaw wartości parametrów modelu.

Wartości parametrów wyznaczono dla tranzystora SiC-JFET o symbolu SJEP170R550 i zebrano w tabeli 1.

Tabela 1. Wartości parametrów tranzystora SJEP170R550

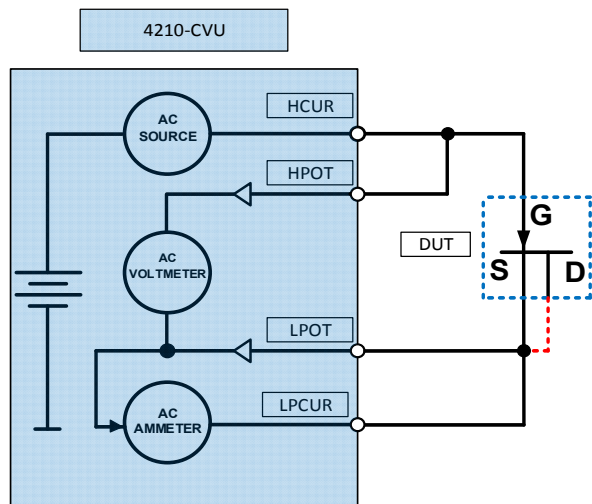
FC1	PBCGS [V]	MGS	FC2	PBCGD [V]	MGD
0,98	2,24	0,29	0,835	2,66	0,779

Zmodyfikowany model z pracy [11, 18] został zaimplementowany do programu SPICE jako podobwód z wykorzystaniem opcji ABM (the Analog Behavioral Modeling option), przy użyciu sterowanych źródeł prądowych.

Wyniki pomiarów i symulacji

W celu zweryfikowania praktycznej przydatności opisanego modelu przeprowadzono obliczenia charakterystyk pojemnościowych $C_j(u)$ tranzystora SiC-JFET z wykorzystaniem modelu wbudowanego i autorskiego [11, 18, 20], a uzyskane wyniki obliczeń porównano z wynikami pomiarów i przedstawiono odpowiednio na rysunku 2 i 3.

Pomiar charakterystyk pojemnościowych zrealizowano w układzie pomiarowym przedstawionym na rysunku 1.



Rys.1. Konfiguracja połączeń modułu 4210-CVU do pomiaru pojemności tranzystora SiC-JFET [19]

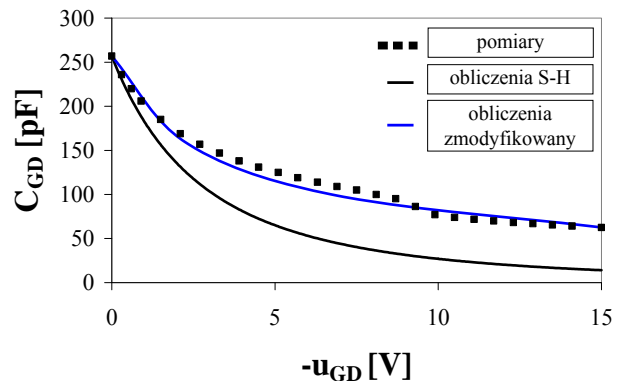
W rozpatrywanym układzie zastosowano urządzenie pomiarowe firmy Keithley typu 4200-SCS wyposażone w dodatkowy moduł 4210-CVU dedykowany do pomiaru pojemności w przyrządach półprzewodnikowych w szerokim zakresie częstotliwości testujących, tj. od 1 kHz do 10 MHz.

Do badań wybrano komercyjnie dostępny tranzystor mocy JFET z węgla krzemu o symbolu SJEP170R550, wyprodukowany przez SemiSouth [21].

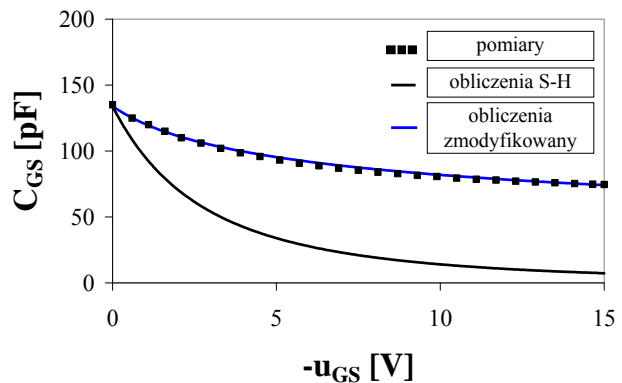
Zbadano wpływ napięcia bramka-dren, bramka-źródło na pojemność złącza bramka-dren oraz złącza bramka-źródło. Wartości parametrów modelu zastosowanego tranzystora SiC-JFET zostały obliczone przy użyciu metody estymacyjnej opisanej w pracy [22]. Pomiary charakterystyk $C_j(u)$ złącza bramka-źródło i bramka-dren wykonano dla częstotliwości sygnału testującego $f = 100$ kHz.

Na rysunku 2 przedstawiono zależność pojemności złącza bramka-dren C_{GD} przy polaryzacji tego złącza w kierunku zaporowym $-U_{DG}$. Z kolei, na rysunku 3 przedstawiono zależność pojemności złącza bramka-źródło C_{GS} od napięcia bramka-źródło w kierunku zaporowym $-U_{GS}$.

Wyniki pomiarów przedstawione na rys. 2 i rys. 3 oznaczono punktami, natomiast wyniki obliczeń przy użyciu modelu wbudowanego i modelu autorskiego oznaczono (rys. 2 i rys. 3) odpowiednio linią ciągłą w kolorze czarnym i linią ciągłą w kolorze niebieskim.



Rys.2. Wyniki pomiarów dla tranzystora SJEP170R550 i obliczeń modelem wbudowanym oraz modelem zmodyfikowanym dla $f = C_{GD}$ ($-U_{GD}$)



Rys.3. Wyniki pomiarów dla tranzystora SJEP170R550 i obliczeń modelem wbudowanym oraz modelem zmodyfikowanym dla $f = C_{GS}$ ($-U_{GS}$)

Jak widać na rysunku 2, dla bardzo małych napięć $-U_{GD}$ nieprzekraczających 1 V, można zaobserwować dobrą zgodność między wynikami pomiarów i symulacji wykonanych przy użyciu obu omówionych modeli. Powyżej wspomnianej wartości napięcia obserwuje się, że wyniki obliczeń uzyskane przy wykorzystaniu modelu wbudowanego są prawie czterokrotnie zaniżone. Z kolei, z przedstawionej na rysunku 3 zależności C_{GS} ($-U_{GS}$) obserwuje się że wyniki obliczeń uzyskane przy użyciu modelu wbudowanego są zaniżone nawet dziesięciokrotnie w porównaniu z wynikami uzyskanymi przy wykorzystaniu modelu zmodyfikowanego i wynikami pomiarów.

Jak widać na rys. 2 i rys. 3 (niebieska linia ciągła), wyniki modelowania przy użyciu autorskiego modelu zapewniają znacznie większą dokładność modelowania niż oryginalny model wbudowany w programie SPICE.

Podsumowanie

W artykule porównano model tranzystora JFET wbudowanego w programie SPICE z modelem autorskim z pracy [11, 18]. Zaproponowany model uwzględnia zróżnicowanie parametrów obu złączy, czego nie uwzględnia model wbudowany w programie SPICE. Do badań wykorzystano komercyjnie dostępny tranzystor SiC-JFET o symbolu SJEP170R550 oferowany przez SemiSouth Inc.. Zaproponowano modyfikacje modelu wbudowanego, poprawiające jego dokładność. Modyfikacje dotyczyły zmiany opisu pojemności złączy p-n tranzystora.

Z przeprowadzonych badań wynika, że wprowadzona modyfikacja do modelu wbudowanego pozwoliła na uzyskanie bardzo dobrej zgodności pomiędzy wynikami pomiarów, a obliczeń, podczas gdy wyniki obliczeń uzyskane przy użyciu modelu wbudowanego powodowały nawet dziesięciokrotne zaniżenie wartości pojemności złącza bramka-źródło i czterokrotnie zaniżenie pojemności złącza bramka-dren. Zaproponowany model może zostać wykorzystany przez projektantów układów energoelektronicznych do badania wpływu właściwości tranzystora SiC-JFET na poprawę działania tych urządzeń.

Autor: mgr inż. Kamil Bargieł, Uniwersytet Morski w Gdyni, Katedra Elektroniki Morskiej, ul. Morska 81-87, 81-225 Gdynia, E-mail: k.bargiel@we.umg.edu.pl.

LITERATURA

- [1] Hou S., Shakir M., Hellström P., Zetterling C., Östling M., Process Control and Optimization of 4H-SiC Semiconductor Devices and Circuits, Electron Devices Technology and Manufacturing Conference (EDTM), Singapore, 2019, pp. 252-254, doi: 10.1109/EDTM.2019.8731140.
- [2] Wu R., Gonzalez J. O., Davletzhanova Z., Mawby P., Alatisse O., Fast Switching SiC Cascode JFETs for EV Traction Inverters, IEEE Applied Power Electronics Conference and Exposition (APEC), New Orleans, LA, USA, 2020, pp. 3489-3496, doi: 10.1109/APEC39645.2020.9124052.
- [3] karta katalogowa – Silicon Carbide Power MOSFET: <https://www.wolfspeed.com/media/downloads/1627/c3m0060065k.pdf>
- [4] karta katalogowa – Silicon Carbide Schottky Diode: <https://www.wolfspeed.com/media/downloads/1401/C5D25170H.pdf>
- [5] karta katalogowa – Silicon Carbide PiN Diode: <https://www.genesicsemi.com/sicpin/GA01PNS80220/GA01PNS80-220.pdf>
- [6] strona producenta SiC-JFET: <https://unitedsic.com/group/sic-jfets/>
- [7] karta katalogowa – Silicon Carbide Normally-on JFET: https://unitedsic.com/datasheets/DS_UJ3N120035K3S.pdf
- [10] Ong A., Carr J., Balda J., Mantooth A., A Comparison of Silicon and Silicon Carbide MOSFET Switching Characteristics, IEEE Region 5 Technical Conference, Fayetteville, 2007, pp. 273-277, doi: 10.1109/TPSD.2007.4380318.
- [11] Bargieł K., Bisewski D., Zarebski J., Modelling of Dynamic Properties of Silicon Carbide Junction Field-Effect Transistors (JFETs), *Energies* 2020, 13(1), 187, <https://doi.org/10.3390/en13010187>.
- [12] Bargieł K., Bisewski D., Evaluation of Accuracy of SiC-JFET Macromodel, Computer Applications in Electrical Engineering, In Proceedings of the ITM Web Conference, Poznań, Poland, 23–24 April 2018; EDP Sciences: Julis, France, 2018; Volume 19, p. 01027.
- [13] Funaki T., Kimoto T., Hikiyama T., Evaluation of capacitance-voltage characteristics for high voltage SiC-JFET, *IEICE Electron, Express* 2007, 4, pp. 517–523.
- [14] Wang L., Yang J., Ma H., Wang Z., Olanrewaju K.O., Wheeler P., Analysis and Modeling of SiC JFET Bi-Directional Switches Parasitic Oscillation, *IEEE Trans. Power Electron.* 2018, 34, . 8613–8625.
- [15] PSPICE A/D Reference Guide, version 10.0; Cadence Design Systems Inc.: San Jose, CA, USA, June 2003.
- [16] Szelągowska J., Zarebski J., Measurement and Calculations of Capacitances of BJT and SJT Made of Silicon Carbide, Computer Applications in Electrical Engineering, In Proceedings of the ITM Web Conference, Poznań, Poland, 23–24 April 2018; EDP Sciences: Julis, France, 2018; Volume 19, p. 01026.
- [17] Górecki, K.; Górecki, P. Modelling a Switching Process of IGBTs with Influence of Temperature Taken into Account. *Energies* 2019, 12, 1894, <https://doi.org/10.3390/en12101894>.
- [18] Bargieł K., Bisewski D., DC characteristics of power SiC-JFET, *Przegląd Elektrotechniczny*, 2018, 94, pp. 63–66.
- [19] Bargieł, K.; Zarebski, J.; Bisewski, D. SPICE-Aided Modeling of High-Voltage Silicon Carbide JFETs. In Proceedings of the 39th International Microelectronics and Packaging Poland Conference (IMAPS), Gdansk, Poland, 20–23 September 2015; IOP Conference Series-Materials Science and Engineering. Curran Associates, Inc.: Red Hook, NY, USA, 2016; Volume 104.
- [20] karta katalogowa modułu 4210-CVU - 1KW-61528-0_4210-CV_Capacitance_%20Measurements_Application_Note_012219.pdf
- [21] karta katalogowa SiC-JFET SJEP170R550 <http://www.farnell.com/datasheets/1696883.pdf>
- [22] Bisewski D., Parameters Estimation of SPICE Models for Silicon Carbide Devices, In Proceedings of the 2017 IEEE 21st European Microelectronics and Packaging Conference (EMPC) & Exhibition, Warsaw, Poland, 10–13 September 2017.