

Ocena technologii montażu tranzystorów IGBT w obudowie TO-220 przez testy trwałości

Streszczenie. Przedstawiono wyniki testów starzeniowych tranzystorów bipolarnych z izolowaną bramką (IGBT) typu STGP10NC60KD, dostępnych komercyjnie oraz tranzystorów SIGC11T60NC zmontowanych do przepustów TO-220 następującymi metodami: 1) spiekania mikroproszku srebra, 2) klejenia żywicą, 3) lutowania, 4) lutowania z podkładką Ag. Przeprowadzono dwa kolejne testy: 1) obciążenie prądem stałym 10 A przez 100 h, 2) włączanie i wyłączanie na 5 i 10 minut, 850 przełączeń. Najlepszą trwałość wykazały przyrządy zmontowane metodą lutowania.

Abstract. The paper presents aging test results of commercial insulated gate bipolar (IGBT) transistors STGP10NC60KD and SIGC11T60NC transistors mounted onto Ni-plated TO-220 packages by four different methods: 1) sintering of silver micropowder, 2) by resin bonding, 3) soldering and 4) soldering with distancer. Two aging tests were performed: 1) dc load 10 A for 100 h, 2) 850 ON / OFF cycles for 5 and 10 minutes respectively. The best aging durability was observed in devices mounted by soldering. (Evaluation of Assembly Technology of IGBT Mounted onto TO-220 by Durability Tests).

Słowa kluczowe: montaż mikroelektroniczny, spiekanie, tranzystor IGBT, test trwałości
Keywords: assembly, micro-Ag sintering, IGBT, reliability test

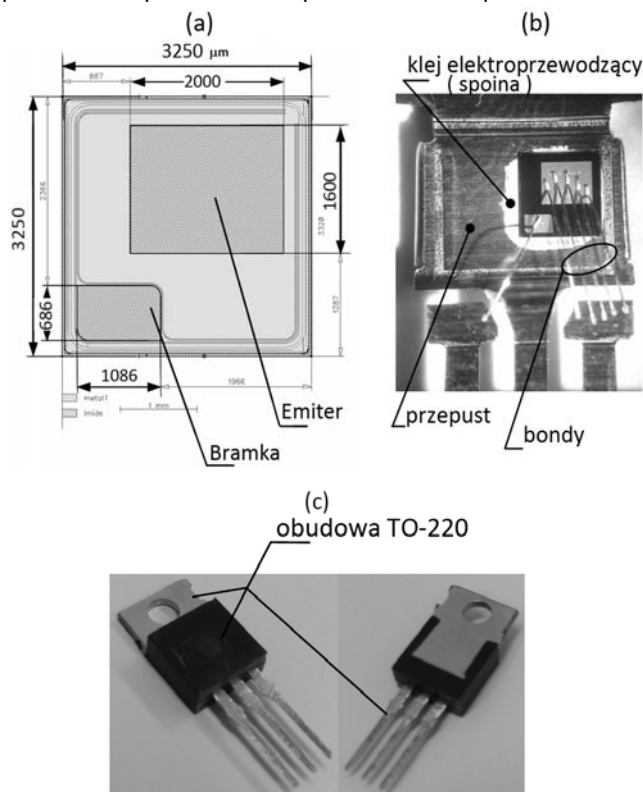
Wstęp

Obserwowany rozwój elementów energoelektronicznych wynika z rosnącego popytu rynkowego na półprzewodnikowe elementy mocy, takie jak diody wysokonapięciowe i tranzystory mocy do układów sterowania silników elektrycznych, przetwornic DC-DC oraz DC-AC, systemów przetwarzania energii w generatorach prądowych, w ładowarkach i bankach energii, w farmach fotowoltaicznych i wiatrowych dla produkcji zielonej energii [1, 2]. Diody i tranzystory mocy wymagają montażu wyciętych struktur do obudowy zapewniającego niską rezystywność termiczną połączeń oraz niską rezystywność wyprowadzeń elektrycznych. Materiałami stosowanymi do montażu są tutaj mieszaniny lub stopy oparte na bazie srebra, gdyż charakteryzują się one przewodnością o odpowiednio wysokiej wartości. Dla elementów mocy o nominalnym prądzie do 30 A wystarczającą obudową jest przepust typu TO-220 wykonany z miedzi powleczonej galwanicznie nikiem. Kluczową operacją montażową jest połączenie wyciętej struktury półprzewodnikowej do przepustu, gdyż ma ono zapewnić sprawny przepływ ciepła z tranzystora do radiatora oraz odprowadzić prąd kolektora o dużym natężeniu [3]. Dlatego też uformowana w procesie łączenia spoina powinna charakteryzować się jednorodnością składu i struktury, niską rezystancją oraz dużą siłą adhezji. W pracy zastosowano cztery technologie łączenia struktur tranzystorów IGBT do przepustu TO-220, których skuteczność oceniono na podstawie testów trwałości zmontowanych tranzystorów [4, 5]. Pierwsza metoda polega na spiekanii [6, 7] z użyciem mikroproszku srebra, druga i trzecia na lutowaniu odpowiednio bez lub z podkładką Ag [8], a czwarta – na klejeniu żywicą epoksydową na bazie srebra [9]. Wyniki badań umożliwią wybór technologii montażu tranzystorów mocy IGBT na węglu krzemu, opracowanych ostatnio w ramach krajowego projektu badawczego.

Opis eksperymentu

Tranzystory IGBT typu SIGC11T60NC firmy Infineon o nominalnych parametrach $V_{CE\ max} = 600\ V$ i $I_{C\ max} = 10\ A$, posiadają opartą na glinie (Al) metalizację do wyprowadzenia elektrycznego emitera i bramki (rys. 1a), zaś wyprowadzenie kolektora jest wykonane ze srebra. Tranzystory zostały zmontowane w czterech seriach z

wykorzystaniem różnych technologii łączenia wyciętej struktury półprzewodnikowej (chipu) od strony kolektora do przepustu TO-220. W pierwszej serii (oznaczonej A) do łączenia struktur półprzewodnikowych o wymiarach $3.1\ mm \times 3.1\ mm$ z podłożem zastosowano technikę spiekania za pomocą mikroproszku srebra AX20LCAmepox Microelectronics Ltd, o granulacji ziaren od 3 do $8\ \mu m$. Cienką warstwę Ag formowano na podłożu TO-220 poprzez nanoszenie kropli specjalnie wykonanego roztworu organicznego z zawiesiną mikroproszku srebra, następnie chipy dociskano wytwarzając nacisk w zakresie 5-10 MPa i poddawano spiekanii w temperaturze $280\ ^\circ C$ przez 30 min.



Rys. 1. Schemat pól montażowych chipu IGBT Infineon SIGC11T60NC – (a), montaż na przepuscie – (b), gotowy przyrząd w obudowie TO-220 – (c).

W drugiej serii (B) wykonano lutowanie lutem miękkim SAC305. W trzeciej (C) lutowano z przekładką Ag. W serii czwartej (D) (rys. 1b) struktury półprzewodnikowe przyklejono elektroprowadzącą żywicą epoksydową H20E poddając je suszeniu w odpowiednio podwyższonej temperaturze. Połączenia elektryczne do emitera i bramki tranzystora wykonano techniką bondingu drutowego stosując drut Al o średnicy 100 μm, a hermetyzację tranzystorów na obudowach wykonano w technologii przetłaczania żywicy w temperaturze 175°C (rys. 1c). Ocena jakości montażu wykonanego za pomocą wymienionych metod przeprowadzono wykonując kolejno dwa testy starzeniowe. Pierwszy test starzeniowy, oznaczony symbolicznie **HTON**, polegał na obciążeniu tranzystorów prądem stałym sukcesywnie zwiększając wartości natężenia od 1 A do 10 A przez 100 h w warunkach chłodzenia radiatorem o temperaturze ustalonej na 100°C. Drugi test starzeniowy, oznaczany symbolem **PC**, polegał na cyklicznym włączaniu i wyłączaniu tranzystorów na czas odpowiednio 5 i 10 minut. Wykonano 850 takich cykli. Do przeprowadzenia testów wykorzystano tester trwałości RT-20T-SiC firmy DACPOL. Aby ocenić stopień degradacji tranzystorów wykonano, z wykorzystaniem analizatora przyrządów półprzewodnikowych Keysight B1505, pomiary impulsowe prądu kolektora (I_C) w funkcji napięcia kolektor-emiter (U_{CE}) dla różnych napięć bramka-emiter (U_{GE}). Zastosowano reżim impulsowy, aby uniknąć nagrzewania się przyrządów. Ponadto wykonano pomiary rezystancji termicznej R_{th} między strukturą półprzewodnikową a obudową. W celach porównawczych w teście PC poddano starzeniu również komercyjnie dostępne tranzystory IGBT w obudowie TO-220, oznaczone symbolem STGP10NC60KD, o parametrach katalogowych zbliżonych do badanych struktur półprzewodnikowych firmy Infineon.

Wyniki i dyskusja

Tabela 1. Rezystancja termiczna R_{th} oraz parametry elektryczne tranzystorów przed i po testach starzenia: **HTON @ 10A, 100H i PC @ 5 min. ON/ 10 min. OFF**

Technologia montażu	Oznaczenie serii	R_{th} [K/W]	$U_{CE SAT}$ [V] przed starzeniem	STARZENIE		$U_{CE SAT}$ [V] $U_{GE} 15 V$ $I_C 10 A$	$\delta U_{CE SAT}$ [%]	δI [%] $U_{CE} 9.5 V$ $U_{CE} 5, \dots, 15 V$
				HTON, 10 A, 100 h	PC 850			
Spiek mikro-Ag	A1	0.91	2,30	-10,6	-11,3	U	----	----
	A2		2,26	+2,70	+0,11	2,34	+0,46	-2,25
	A3	0.85	2,18	-1,26	+0,40	2,12	-1,31	+0,37
	A4		2,49	-3,33	-1,81	2,16	-10,6	+1,33
Lutowanie	B1	0.47	2,01	+0,88	+0,14	2,03	-0,28	+0,34
	B2		U	----	----	----	----	----
	B3	0.45	2,04	-2,24	+6,00	U	----	----
	B4		2,04	-0,51	+0,96	2,03	-0,20	+0,70
	B5		2,06	-1,28	+3,75	2,03	-0,26	+0,18
Lutowanie z podkładką Ag	C1	1.05	2,40	-16,3	+5,33	2,78	+38,3	-21,5
	C2		2,41	-15,4	+0,72	2,08	+2,08	+1,90
Klejenie żywicą H20E	D1	0.48	2,06	U	----	----	----	----
	D2		2,05	-0,58	-2,20	2,01	-1,56	+2,92
	D3		2,05	+0,02	-1,53	2,04	-0,37	+1,13
	D4		2,05	-2,11	+4,91	U	----	----
	D5		2,02	-1,10	+0,35	U	----	----
Komercyjne	STG1	----	----	----	----	2,79	+4,35	-4,55
	STG2		----	----	----	2,69	+0,35	-0,54
	STG3		----	----	----	2,83	+6,00	-4,65
	STG4		----	----	----	2,79	+3,69	-4,11
	STG5		----	----	----	2,91	+3,72	-3,85
	STG6		----	----	----	2,88	+4,29	-4,04

Pomiary wybranych charakterystycznych parametrów tranzystorów IGBT prowadzono w następujących momentach: bezpośrednio po zmontowaniu tranzystorów, po teście przy obciążeniu prądem stałym oraz po teście cyklicznego włączania. W Tabeli 1 zestawiono wyniki pomiaru rezystancji termicznej między strukturą półprzewodnikową a obudową R_{th} wykonane pośrednią metodą elektryczną opisaną w pracy [10] oraz parametry elektryczne tranzystorów przed i po testach starzenia: **HTON @ 10 A, 100 H i PC @ 5 min. ON/ 10 min. OFF**.

Najlepszą (najmniejszą) rezystancją termiczną $R_{th} = 0,46$ K/W charakteryzują się tranzystory lutowane. Porównywalną rezystancję termiczną równą 0,48 K/W wykazują tranzystory klejone żywicą, natomiast rezystancja termiczna R_{th} tranzystorów montowanych poprzez spiekanie Ag jest około dwukrotnie większa. Największe R_{th} , a zatem najmniej skuteczne odprowadzanie ciepła wystąpiło w przypadku lutowania z podkładką, co mogło być spowodowane dodatkową warstwą formującą złącze między podkładką a podłożem TO-220.

Zmiany parametrów elektrycznych tranzystorów IGBT zestawiono w Tabeli 1. Napięcie $U_{CE SAT}$ dotyczy zakresu nienasylenia (liniowego), parametr ten opisuje spadek napięcia na tranzystorze występujący przy całkowicie otwartej bramce: $U_{GE} = 15 V$, $I_C = 10 A$. Ten parametr jest podawany w kartach katalogowych. W naszych pomiarach do $U_{CE SAT}$ wchodzi spadek napięcia na rezystancji szeregowej r_s między kolektorem a przepustem, która wskutek obciążenia prądem może się znacznie zmieniać w zależności od rodzaju i jakości montażu. Odnotujemy to w równaniu:

$$(1) \quad U_{CE SAT} = U_{CE0} + I_C \cdot r_s$$

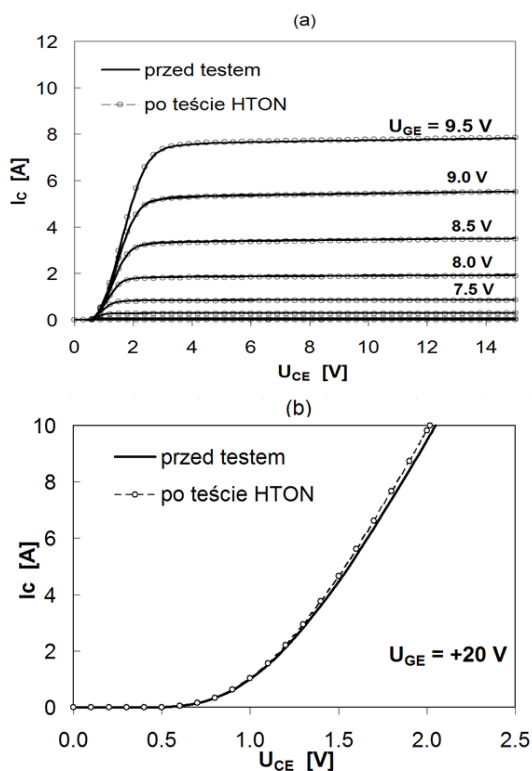
gdzie U_{CE0} jest spadkiem napięcia występującym na samej strukturze półprzewodnikowej tranzystora.

W zakresie nasycenia (nieliniowym), na potrzeby niniejszego opracowania zdefiniowano względną zmianę natężenia prądu δI , która służy do porównań prądu kolektora I_c przy częściowo otwartej bramce:

$$(2) \quad \delta I = \frac{1}{N} \sum_n \frac{\Delta I_{c_n}}{I_{c_n}}$$

gdzie $\Delta I_{c_n} = I_{po_starzeniu} - I_{przed_starzeniem}$ przy $U_{GE} = 9,5 \text{ V}$, $n = 1, 2, \dots, N$, $U_{CE} = 5, \dots, 15 \text{ V}$ z krokiem co $0,3 \text{ V}$.

Wyniki pomiarów zebrano w tabeli 1. W większości tranzystorów zmontowanych w ramach niniejszej pracy $U_{CE\text{ SAT}}$ malało, a wartość δI rosła wskutek starzenia HTON, co widać także w przebiegu rodziny charakterystyk wyjściowych zmierzonych przed i po teście (przykładowe porównanie podzespołu z serii A na rys. 2).

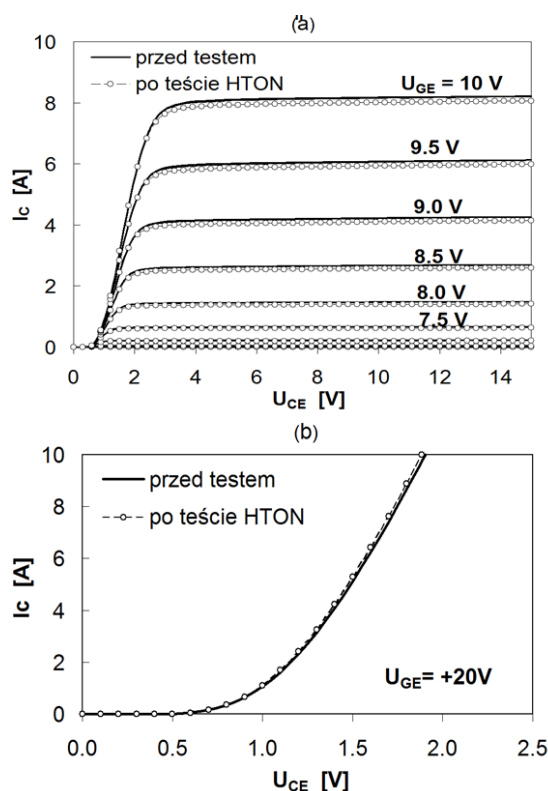


Rys. 2. Rodzina charakterystyk wyjściowych tranzystora IGBT (serii A) zmontowanego metodą spiekania mikroproszkiem Ag, mierzona dla napięć U_{GE} od 6 V do 9,5 V co 0,5 V – (a), dla $U_{GE} = 20 \text{ V}$ – (b), przed oraz po teście HTON.

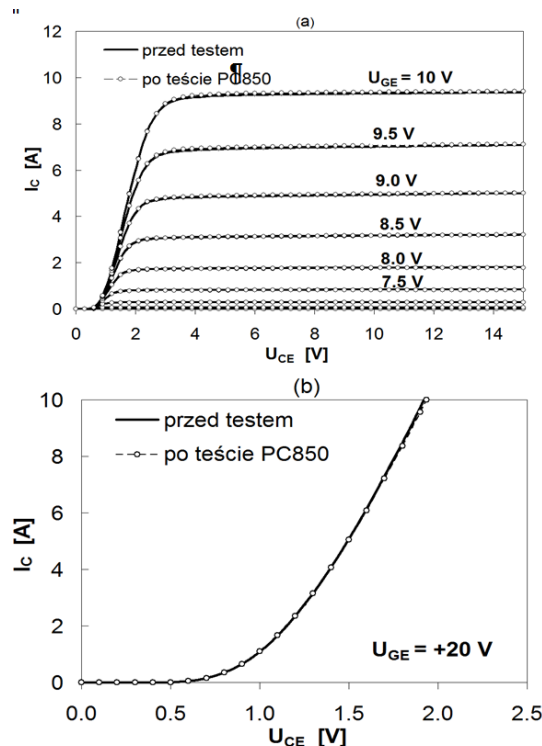
Z jednej strony jest to oczywiście zjawisko pożądane, ponieważ oznacza zmniejszenie r_s , a w konsekwencji zmniejszenie strat mocy w spoinie. Z drugiej jednak strony dowodzi zmian w strukturze samej spoiny, która powinna być jak najbardziej stabilna, aby zapewnić jak najdłuższą, bezawaryjną pracę przyrządu. We wszystkich seriach stwierdzono takie zmontowane chipy, w których zmiany struktury polikrystalicznej Ag powodowały ściślejsze połączenia mikroziaren na ich granicach pod wpływem prądu i temperatury.

W przypadku tranzystora D2 (rys. 3) doszło do nieznacznego zmniejszenia wartości $U_{CE\text{ SAT}}$ oraz do wyraźnego spadku δI , co skutkuje wzrostem strat mocy. W przypadku tranzystorów A1 i A4 (spiek mikro-Ag), doszło do dość zaskakującej zmiany: wyraźne zmniejszenie wartości obydwu parametrów: $U_{CE\text{ SAT}}$ oraz δI , czyli w zakresie liniowym charakterystyki $I_c(U_{CE})$ przewodnictwo poprawiło się, a w nieliniowym pogorszyło. Może to także

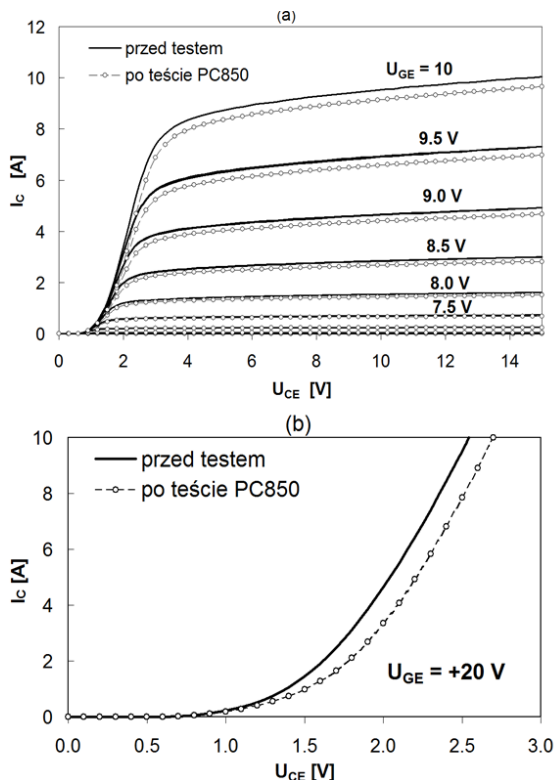
świadczyc o zmianach w działaniu bramki, która w zakresie liniowym otwiera się przy mniejszych napięciach U_{GE} niż przed starzeniem, ale w zakresie nieliniowym bramka jest otwarta w mniejszym stopniu.



Rys. 3. Rodzina charakterystyk wyjściowych tranzystora IGBT (serii D) zmontowanego metodą klejenia żywicą, mierzona dla napięć U_{GE} od 6 V do 10 V co 0,5 V – (a), oraz dla $U_{GE} = 20 \text{ V}$ – (b), przed oraz po teście HTON.



Rys. 4. Rodzina charakterystyk wyjściowych tranzystora IGBT (serii B) zmontowanego metodą lutowania, mierzona dla napięć U_{GE} od 6 V do 10 V co 0,5 V – (a), oraz dla $U_{GE} = 20 \text{ V}$ – (b), przed oraz po teście PC.



Rys. 5. Rodzina charakterystyk wyjściowych tranzystora IGBT dostępnego komercyjnie, mierzona dla napięć U_{GE} od 6 V do 10 V co 0.5 V (a), oraz dla $U_{GE} = 20$ V (b), przed i po 850 cyklach testu PC.

W przypadku tranzystora B1 (lutowanie) doszło do wzrostu wartości obydwu rozważanych parametrów. Prawdopodobnie w zakresie liniowym bramka otwiera się tu przy U_{GE} wyższym niż przed starzeniem, natomiast większy prąd w zakresie nieliniowym wynika ze zmniejszenia r_s . Tranzystory oznaczone symbolem A1 (spiekanie mikroproszkiem Ag) i D1 (klejenie żywicą) uległy uszkodzeniu katastroficznemu w trakcie testu, natomiast B2 (lutowanie) uległ uszkodzeniu jeszcze przed testem, podczas pomiarów impulsowych. Przeprowadzono badanie mikroskopowe przekroju struktury tranzystora D1, które wykazało, że doszło do zwarcia wskutek wtopienia się metalizacji w strukturę półprzewodnikową.

Po upływie sześciu tygodni od wykonania powyższego testu przeprowadzono starzenie PC, podczas którego przyrządy się rozgrzewają i studzą na przemian. PC jest testem zarówno wytrzymałości elektrycznej jak i mechanicznej spoiny i całego podzespołu. Indukowane termicznie zmiany rozmiarów są różne dla struktury półprzewodnikowej, spoiny i przepustu. Pojawiają się więc naprężenia mechaniczne ścinające i osłabiające międzypowierzchnie.

Wskutek starzenia przeprowadzonego na osiemnastu tranzystorach w ośmiu przypadkach nastąpiła nieznaczna poprawa monitorowanych parametrów elektrycznych (rys. 4), natomiast w czterech doszło do uszkodzenia katastroficznego (A1 - spiek mikro-Ag, B3 - lutowanie, D4, D5 - klejenie żywicą), w jednym doszło do znacznej degradacji parametrów (C1 – lutowanie z podkładką Ag) i w jednym do nieznacznej degradacji parametrów (A2).

W przypadku C2 doszło do wzrostu wartości obydwu monitorowanych parametrów. W teście PC dla celów porównawczych z tranzystorami zmontowanymi w ramach niniejszej pracy obciążano sześć gotowych przyrządów STGP pozyskanych komercyjnie. W wyniku starzenia PC w jednym tranzystorze (STG2) doszło do nieznacznego

pogorszenia parametrów, w pozostałych przypadkach zaobserwowany wzrost $U_{CE SAT}$ lub spadek δI były znaczne (rys. 5).

Różne wartości R_{th} wyraźnie odzwierciedlają różnicowanie złączy wytworzonych inną technologią montażu, co może mieć istotny wpływ na trwałość IGBT. Widoczne jest to dla serii IGBT montowanych poprzez lutowanie, gdzie po teście HTON występują zmiany dla $\delta U_{CE SAT} < 2,25 \%$, a po teście PC $\delta U_{CE SAT} < 0,28 \%$, które mają *de facto* pozytywny wpływ na prąd I_c . Niemniej po teście HTON w przypadku lutowania z podkładką Ag spadek $U_{CE SAT}$ o 16% może wskazywać na początkowo słaby kontakt elektryczny spoiny, który się poprawił wskutek lepszego przylegania mikroziaren po dodatkowym nagrzaniu się na skutek wydzielenia energii cieplnej, rozpraszanej podczas pracy tranzystora. Jak jednak widać z Tabeli 1 najbardziej stabilnym połączeniem było lutowanie bez podkładki.

Podsumowanie

Tranzystory bipolarne z izolowaną bramką (IGBT) zostały zmontowane w czterech seriach z wykorzystaniem różnych technologii montażu do przepustu TO-220. Tranzystory serii montowanej techniką spiekania z mikroproszkiem Amepox Microelectronics Ltd, charakteryzują się średnią niezawodnością - po procesach starzenia przy obciążeniu prądowym 10 A oraz obciążeniu cyklicznego włączania, ich parametry prądowe nie są generalnie stabilne. W przypadku tranzystorów lutowanych bez podkładki uzyskano dobrą stabilność parametrów. Tranzystory lutowane z podkładką Ag wykazały znaczne zmiany parametrów po testach, ale nie doszło do degradacji przyrządów. W przypadku montażu chipów elektroprowadzącą żywicą epoksydową tranzystory okazują się być bardzo zawodne, na co wskazują stosunkowo duże zmiany prądu kolektora po teście starzenia przy nominalnym obciążeniu prądowym 10 A. Warte jest podkreślenia, że półprzewodnikowe struktury IGBT montowane w warunkach laboratoryjnych do przepustów TO-220 poprzez lutowanie lub spiekanie wykazały lepszą stabilność parametrów po testach obciążeniowych PC niż komercyjnie pozyskane tranzystory IGBT o porównywalnej wartości mocy nominalnej. Z przeprowadzonych eksperymentów wynika, że najefektywniejszą techniką montażu tranzystorów małej i średniej mocy jest lutowanie.

podziękowania

Praca była finansowana przez Narodowe Centrum Badań i Rozwoju, nr umowy TECHMATSTRATEG1/347452/1/NCBR/2017, projekt pt. „Badania materiałowe w celu opracowania tranzystora IGBT z węgla krzemu oraz urządzenia do ładowania samochodu elektrycznego”. Dziękujemy dr hab. inż. Lechowi Dobrzańskiemu za wsparcie merytoryczne i dyskusje.

Autorzy: dr inż. Ernest Brzozowski, Sieć Badawcza Łukasiewicz – Instytut Mikroelektroniki i Fotoniki, Al. Lotników 32/46, 02-668 Warszawa, E-mail: ernest.brzozowski@imif.lukasiewicz.gov.pl; mgr inż. Oskar Sadowski, E-mail: oskar.sadowski@imif.lukasiewicz.gov.pl; dr hab. inż. Marek Guziejewicz, E-mail: marek.guziewicz@imif.lukasiewicz.gov.pl; dr inż. Paweł Górecki, Uniwersytet Morski w Gdyni, Katedra Elektroniki Morskiej, ul. Morska 83, 81-225 Gdynia, E-mail: p.gorecki@we.umg.edu.pl; prof. dr hab. inż. Krzysztof Górecki, E-mail: k.gorecki@we.umg.edu.pl; dr hab. inż. Ryszard Kisiel, Politechnika Warszawska, Wydział Elektroniki i Techniki Informacyjnych, Instytut Mikroelektroniki i Optoelektroniki E-mail: kisiel@imio.pw.edu.pl;

LITERATURA

- [1] L. Han, et al., "A Review of SiC IGBT: Models, Fabrications Characteristics, and Applications", IEEE Trans. On Power Electronics, vol. 36, no 2, pp.2080 – 2093, Feb 2021.
- [2] A. J. Moradewicz, „On/Off -board charges for electrica vehicles”, Przegląd Elektrotechniczny, ISSN 0033-2097, R.95 Nr 2/2019.
- [3] H. Wang, et al., "Transitioning to Physics-of-Failure as a Reliability Driver in Power Electronics", IEEE J. Emerging Selected Topics Power Electronics, vol. 2, no. 1, Mar 2014.
- [4] IEEE Reliability Standards Committee, IEEE Standard Framework for Reliability Prediction of Hardware, IEEE Std 1413™-2010 (Revision of IEEE Std 1413-1998)
- [5] S. Dusmez, et al., "Aging Precursor Identification and Lifetime Estimation for Thermally Aged Discrete Package Silicon Power Switches", IEEE Trans. Industry Appl., vol. 53, no. 1, Jan 2017.
- [6] Ch.Chen, Z.Zhang, T.Misaki, S.Nagao, K.Suganuma *Direct bonding with Ni-P finished DBC substrate with sinter Ag micro-sized particles*, Proc.of ICEP 2019, TA1-3, p.6-164.
- [7] M. Mysliwiec, R. Kisiel, "Applying Sintering and SLID Bonding for Assembly of GaN Chips Working at High Temperatures", ESTC Conference, Dresden, 2011.
- [8] https://aimsolder.com/sites/default/files/ally_sac305_tds.pdf
- [9] L. Wang "Low temperature hermetic packaging with Ag sintering process", 16th Intern. Conf. Electronic Packaging Technology, p.1317-1320, 2015.
- [10] P. Górecki, K. Górecki, "Measurements and computations of internal temperatures of the IGBT and the diode situated in the common case", Electronics, vol. 10, no. 2, 2021, p. 210, doi:10.3390/electronics10020210