

doi:10.15199/48.2023.09.02

Przekształtnik DC/DC o dużym wzmocnieniu napięcia, z miękkim przełączaniem prądu. Analiza pracy układu.

Streszczenie. W artykule opisano przekształtnik DC/DC o dużym wzmocnieniu napięciowym. Zastosowano w nim rezonansowy układ LC umożliwiający miękkie przełączanie prądu (ZCS) i ograniczenie strat łączeniowych elementów półprzewodnikowych. Przedstawiono analizę układu zawierającą wyliczenie napięcia wyjściowego, wyznaczenie strat i sprawności oraz wyznaczenie parametrów układu. Zamieszczono przykładowe wyniki badań symulacyjnych.

Abstract. The article describes a DC / DC converter with high voltage gain. It uses a resonant LC circuit that enables soft current switching (ZCS) and limitation of switching losses of semiconductor elements. The system analysis is presented, including the calculation of the output voltage, determination of losses and efficiency as well as determination of the parameters of the system. Sample results of simulation tests are included. (**High Voltage Gain DC/DC Converter With Soft Current Switching. Analysis of the System Operation.**)

Słowa kluczowe: przekształtnik DC/DC podwyższający napięcie, ZCS, układ rezonansowy, przełączane kondensatory.

Keywords: DC/DC boost converter, ZCS, resonant circuit, switching capacitors.

Wstęp

Układ DC/DC jest jednym z podstawowych układów stosowanych w energoelektronice. Cały czas znajduje zastosowanie w nowoczesnych systemach przetwarzania energii. Rozwijane są układy jedno i dwukierunkowe, zwiększające lub obniżające napięcie, z separacją lub bez separacji galwanicznej. W wielu przypadkach proponowane są nowe topologie przekształtników, lub modyfikowane znane, takie jak Cuk, push-pull, flyback, czy klasyczne układy podwyższające i obniżające napięcie. Prace często skupiają się nad układami o polepszonych warunkach komutacji, ograniczających straty łączeniowe elementów półprzewodnikowych [1] – [5]. Stosowane są w takich przypadkach między innymi dodatkowe łączniki, dławiki sprzężone lub cele rezonansowe, pozwalające na przełączanie elementów półprzewodnikowych przy zerowych lub zbliżonych do zerowych wartościach prądu (ZCS) lub napięcia (ZVS), co ma to na celu zwiększenie sprawności. Istotnym zagadnieniem w tej dziedzinie, jest proponowanie układów nie tylko o ograniczonych stratach, ale także o dużym wzmocnieniu napięciowym [6] – [15]. Rozwiązania takie są często pożądanymi w nowych systemach i aplikacjach, między innymi w fotowoltaice.

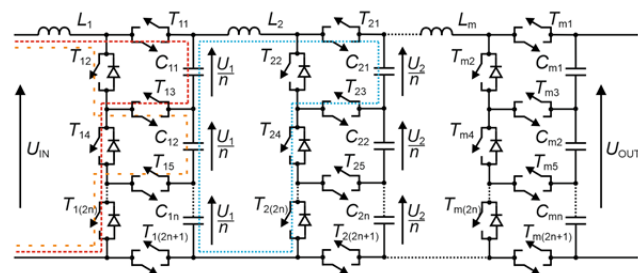
Wśród układów DC/DC dużą grupą są rozwiązania bazujące na przełączanych kondensatorach (SC) [16] – [20]. Wykorzystywane jest tu często oscylacyjne ładowanie kondensatorów i powielanie napięcia zasilającego. Pozwala to osiągnąć stosunkowo duże wzmocnienia napięciowe i sprawność.

Proponowany w artykule układ bazuje na przełączanych kondensatorach, pracuje w warunkach ZCS i charakteryzuje się dużym wzmocnieniem napięciowym.

Zasada działania

Na rysunku 1 przedstawiono przekształtnik DC/DC składający się z n wierszy i m kolumn. Każda kolumna układu składa się z jednego dławika, n kondensatorów o takich samych pojemnościach i $2n+1$ łączników półprzewodnikowych. W łącznikach pionowych (w kolumnach) występuje jednokierunkowy przepływ prądu, natomiast łączniki poziome (w wierszach) muszą zapewniać kontrolowany przepływ prądu w obu kierunkach. Ostatnia kolumna zawiera kondensatory wyjściowe do których podłączone jest obciążenie. Pojemność kondensatorów wyjściowych powinna być dużo większa od pozostałych, tak

aby ich doładowywanie pojedynczym impulsem nie powodowało znaczącej zmiany napięcia wyjściowego.



Rys. 1. Schemat przekształtnika DC/DC

Celem układu jest przekształcanie napięcia stałego na napięcia stałe o większej wartości. Wykorzystując oscylacyjne przeładowanie kondensatorów, można powielić napięcie wejściowe, osiągając duże wzmocnienie napięciowe układu dla niewielkiej liczby kolumn i wierszy.

Okres pracy układu składa się z n^m taktów. W pierwszym takcie, pod wpływem napięcia zasilającego U_{IN} ładuje się kondensator C_{11} przez dławik L_1 i tranzystory T_{11} , T_{13} , T_{14} , $T_{16}, \dots, T_{1(2n)}$. W kolejnych taktach analogicznie ładuje się kondensator C_{12} oraz kolejne, aż do C_{1n} . W $n+1$ takcie energia zmagazynowana w kondensatorach C_1 pierwszej kolumny jest przekazywana do kondensatora C_{21} przez dławik L_2 i tranzystory T_{21} , T_{23} , T_{24} , $T_{26}, \dots, T_{2(2n)}$. W następnych n krokach ponownie ładowane są kondensatory pierwszej kolumny i w $2n+2$ takcie energia jest przekazana do kondensatora C_{22} . W ten sposób cyklicznie ładowane są kondensatory kolejnych kolumn, aż do kondensatorów wyjściowych. Ładowanie kondensatorów następuje zgodnie z ich numerami. Na rysunku 1 zaznaczono przykładowe drogi ładowania (linie przerywane: czerwona i pomarańczowa) i rozładowania (linia kropkowana, niebieska) kondensatorów pierwszej kolumny.

Ze względu na powtarzalność procesów ładowania kondensatorów w kolejnych kolumnach, analiza zostanie ograniczona dla układu o n wierszach i 2 kolumnach.

Napięcie wyjściowe

W czasie ładowania kondensatorów $C_{11} \dots C_{1n}$ tworzy się układ LC w uproszczeniu z zerową rezystancją, zerowym prądem początkowym i niezerowym napięciem początkowym na kondensatorach.

Prąd dławika L_1 :

$$(1) \quad i_{L1}(t) = \frac{(U_{IN}-U_0)}{\rho_1} \sin \omega_1 t$$

gdzie: U_{IN} – napięcie zasilające, U_0 – napięcie początkowe na kondensatorze, ω_1 , ρ_1 – pulsacja własna i oporność falowa układu $L_1 C_{11} \dots L_1 C_{1n}$ (obwodu ładowania kondensatorów C_1)

Pulsacja własna i oporność falowa układu $L_1 C_{1n}$ wyrażone są odpowiednio wzorami (2) i (3).

$$(2) \quad \omega_1 = \sqrt{\frac{1}{L_1 C_{11}}} = \sqrt{\frac{1}{L_1 C_{1n}}} = \sqrt{\frac{1}{LC}}$$

przy czym: $L_1=L$ i $C_{11}=C_{1n}=C$

$$(3) \quad \rho_1 = \sqrt{\frac{L}{C}}$$

Napięcie na kondensatorach $C_{11} \dots C_{1n}$ pierwszej kolumny:

$$(4) \quad u_{C11}(t) = \dots = u_{C1n}(t) = U_{IN} + (U_0 - U_{IN}) \cos \omega_1 t$$

Ładowanie kondensatora C_{11} kończy się po jednym półokresie prądu, czyli po czasie $t_{ps} = \pi \sqrt{LC}$. Wartość napięcia na kondensatorze jest wtedy maksymalna, a jego prąd równy zero. Analogiczna sytuacja zachodzi dla pozostałych kondensatorów C_{1n} .

Napięcie i energia po pełnym cyklu ładowania n połączonych szeregowo kondensatorów C_1 :

$$(5) \quad U_1 = u_1(\omega_1 t = \pi) = nU_{IN} + n(U_0 - U_{IN}) \cos \pi = 2nU_{IN} - nU_0 = 2nU_{IN} - U_{\min}$$

$$(6) \quad E_1 = \frac{1}{2} \left(\frac{C}{n} \right) (U_1)^2 = \frac{1}{2} \left(\frac{C}{n} \right) (2nU_{IN} - U_{\min})^2 = 2nC U_{IN}^2 \left(1 - \frac{U_{\min}}{nU_{IN}} + \frac{U_{\min}^2}{4n^2 U_{IN}^2} \right)$$

Dla zerowych warunków początkowych otrzymuje się odpowiednio wartości maksymalne:

$$(7) \quad U_{1\max} = 2nU_{IN}$$

$$(8) \quad E_{1\max} = 2nC U_{IN}^2$$

W trakcie ładowania kondensatorów wyjściowych C_{out} następuje rozładowanie kondensatorów C_1 dla warunków takich samych jak poprzednio ($R=0$, $I_0=0$, $U_0 \neq 0$).

Prąd płynie w tym przypadku z szeregowo połączonych kondensatorów C_1 przez dławik L_2 do kondensatora wyjściowego C_{OUT1} w jednym cyklu (ładowanie oscylacyjne), do kondensatora C_{OUT2} w drugim, itd. Kondensatory C_{OUT} mogą być traktowane jak źródło napięcia, które jest ładowane przez kondensatory C_1 .

Prąd dławika L_2 :

$$(9) \quad i_{L2}(t) = \frac{-\frac{1}{n}U_{out} + U_1}{\rho_2} \sin \omega_2 t = \frac{-\frac{1}{n}U_{out} + 2nU_{IN} - U_{\min}}{\rho_2} \sin \omega_2 t$$

gdzie ω_2 , ρ_2 – pulsacja własna i oporność falowa obwodu ładowania kondensatorów wyjściowych:

$$(10) \quad \omega_2 = \sqrt{\frac{1}{L_2 \frac{C}{n}}} = \sqrt{\frac{n}{L_2 C}} \quad \rho_2 = \sqrt{\frac{L_2}{\frac{C}{n}}} = \sqrt{\frac{nL_2}{C}}$$

Napięcie na szeregowo połączonych kondensatorach C_1 w trakcie przekazywania energii do kondensatora C_{OUT1} wynosi:

$$(11) \quad u_1(t) = \frac{1}{n}U_{OUT} + \left(U_1 - \frac{1}{n}U_{OUT} \right) \cos \omega_2 t$$

Kondensatory C_1 rozładują się do minimalnego napięcia po jednym półokresie prądu gdy $i_{L2}(t)=0$, czyli po czasie $t_{pr} = \pi \sqrt{L_2 \frac{C}{n}}$:

$$(12) \quad u_1(\omega_2 t = \pi) = U_{\min}$$

Na podstawie (11):

$$(13) \quad U_{\min} = \frac{1}{n}U_{OUT} - U_1 + \frac{1}{n}U_{OUT} = \frac{2}{n}U_{OUT} - U_1$$

Podstawiając (5) do (13):

$$(14) \quad U_{\min} = \frac{2}{n}U_{OUT} - 2nU_{IN} + U_{\min}$$

Stąd wartość napięcia wyjściowego:

$$(15) \quad U_{OUT} = n^2 U_{IN}$$

Maksymalna energia dostarczona do obciążenia:

$$(16) \quad E_{OUT} = 2n^2 C U_{IN}^2$$

Z (15) wynika, że układ ma stałe wzmocnienie, zależne od liczby połączonych szeregowo kondensatorów w kolumnach.

Sprawność

W trakcie pracy układu występują straty energii (mocy) w elementach pasywnych oraz w elementach półprzewodnikowych. Straty w elementach pasywnych powstają w czasie ładowania i rozładowywania kondensatorów i zależą od kwadratu skutecznej wartości prądu płynącego przez te elementy i ich zastępczej rezystancji szeregowej. Straty w elementach półprzewodnikowych są funkcją wartości średniej (tranzystory IGBT, diody, tyrystory) lub skutecznej prądu (łączniki MOSFET). Przyjęto, że zależą od wartości średniej prądu (łączniki IGBT).

Na podstawie (1), wartość maksymalna oraz średnia prądu wejściowego wynosi:

$$(17) \quad I_{L1m} = \frac{(U_{IN}-U_0)}{\rho_1}$$

$$(18) \quad I_{L1av} = \frac{2}{\pi} \frac{nt_{ps} I_{L1m}}{T} = \frac{2I_{L1m}}{\pi} \frac{nt_{ps}}{nt_{ps} + nt_d + t_{pr} + t_d}$$

gdzie: T – okres prądu wejściowego, t_{ps} , t_{pr} – czas trwania impulsu ładującego i rozładowującego kondensatory C_1 pierwszej kolumny, t_d – czas trwania przerwy pomiędzy wyłączeniem a załączeniem kolejnych tranzystorów (czas martwy).

Dla założenia, że $L_2 = nL_1$ pulsacja własna i oporność falowa obwodu ładowania kondensatorów wyjściowych (rozładowania kondensatorów pierwszej kolumny) wynosi:

$$(19) \quad \omega_2 = \omega_1 \quad \rho_2 = n\rho_1$$

więc czas trwania impulsu ładującego i rozładowującego kondensatory C_1 będzie taki sam. Stąd ostatecznie:

$$(20) \quad I_{L1av} = \frac{2I_{L1m}}{\pi} \frac{n}{(n+1) \left(1 + \frac{t_d}{t_{ps}} \right)}$$

Odpowiednio wartość skuteczna prądu wejściowego wynosi:

$$(21) \quad I_{L1} = \frac{I_{L1m}}{\sqrt{2}} \sqrt{\frac{n}{(n+1) \left(1 + \frac{t_d}{t_{ps}} \right)}}$$

W trakcie ładowania kondensatorów pierwszej kolumny, każdy impuls prądu płynie przez $n+1$ łączników. Straty mocy w elementach półprzewodnikowych wynoszą:

$$(22) \quad \Delta P_{1T} = I_{L1av} (n+1) \Delta U_{T1} = \frac{2I_{L1m}}{\pi} \frac{n}{(n+1) \left(1 + \frac{t_d}{t_{ps}} \right)} (n+1) \Delta U_{T1}$$

Straty w elementach pasywnych:

$$(23) \Delta P_{1LC} = I_{L1m}^2 R_{L1} + I_{L1m}^2 R_{C1} = \frac{I_{L1m}^2}{2} \frac{n}{(n+1) \left(1 + \frac{t_d}{t_{ps}}\right)} (R_{L1} + R_{C1})$$

Łączne straty w obwodzie ładowania kondensatorów C_1 :

$$(24) \Delta P_1 = \Delta P_{1T} + \Delta P_{1LC} = I_{L1m} \frac{n}{(n+1) \left(1 + \frac{t_d}{t_{ps}}\right)} \left[\frac{2}{\pi} (n+1) \Delta U_{T1} + \frac{I_{L1m}}{2} (R_{L1} + R_{C1}) \right]$$

Na podstawie (9), wartość maksymalna prądu ładowania kondensatorów wyjściowych wynosi:

$$(25) I_{L2m} = \frac{2nU_{IN} - \frac{1}{n}U_{out} - U_{min}}{\rho_2}$$

Odpowiednio wartość średnia i skuteczna:

$$(26) I_{L2av} = \frac{2}{\pi} \frac{t_{pr} I_{L2m}}{T} = \frac{2I_{L2m}}{\pi} \frac{1}{(n+1) \left(1 + \frac{t_d}{t_{ps}}\right)}$$

$$(27) I_{L2} = \frac{I_{L2m}}{\sqrt{2}} \sqrt{\frac{1}{(n+1) \left(1 + \frac{t_d}{t_{ps}}\right)}}$$

Podczas ładowania kondensatorów wyjściowych, straty wydzielają się w kondensatorach pierwszej kolumny oraz w dławiku i elementach półprzewodnikowych drugiej kolumny. Straty w kondensatorach wyjściowych są dużo mniejsze w stosunku do strat kondensatorów pierwszej kolumny i składają się na obciążenie układu, w związku z czym w bilansie strat zostały pominięte. Straty w elementach półprzewodnikowych w czasie ładowania kondensatorów wyjściowych:

$$(28) \Delta P_{2T} = I_{L2av} (n+1) \Delta U_{T2} = \frac{2I_{L2m}}{\pi} \frac{1}{(n+1) \left(1 + \frac{t_d}{t_{ps}}\right)} (n+1) \Delta U_{T2}$$

oraz straty w elementach pasywnych:

$$(29) \Delta P_{2LC} = I_{L2m}^2 R_{L2} + I_{L2m}^2 R_{C1} = \frac{I_{L2m}^2}{2} \frac{1}{(n+1) \left(1 + \frac{t_d}{t_{ps}}\right)} (R_{L2} + R_{C1})$$

Łączne straty w obwodzie rozładowania kondensatorów C_1 :

$$(30) \Delta P_2 = \Delta P_{2T} + \Delta P_{2LC} = I_{L2m} \frac{1}{(n+1) \left(1 + \frac{t_d}{t_{ps}}\right)} \left[\frac{2}{\pi} (n+1) \Delta U_{T2} + \frac{I_{L2m}}{2} (R_{L2} + R_{C1}) \right]$$

Całkowite straty układu w czasie jednego, pełnego cyklu ładowania kondensatorów wyjściowych:

$$(31) \Delta P = n(\Delta P_1 + \Delta P_2) = nI_{L1m} \frac{n}{(n+1) \left(1 + \frac{t_d}{t_{ps}}\right)} \left[\frac{2}{\pi} (n+1) \Delta U_{T1} + \frac{I_{L1m}}{2} (R_{L1} + R_{C1}) \right] + nI_{L2m} \frac{1}{(n+1) \left(1 + \frac{t_d}{t_{ps}}\right)} \left[\frac{2}{\pi} (n+1) \Delta U_{T2} + \frac{I_{L2m}}{2} (R_{L2} + R_{C1}) \right]$$

Wartości maksymalne prądów dławików dla maksymalnego obciążenia (pełnego przeładowania kondensatorów C_1) oraz z uwzględnieniem (15) i (19) wynoszą:

$$(32) I_{L1m} = I_{L2m} = \frac{U_{IN}}{\rho_1}$$

Stąd:

$$(33) \Delta P = I_{L1m} \frac{n}{(n+1) \left(1 + \frac{t_d}{t_{ps}}\right)} \left[\frac{2}{\pi} (n(n+1) \Delta U_{T1} + (n+1) \Delta U_{T2}) + \frac{I_{L1m}}{2} (nR_{L1} + R_{L2} + (n+1)R_{C1}) \right]$$

W szczególnym, jednocześnie najgorszym przypadku, dla takich samych strat na łącznikach i dławikach w pierwszej i drugiej kolumnie, całkowite straty wynoszą:

$$(34) \Delta P = I_{L1m} \frac{n(n+1)}{(n+1) \left(1 + \frac{t_d}{t_{ps}}\right)} \left[\frac{2}{\pi} ((n+1) \Delta U_T) + \frac{I_{L1m}}{2} (R_L + R_{C1}) \right]$$

Wartość średnia mocy wejściowej układu:

$$(35) P_{IN} = U_{IN} I_{L1av} = \frac{2}{\pi} U_{IN} I_{L1m} \frac{n}{(n+1) \left(1 + \frac{t_d}{t_{ps}}\right)}$$

Sprawność układu:

$$(36) \eta = 1 - \frac{\Delta P}{P_{IN}} = 1 - \frac{\frac{2}{\pi} (n(n+1) \Delta U_{T1} + (n+1) \Delta U_{T2}) + \frac{I_{L1m}^2}{2} (nR_{L1} + R_{L2} + (n+1)R_{C1})}{\frac{2}{\pi} U_{IN} I_{L1m} \frac{n}{(n+1) \left(1 + \frac{t_d}{t_{ps}}\right)}} = 1 - \frac{1}{U_{IN}} \left[(n(n+1) \Delta U_{T1} + (n+1) \Delta U_{T2}) + \frac{\pi I_{L1m}}{4} (nR_{L1} + R_{L2} + (n+1)R_{C1}) \right]$$

lub na podstawie (34) w uproszczeniu:

$$(36a) \eta = 1 - \frac{\Delta P}{P_{IN}} = 1 - \frac{(n+1) \left[\frac{2}{\pi} (n(n+1) \Delta U_T) + \frac{I_{L1m}}{2} (R_L + R_{C1}) \right]}{\frac{2}{\pi} U_{IN} I_{L1m} \frac{n}{(n+1) \left(1 + \frac{t_d}{t_{ps}}\right)}} = 1 - \frac{(n+1)}{U_{IN}} \left[(n+1) \Delta U_T + \frac{\pi I_{L1m}}{4} (R_L + R_{C1}) \right]$$

Na podstawie (3), (17) oraz z (35), sprawność układu można wyrazić w funkcji parametrów układu:

$$(37) \eta = 1 - \frac{n(n+1) \Delta U_{T1} + (n+1) \Delta U_{T2}}{U_{IN}} + \frac{\pi (nR_{L1} + R_{L2} + (n+1)R_{C1})}{4\rho_1}$$

lub mocy wejściowej:

$$(38) \eta = 1 - \frac{n(n+1) \Delta U_{T1} + (n+1) \Delta U_{T2}}{U_{IN}} + \frac{\pi^2 P_{IN} (n+1) \left(1 + \frac{t_d}{t_{ps}}\right) (nR_{L1} + R_{L2} + (n+1)R_{C1})}{8nU_{IN}^2}$$

Sprawność jest większa dla większych wartości napięcia zasilającego i indukcyjności dławika L_1 oraz dla mniejszych czasów martwych. Wraz ze wzrostem wartości maksymalnej impulsów prądu, a więc zmniejszaniem oporności falowej (zmniejszeniem indukcyjności dławika) oraz ze zmniejszaniem czasu ładowania kondensatorów w stosunku do czasu przerwy w ładowaniu, sprawność maleje.

Dobór parametrów układu

Największa wartość maksymalna i średnia prądu elementów półprzewodnikowych występuje przy maksymalnym przeładowaniu kondensatorów. Dla określonej mocy i napięcia zasilania układu oraz przy założonym czasie przeładowania i przerwy między impulsami prądu, można wyznaczyć minimalną wartość pojemności kondensatorów pierwszej kolumny C_{1min} .

Na podstawie (17), (3):

$$(39) C = \frac{I_{L1m}^2 L}{U_{IN}^2}$$

Uwzględniając (2), dla czasu pełnego przeładowania kondensatora, otrzymuje się:

$$(40) C = \frac{I_{L1m} t_{ps}}{\pi U_{IN}} = \frac{P_{INm} t_{ps}}{\pi U_{IN}^2}$$

gdzie P_m jest mocą maksymalną układu.

Po uwzględnieniu (20), pojemność kondensatorów można wyrazić w funkcji prądu i mocy średniej:

$$(41) \quad C = \frac{I_{L1av}(n+1)(t_{ps}+t_d)}{2nU_{IN}} = \frac{P_{IN}(n+1)(t_{ps}+t_d)}{2nU_{IN}^2}$$

Analogicznie można obliczyć wartość indukcyjności L w zależności od napięcia i prądu wejściowego, lub dla wyznaczonej wartości pojemności kondensatorów:

$$(42) \quad L = \frac{U_{IN}t_{ps}}{\pi I_{L1m}} = \frac{t_{ps}^2}{\pi^2 C}$$

Łącznikami półprzewodnikowymi mogą być elementy sterowalne lub półsterowalne. Łączniki pionowe mogą lecz nie muszą zawierać diod zwrotnych. Łączniki poziome muszą umożliwiać przepływ prądu w obu kierunkach oraz blokować napięcia wsteczne. Mogą tu być zastosowane dwa tyrystory lub tranzystory z blokadą napięć wstecznych (reverse blocking) połączone przeciwrównolegle, lub dwa tranzystory zawierające diody zwrotne, połączone szeregowo tymi samymi elektrodami. W przypadku układów dużej mocy, z dużymi prądami i czasami przeładowań elementów LC, zastosowanie częściej znajdzie pierwsze rozwiązanie, z tyrystorami lub tranzystorami IGBT. Pozwala to na ograniczenie strat przewodzonych, z powodu przepływu prądu przez jedną strukturę półprzewodnikową. Dla tranzystorów IGBT typu reverse blocking połączonych przeciwrównolegle możliwe jest również zastosowanie sterowników z zabezpieczeniem przeciwzwarciowym [21]. W przypadku układów małej mocy, pracujących przy stosunkowo małych napięciach i małych czasach przeładowań, korzystniejsze będzie zastosowanie tranzystorów MOSFET lub GaN o małych rezystancjach kanału, połączonych szeregowo.

Prądami elementów pasywnych i półprzewodnikowych, są odpowiednio, wyliczone prądy przepływające przez te elementy.

Na pionowych łącznikach półprzewodnikowych maksymalne napięcie wynosi U_1/n w przypadku pierwszej kolumny i U_{OUT}/n w przypadku drugiej. Napięcie na łącznikach poziomych zależy od numeru wiersza, czyli liczby naładowanych kondensatorów. Maksymalne napięcie występuje na najwyższym łączniku i wynosi U_1-U_{IN} w pierwszej kolumnie i $U_{OUT}-U_1$ w drugiej.

Badania symulacyjne

W celu sprawdzenia poprawności działania układu, przeprowadzono badania symulacyjne (Matlab-Simulink) przykładowego układu, o dwóch wierszach i dwóch kolumnach.

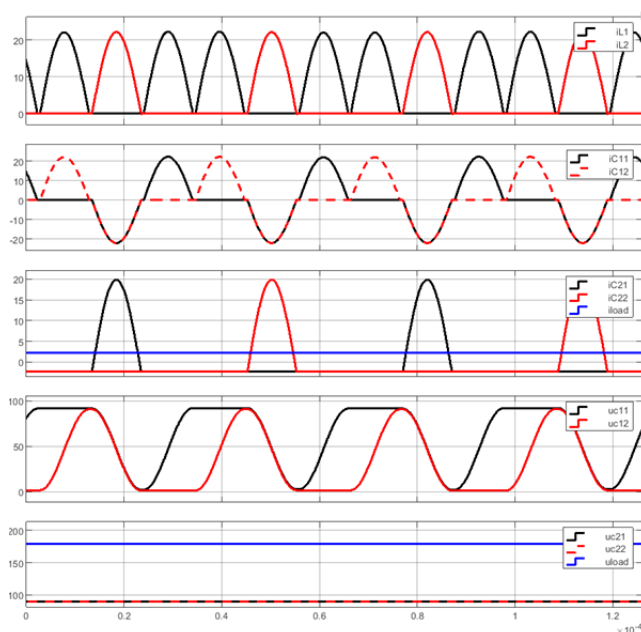
Przyjęto do badań napięcie zasilające $U_{IN}=50V$ oraz moc układu $P=500W$. Wyznaczone parametry układu przedstawiono w tabeli 1.

Tabela 1. Parametry układu DC/DC

Parametr	Wartość	Parametr	Wartość
U_{IN}	50V	t_d	0,5us
P	500W	L_1	6,44uH
n	2	L_2	12,88uH
t_{ps}	10us	C_1	1,58uF

Na rysunku 2 przedstawiono wyniki badań symulacyjnych. Prądy dławików L_1 i L_2 mają postać impulsów, o tej samej amplitudzie i takim samym czasie trwania. Prądy ładujące kondensatorów C_1 pierwszej kolumny są prądami dławika L_1 , natomiast prądy rozładowujące, są prądami dławika L_2 i prądami ładującymi odpowiednich kondensatorów wyjściowych C_2 . Wartości prądów ładujących kondensatorów wyjściowych są pomniejszone o stały prąd obciążenia I_{load} . W tym przypadku, dla obciążenia układu rezystorem o wartości

80Ω, kondensatory C_1 ładują się do wartości maksymalnej około 90V. Napięcie na kondensatorach wyjściowych nie ma składowej zmiennej i jest równe wartości maksymalnej napięcia na kondensatorach C_1 . Napięcie wyjściowe wynosi 180V i jego zmniejszenie w stosunku do teoretycznego (200V) jest spowodowane spadkami napięć na elementach układu.



Rys. 2. Przebiegi prądów i napięć przekształtnika DC/DC



Rys. 3. Napięcia występujące na tranzystorach przekształtnika

Na rysunku 3 przedstawiono napięcia występujące na tranzystorach przekształtnika. Na elementach parzystych maksymalne napięcie jest równe 100V, natomiast na

elementach nieparzystych nie przekracza maksymalnej wartości napięcia U_1 w pierwszej kolumnie i U_{OUT} w drugiej kolumnie.

Podsumowanie

Zaletą opisanego układu jest przełączanie łączników półprzewodnikowych przy zerowych prądach. Powoduje to ograniczanie strat, zwiększając możliwość pracy przy dużych częstotliwościach impulsowania i pozwalając jednocześnie na minimalizację wartości zastosowanych elementów pasywnych. Do wad należy zaliczyć dużą liczbę łączników półprzewodnikowych.

W aplikacji praktycznej, można zminimalizować koszty układu stosując diody zamiast łączników T_{m1} . Podobnie dla układu o dwóch wierszach, można wyeliminować środkowy, poziomy łącznik, zastępując go zwarcie i stosując diody szeregowo połączone z dławikami, w celu uniemożliwienia rozładowania się kondensatorów przez ich źródło zasilania.

W przedstawionym układzie, ze względu na stosunkowo dużą liczbę łączników i strukturę matrycy, możliwe są również inne sposoby sterowania pozwalające na uzyskiwanie różnych wzmocnień napięciowych.

Projekt badawczy finansowany ze środków programu „Inicjatywa Doskonałości – Uczelnia Badawcza” w AGH

Autor: dr. inż. Andrzej Mondzik, AGH Akademia Górniczo-Hutnicza, Wydział Elektrotechniki, Automatyki, Informatyki i Inżynierii Biomedycznej, Katedra Energoelektroniki i Automatyki Systemów Przetwarzania Energii, al. A. Mickiewicza 30, 30-059 Kraków, E-mail: mondzik@agh.edu.pl

LITERATURA

- [1] Kim M., Choi S., A Fully Soft-Switched Single Switch Isolated DC–DC Converter, *IEEE Transactions on Power Electronics*, Vol. 30, No. 9, (2015), 4883-4890
- [2] Amini M. R., Farzanehfarid H., Novel Family of PWM Soft-Single-Switched DC–DC Converters With Coupled Inductors, *IEEE Transactions on Industrial Electronics*, Vol. 56, No. 6, (2009), 2108-2114
- [3] Lee Jung-Hyo, Yu Dong-Ho, Kim Jun-Gu, Kim Young-Ho, Shin Soo-Cheol, Jung Doo-Yong, Jung Yong-Chae, Won Chung-Yuen, Auxiliary Switch Control of a Bidirectional Soft-Switching DC/DC Converter, *IEEE Transactions on Power Electronics*, Vol. 28, No. 12, (2013), 5446-5457
- [4] Faraji R., Ding L., Rahimi T., Kheshti M., Application of Soft-Switching Cell With Inherent Redundancy Properties for Enhancing the Reliability of Boost-Based DC–DC Converters, *IEEE Transactions on Power Electronics*, Vol. 36, No. 11, (2021), 12342-12354
- [5] Rahimi S., Rezvanyvardom M., Mirzaei A., A Fully Soft-Switched Bidirectional DC–DC Converter With Only One Auxiliary Switch, *IEEE Transactions on Industrial Electronics*, Vol. 66, No. 8, (2019), 5939-5947
- [6] Saadatizadeh Z., Heris P. C., Sabahi M., Babaei E., A DC–DC Transformerless High Voltage Gain Converter With Low Voltage Stresses on Switches and Diodes, *IEEE Transactions on Power Electronics*, Vol. 34, No. 11, (2019), 10600-10609
- [7] Zeng J., Yan Z., Liu J., Huang Z., A High Voltage-Gain Bidirectional DC–DC Converter With Full-Range ZVS Using Decoupling Control Strategy, *IEEE Journal of Emerging and Selected Topics in Power Electronics*, Vol: 8, No: 3, (2020), 2775-2784
- [8] Yan Z., Zeng J., Guo Z., Hu R., Liu J., A Soft-Switching Bidirectional DC–DC Converter With High Voltage Gain and Low Voltage Stress for Energy Storage Systems, *IEEE Transactions on Industrial Electronics*, Vol: 68, No: 8, (2021), 6871-6880
- [9] Do Hyun-Lark, A Soft-Switching DC/DC Converter With High Voltage Gain, *IEEE Transactions on Power Electronics*, Vol: 25, No: 5, (2010), 1193-1200
- [10] Das M., Agarwal V., Design and Analysis of a High-Efficiency DC–DC Converter With Soft Switching Capability for Renewable Energy Applications Requiring High Voltage Gain, *IEEE Transactions on Industrial Electronics*, Vol: 63, No: 5, (2016), 29-39-2944
- [11] Azizkandi M. E., Sedaghati F., Shayeghi H., Blaabjerg F., A High Voltage Gain DC–DC Converter Based on Three Winding Coupled Inductor and Voltage Multiplier Cell, *IEEE Transactions on Power Electronics*, Year: 2020 | Vol: 35, No: 5, (2020), 4558-4567
- [12] Wu Y., Ke Y., A Novel Bidirectional Isolated DC-DC Converter With High Voltage Gain and Wide Input Voltage, *IEEE Transactions on Industrial Electronics*, Vol. 36, No. 7, (2021), 7973-7985
- [13] Tomaszczuk A., Krupa A., Step-up DC/DC converters for photovoltaic applications – theory and performance, *Przeгляд Elektrotechniczny*, 89 (2013), nr.9, 51-57
- [14] Piansangsan L., Pattanasethanon S., A Voltage-Lift Switched Inductor DC/DC Multilevel Boost Converter, *Przeгляд Elektrotechniczny*, 91 (2015), nr.15, 127-130
- [15] Krupa A., Dawidziuk J., High efficiency isolated DC/DC boost converter with planar magnetics for photovoltaic applications, *Przeгляд Elektrotechniczny*, 90 (2014), nr.7, 35-38
- [16] Li S., Xie W., Smedley K. M., A Family of an Automatic Interleaved Dickson Switched-Capacitor Converter and Its ZVS Resonant Configuration, *IEEE Transactions on Industrial Electronics*, Vol. 66, No. 1, (2019), 255-264
- [17] K. K. Law, K. W. E. Cheng, Y. P. Benny Yeung, Design and Analysis of Switched-Capacitor-Based Step-Up Resonant Converters, *IEEE Transactions On Circuits And Systems*, Vol. 52, No. 5, (2005), 943-948
- [18] Salehian A., Hashemi S. S., Beiranvand R., Yazdian A., Simulation of a Step-up Resonant Switched-Capacitor Converter under the CCM Operation Mode, *10th International Power Electronics, Drive Systems and Technologies Conference (PEDSTC)*, (2019), 230-235
- [19] Siddique R. A., Ferdous J., Islam I., Switched Capacitor Based Soft-Switching DC-DC Boost Converter for High Voltage Gain, *8th International Conference on Electrical and Computer Engineering*, (2014), 820-823
- [20] Axelrod B., Berkovich Y., Ioinovici A., Switched-Capacitor/Switched-Inductor Structures for Getting Transformerless Hybrid DC–DC PWM Converters, *IEEE Transactions On Circuits And Systems*, Vol. 55, No. 2, (2008), 687-696
- [21] Mondzik A., Penczek A., Rylko M. S., Szot S., Szarek M., Stala R., Driver circuit, circuit arrangement comprising a driver circuit, and inverter comprising a circuit arrangement, Patent No.: DE102015105192-A1, WO2016162250-A1, EP3281286-B1, CN107258047-B, US2018026517-B2,